

---

# EM78P447S

8位

OTP 微控制器

## 产品规格书

版本 1.7

义隆电子股份有限公司

2009.11

本文内容是由英文规格书翻译而来，目的是为了您的阅读更加方便。它无法跟随原稿的更新，文中可能存在翻译上的错误，请您参考英文规格书以获得更准确的信息。

---



#### 商标告知:

IBM 为一个注册商标, PS/2 是 IBM 的商标之一。

Windows 是微软公司的商标。

ELAN 和 ELAN 标志  是义隆电子股份有限公司的商标。

版权所有 © 2009~2010 义隆电子股份有限公司

#### 所有权利保留

台湾印制

本规格书内容如有变动恕不另作通知。关于该规格书的准确性、适当性或者完整性, 义隆电子股份有限公司不承担任何责任。义隆电子股份有限公司不承诺对本规格书之内容及信息有更新及校正之义务。本规格书的内容及信息将为符合确认之指示而变更。

在任何情况下, 义隆电子股份有限公司对本规格书中的信息或内容的错误、遗漏, 或者其它不准确性不承担任何责任。由于使用本规格书中的信息或内容而导致的直接, 间接, 特别附随的或结果的损害, 义隆电子股份有限公司没有义务负责。

本规格书中提到的软件 (如果有), 都是依据授权或保密合约所合法提供的, 并且只能在这些合约的许可条件下使用或者复制。

义隆电子股份有限公司的产品不是专门设计来应用于生命维持的用具, 装置或者系统。义隆电子股份有限公司的产品不支持而且禁止在这些方面的应用。

未经义隆电子股份有限公司书面同意, 任何个人或公司不得以任何形式或方式对本规格书的内容之任一部分进行复制或传输。



#### 义隆电子股份有限公司

##### 总公司:

地址: 台湾新竹科学园区  
创新一路 12 号  
电话: +886 3 563-9977  
传真: +886 3 563-9966  
[webmaster@emc.com.tw](mailto:webmaster@emc.com.tw)  
<http://www.emc.com.tw>

##### 香港分公司:

义隆电子 (香港) 有限公司  
九龙观塘巧明街 95 号世达中心  
19 楼 A 室  
电话: +852 2723-3376  
传真: +852 2723-7780

##### USA:

Elan Information  
Technology Group (USA)  
P.O. Box 601  
Cupertino, CA 95015  
USA  
Tel: +1 408 366-8225  
Fax: +1 408 366-8225

##### Korea:

Elan Korea Electronics  
Company, Ltd.  
301 Dong-A Building  
632 Kojan-Dong,  
Namdong-ku  
Incheon City, KOREA  
Tel: +82 32 814-7730  
Fax: +82 32 813-7730

##### 深圳分公司:

义隆电子 (深圳) 有限公司  
地址: 深圳市高新技术产业园南区  
高新南一道国微大厦 3F  
邮编: 518057  
电话: +86 755 2601-0565  
传真: +86 755 2601-0500  
[elan-sz@elanic.com.cn](mailto:elan-sz@elanic.com.cn)

##### 上海分公司:

义隆电子 (上海) 有限公司  
地址: 上海市浦东新区张江高科  
升路 289 弄 3 号 101 室  
邮编: 201203  
电话: +86 21 5080-3866  
传真: +86 21 5080-0273  
[elan-sh@elanic.com.cn](mailto:elan-sh@elanic.com.cn)

# Contents

<b>1</b>	<b>概述</b>	<b>1</b>
<b>2</b>	<b>功能特点</b>	<b>1</b>
<b>3</b>	<b>引脚分配</b>	<b>2</b>
<b>4</b>	<b>功能描述</b>	<b>6</b>
4.1	操作寄存器	6
4.1.1	R0 (间接寻址寄存器)	6
4.1.2	R1 (定时器 /计数器)	6
4.1.3	R2 (程序计数器)和堆栈	6
4.1.4	R3 (状态寄存器)	9
4.1.5	R4 (RAM 选择寄存器)	9
4.1.6	R5 ~ R7 (Port 5 ~ Port 7)	9
4.1.7	R8~R1F 和 R20~R3E (通用寄存器)	9
4.1.8	R3F (中断状态寄存器)	9
4.2	特殊功能寄存器	10
4.2.1	A (累加器)	10
4.2.2	CONT (控制寄存器)	10
4.2.3	IOC5 ~ IOC7 (I/O 口控制寄存器)	11
4.2.4	IOCB (P6 口唤醒控制寄存器)	11
4.2.5	IOCE (WDT 控制寄存器)	11
4.2.6	IOCF (中断屏蔽寄存器)	12
4.3	TCC/WDT 和预分频器	14
4.4	I/O 端口	15
4.5	复位和唤醒	16
4.5.1	复位	16
4.5.2	状态寄存器的 RST, T, 和 P 的状态	20
4.6	中断	21
4.7	振荡器	22
4.7.1	振荡模式	22
4.7.2	晶体振荡器/陶瓷谐振器(XTAL)	23
4.8	代码选项寄存器	25
4.9	上电考量	26
4.10	外部上电复位电路	26
4.11	残留电压保护	26
4.12	指令集	27
4.13	时序图	31
<b>5</b>	<b>最大绝对值</b>	<b>32</b>
<b>6</b>	<b>电气特性</b>	<b>32</b>

6.1	直流电气特性.....	32
6.2	交流电气特性.....	33
6.3	器件特性.....	34

## APPENDIX

<b>A</b>	<b>封装类型.....</b>	<b>45</b>
<b>B</b>	<b>封装信息.....</b>	<b>46</b>
B.1	24 引脚小型塑封双列直插封装 (SKDIP) – 300 mil.....	46
B.2	28 引脚塑封双列直插封装 (DIP) – 600 mil .....	47
B.3	32 引脚塑封双列直插封装 (DIP) – 600 mil .....	47
B.4	28 引脚小型塑封双列直插封装 (SKDIP) – 300 mil.....	48
B.5	24 引脚塑封小外型封装 (SOP) – 300 mil .....	48
B.6	28 引脚塑封小外型封装 (SOP) – 300 mil .....	49
B.7	32 引脚塑封小外型封装 (SOP) – 300 mil .....	49
B.8	32 引脚塑封小外型封装 (SOP) – 450 mil .....	50
B.9	28 引脚缩小小外型封装 (SSOP) – 209 mil.....	51
<b>C</b>	<b>EM78P447S 烧写脚位列表 .....</b>	<b>52</b>

## 规格修订历史

版本	修订描述	日期
1.0	初始版本	
1.1	改变上电复位内容	2003/06/25
1.2	6.3 节增加芯片特性	2004/11/05
1.3	增加新封装类型	2006/03/14
1.4	在产品特性部分和其他相关部分及附录部分增加了 EM78P447SFK 和 EM78P447SBM 封装类型。	2006/07/25
1.5	更新了对 EM78P447SAK 的描述。	2006/10/26
1.6	在产品特性部分和其他相关部分及附录部分删除了 EM78P447SFK 封装类型。	2007/10/31
1.7	1、修改封装信息描述，由 SDIP 改为 SKDIP 2、改变封装信息图示 3、修改休眠 2 模式(A) 描述部分	2009/11/24

## 1 概述

EM78P447S 是采用低功耗高速 CMOS 工艺设计开发的高抗杂性的 8 位单片机。其内部有一个 4K×13 位一次性编程 ROM (OTP-ROM)。它还提供一个保护位避免用户在 OTP 中的程序被读取。7 个代码选择位以满足用户的需要。

具有增强的 OTP-ROM 特性的 EM78P447S 能够为用户开发和校验程序提供便利，此外用户通过义隆烧录器容易烧写自己的开发代码。

## 2 功能特点

- CPU 配置
  - 4K×13 位片内ROM
  - 148×8 位片内寄存器 (SRAM和通用寄存器)
  - 5级堆栈用于子程序嵌套
- 低功耗
  - 5V/4MHz工作条件下功耗低于2.2mA
  - 3V/32kHz工作条件下功耗典型值30 μA
  - 休眠模式下功耗典型值 1 μA
- I/O 端口结构
  - 3 个双向 I/O端口
  - 10个可编程上拉I/O 引脚
  - 2个可编程漏极开路 I/O 引脚
  - 2个具有R-option功能的引脚
- 工作电压范围: 2.3V~5.5V
- 工作温度范围: -40°C~85°C
- 工作频率范围(2CLKS):
  - 晶振模式:
    - DC ~ 20MHz @ 5V
    - DC ~ 8MHz @ 3V
    - DC ~ 4MHz @ 2.3V
  - RC 模式:
    - DC ~ 4MHz @ 5V
    - DC ~ 4MHz @ 3V
    - DC ~ 4MHz @ 2.3V
- 一个加密寄存器保证用户代码不被外人读出
- 外设特点
  - 8位可以选择时钟源，边沿触发和溢出中断的实时时钟/计数器
  - 休眠模式 (Sleep)
- 1 个配置寄存器用于满足用户的需求
- 指令周期为 2 个时钟周期
- 指令为单指令周期
- HXT 和 LXT 的频率临界点在 400KHz 左右。
- 2 个中断源。
  - TCC 溢出中断。
  - 外部中断(/INT)。
- 可编程的自由运行看门狗定时器
- 封装形式:
  - 24-引脚 小型 DIP 300 mil :EM78P447SCK
  - 24-引脚 SOP 300 mil : EM78P447SCM
  - 28-引脚 DIP 600 mil : EM78P447SAP
  - 28-引脚 小型 DIP 300 mil :EM78P447SAK
  - 28-引脚 SOP 300 mil : EM78P447SAM
  - 28-引脚 SSOP 209 mil : EM78P447SAS
  - 32-引脚 DIP 600 mil : EM78P447SBP
  - 32-引脚 SOP 450 mil : EM78P447SBWM
  - 32-引脚 SOP 300 mil : EM78P447SBM

### 3 引脚分配

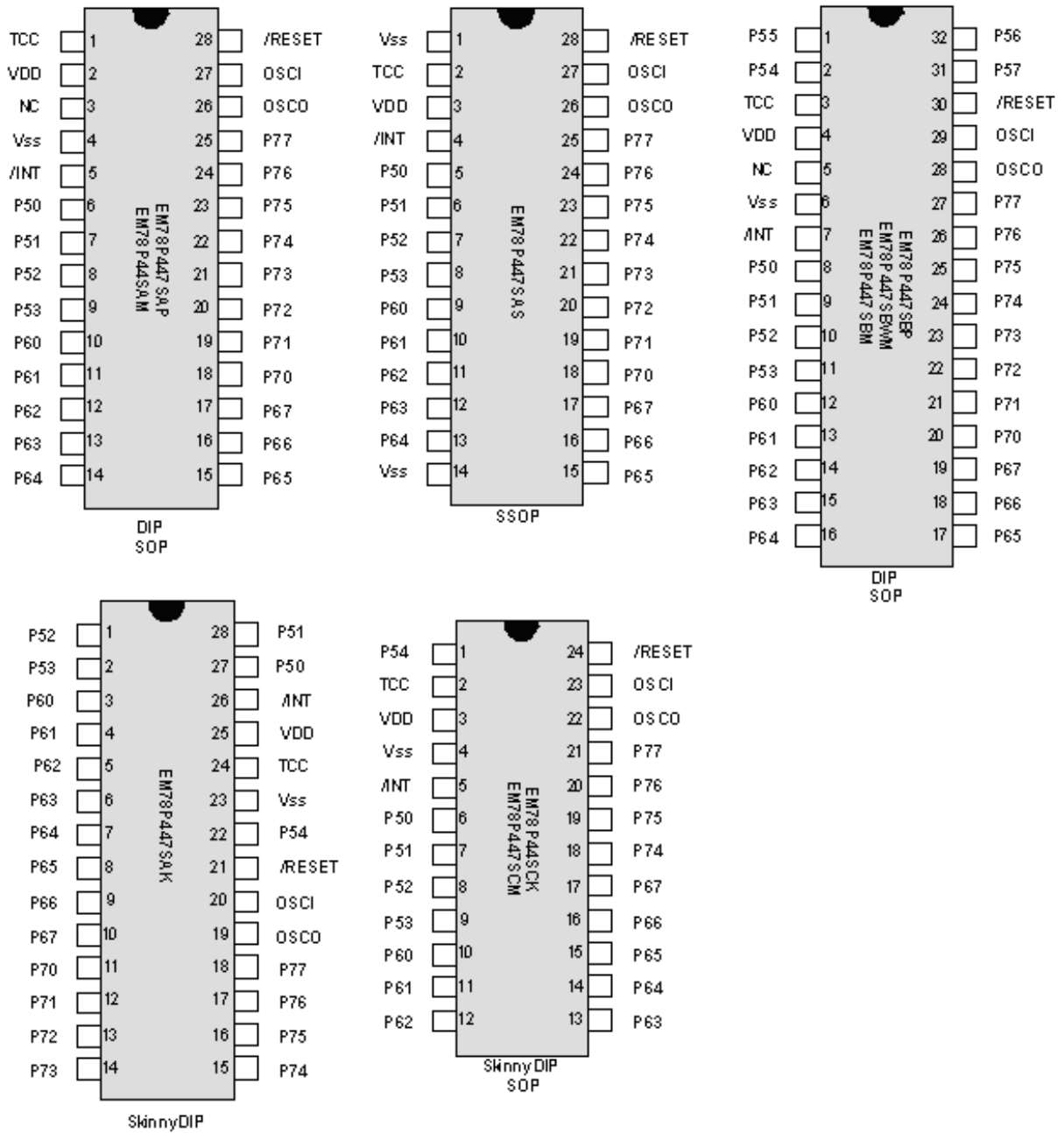


图3 引脚分配

**表 1 EM78P447SAP 和 EM78P447SAM 引脚描述**

符号	引脚号	类型	功能
VDD	2	-	电源
OSCI	27	I	晶振类型：晶振或外部时钟输入端 RC 类型：RC 振荡器输入端
OSCO	26	I/O	晶振类型：晶振输出或外部时钟输入端 RC 类型：指令时钟输出端 外部时钟信号输入
TCC	1	I	实时定时计数器（施密特触发）输入引脚，不用时必须与 VDD 或 VSS 连接。
/RESET	28	I	施密特触发器输入端，若该引脚保持低电平，其控制器也将保持在复位状态。
P50~P53	6~9	I/O	4 位双向 I/O 引脚
P60~P67	10~17	I/O	8 位双向 I/O 引脚 都可由软件设为上拉
P70~P77	18~25	I/O	8 位双向 I/O 引脚 P74~P75 可由软件设为上拉 P76~P77 可由软件设为漏极开路 P70 和 P71 也可定义为 R-option 引脚
/INT	5	I	下降沿触发的外部中断引脚
VSS	4	-	地
NC	3	-	未接

**表 2 EM78P447SAS 引脚描述**

符号	引脚号	类型	功能
VDD	3	-	电源
OSCI	27	I	晶振类型：晶振或外部时钟输入端 RC 类型：RC 振荡器输入端
OSCO	26	I/O	晶振类型：晶振输出或外部时钟输入端 RC 类型：指令时钟输出端 外部时钟信号输入
TCC	2	I	实时定时计数器（施密特触发）输入引脚，不用时必须与 VDD 或 VSS 连接。
/RESET	28	I	施密特触发器输入端，若该引脚保持低电平，其控制器也将保持在复位状态。
P50~P53	5~8	I/O	4 位双向 I/O 引脚
P60~P67	9~13, 15~17	I/O	8 位双向 I/O 引脚 都可由软件设为上拉
P70~P77	18~25	I/O	8 位双向 I/O 引脚 P74~P75 可由软件设为内部上拉 P76~P77 可由软件设为漏极开路 P70 和 P71 也可定义为 R-option 引脚
/INT	4	I	下降沿触发的外部中断引脚
VSS	1,14	-	地

表 3 EM78P447SAK 引脚描述

符号	引脚号	类型	功能
VDD	25	-	电源
OSCI	20	I	晶振类型：晶振或外部时钟输入端 RC 类型：RC 振荡器输入端
OSCO	19	I/O	晶振类型：晶振输出或外部时钟输入端 RC 类型：指令时钟输出端 外部时钟信号输入
TCC	24	I	实时定时计数器（施密特触发）输入引脚，不用时必须与 VDD 或 VSS 连接。
/RESET	21	I	施密特触发器输入端，若该引脚保持低电平，其控制器也将保持在复位状态。
P50~P54	27~28 1~2 22	I/O	5位双向 I/O 引脚
P60~P67	3~10	I/O	8位双向 I/O 引脚 都可通过软件设为上拉
P70~P77	11~18	I/O	8位双向 I/O 引脚 P74~P75 可由软件设为内部上拉 P76~P77 可由软件设为漏极开路 P70 和 P71 也可定义为 R-option 引脚
/INT	26	I	下降沿触发的外部中断引脚
VSS	23	-	地

表 4 EM78P447SBP, EM78P447SBWM 和 EM78P447SBM 引脚描述

符号	引脚号	类型	功能
VDD	4	-	电源
OSCI	29	I	晶振类型：晶振或外部时钟输入端 RC 类型：RC 振荡器输入端
OSCO	28	I/O	晶振类型：晶振输出或外部时钟输入端 RC 类型：指令时钟输出端 外部时钟信号输入
TCC	3	I	实时定时计数器（施密特触发）输入引脚，不用时必须与 VDD 或 VSS 连接。
/RESET	30	I	施密特触发器输入端，若该引脚保持低电平，其控制器也将保持在复位状态。
P50~P57	8~11, 2~1, 32~31	I/O	8位双向 I/O 引脚
P60~P67	12~19	I/O	8位双向 I/O 引脚 都可通过软件设为内部上拉
P70~P77	20~27	I/O	8位双向 I/O 引脚 P74~P75 可由软件设为上拉 P76~P77 可由软件设为漏极开路 P70 和 P71 也可定义为 R-option 引脚
/INT	7	I	下降沿触发的外部中断引脚
VSS	6	-	地
NC	5	-	未接



**表 5 EM78P447SCK 及 EN78P447SCM 的引脚描述**

符号	引脚号	类型	功能
VDD	3	-	电源
OSCI	23	I	晶振类型：晶振或外部时钟输入端 RC 类型：RC 振荡器输入端
OSCO	22	I/O	晶振类型：晶振输出或外部时钟输入端 RC 类型：指令时钟输出端 外部时钟信号输入
TCC	2	I	实时定时计数器（施密特触发）输入引脚，不用时必须与 VDD 或 VSS 连接。
/RESET	24	I	施密特触发器输入端，若该引脚保持低电平，其控制器也将保持在复位状态。
P50~P54	6~9,1	I/O	5 位双向 I/O 引脚。
P60~P67	10~17	I/O	8 位双向 I/O 引脚 都可由软件设为上拉
P74~P77	18~21	I/O	4 位双向 I/O 引脚 P74~P75 可由软件设为上拉 P76~P77 可由软件设为漏极开路
/INT	5	I	下降沿触发的外部中断引脚
VSS	4	-	地

## 4 功能描述

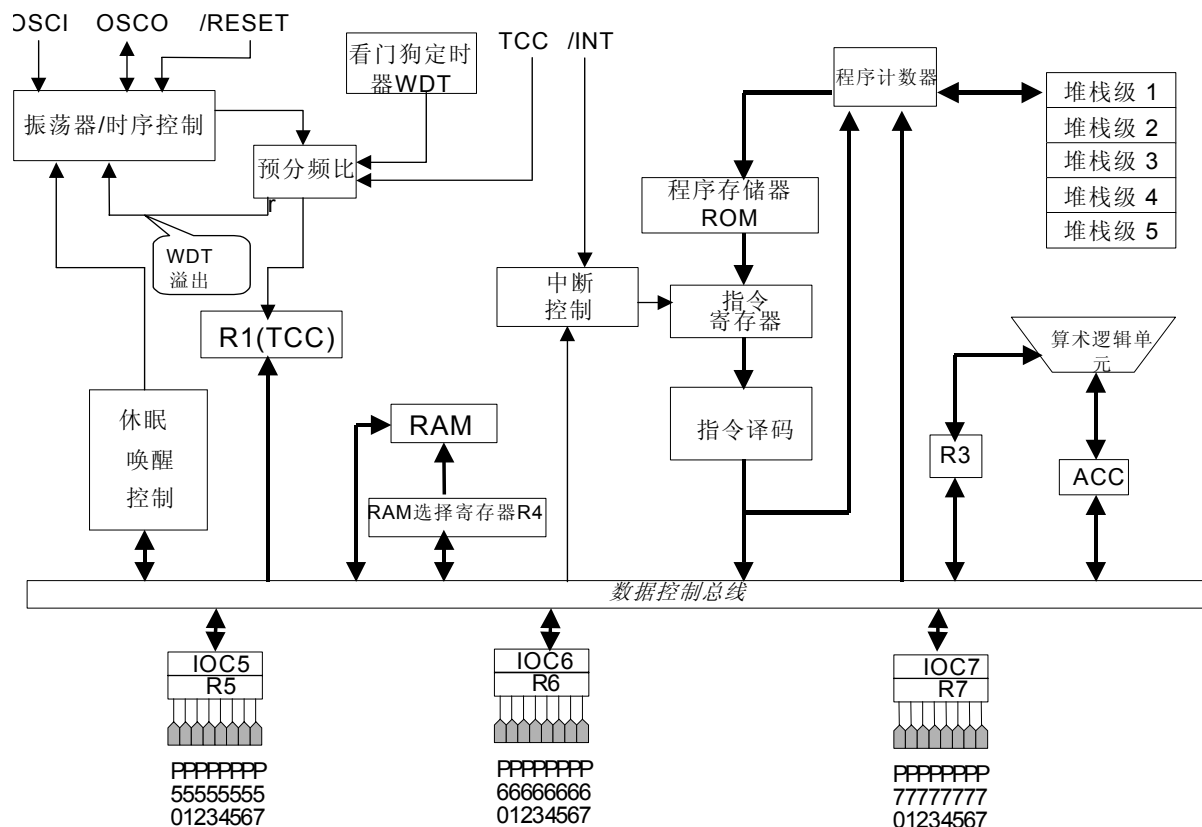


图1 功能模块图

### 4.1 操作寄存器

#### 4.1.1 R0 (间接寻址寄存器)

R0并非实际存在的寄存器。它的主要功能是作为间接寻址指针。任何以R0为指针的指令实际上是对RAM选择寄存器R4所指的数据进行操作。

#### 4.1.2 R1 (定时器/计数器)

- 由TCC引脚输入的外部信号边沿（由CONT-4：TE设定）或指令周期时钟触发加1。
- 与其它寄存器一样可读写
- 通过重置PAB(CONT-3)来定义。
- 如果PAB位(CONT-3)重置，可将预分频器分配给TCC。
- 只有当TCC寄存器写入值时，预分频器的内容才能被清零。

#### 4.1.3 R2 (程序计数器)和堆栈

- 根据控制器的类型，R2和硬件堆栈为10位宽。参见图4-2所示的结构图。

- 产生 1024×13 位片内 OTP ROM 地址以获取对应的程序指令编码。一个程序页是 1024 字长。
- 在复位状态下 R2 所有位被置“1”。
- "JMP"指令允许直接装载程序计数器的低 10 位值。因此 "JMP"可以让 PC 在一个程序页中任意跳转。
- "CALL"指令装载程序计数器的低 10 位值，并将 PC+1 的值入栈。因此子程序的入口地址可以在一个程序页任意地方。
- "RET" ("RETL k", "RETI")指令将栈顶的数据装载到程序计数器中。
- "ADD R2, A"允许把 A 的内容加到当前 PC 上，同时 PC 的第 9 位和第 10 位被清零。
- "MOV R2, A" 允许将 A 寄存器的内容装载到 PC 的低 8 位，同时 PC 的第 9 位和第 10 位被清零。
- 任何对 R2 进行直接修改的指令（如："ADD R2,A", "MOV R2,A", "BC R2,6",.....）都将会引起程序计数器的第 9、10 位清零，因此产生的跳转只限于一程序页前 256 个地址。
- 除了改变 R2 的指令需要 2 个指令周期外，其余的指令只需要一个指令周期(fclk/2 或 fclk/4)。

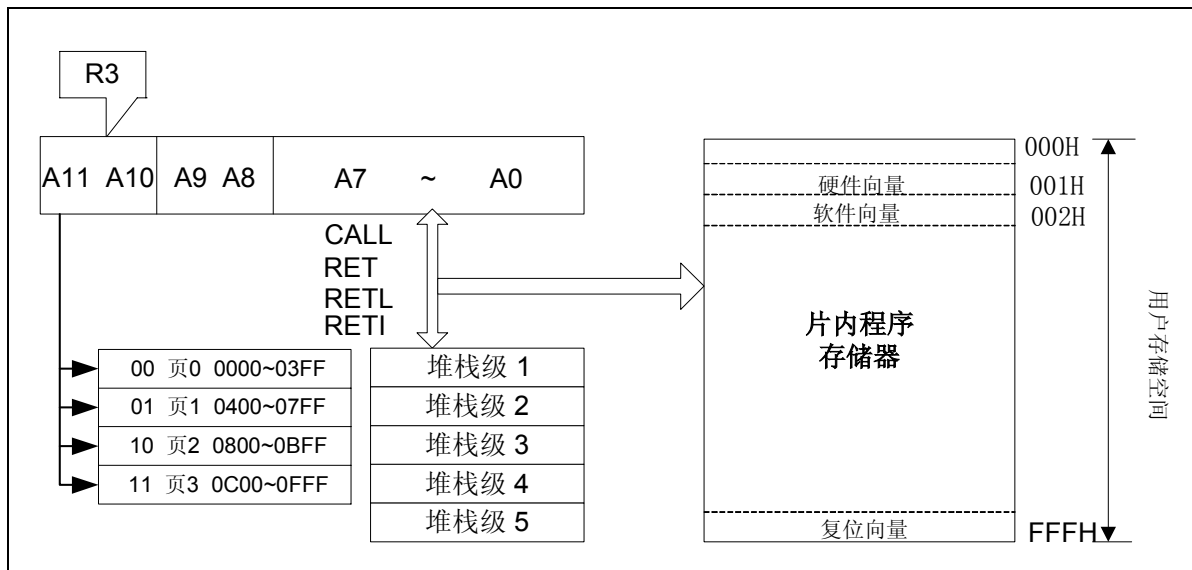


图 4-2 程序计数器结构图

地址	R 页寄存器				IOC页寄存器
00	<b>R0</b> (间接寻址寄存器)				保留
01	<b>R1</b> (定时计数器)				<b>CONT</b> (控制寄存器)
02	<b>R2</b> (程序计数器)				保留
03	<b>R3</b> (状态寄存器)				保留
04	<b>R4</b> (RAM选择寄存器)				保留
05	<b>R5</b> (Port 5)				<b>IOC5</b> (I/O口控制寄存器)
06	<b>R6</b> (Port 6)				<b>IOC6</b> (I/O口控制寄存器)
07	<b>R7</b> (Port 7)				<b>IOC7</b> (I/O口控制寄存器)
08	通用寄存器				保留
09	通用寄存器				保留
0A	通用寄存器				保留
0B	通用寄存器				<b>IOCB</b> (PORT6 唤醒控制寄存器)
0C	通用寄存器				保留
0D	通用寄存器				保留
0E	通用寄存器				<b>IOCE</b> (WDT, SLEEP2, 开漏级和R Option控制寄存器)
0F	通用寄存器				<b>IOCF</b> (中断屏蔽寄存器)
10 : 1F					
20 : 3E	Bank 0	Bank 1	Bank 2	Bank 3	
3F	<b>R3F</b> (中断状态寄存器)				

图 4-3 数据存储分配图

#### 4.1.4 R3 (状态寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
GP	PS1	PS0	T	P	Z	DC	C

**Bit 7(GP):** 通用读写位。

**Bits 6 (PS1) ~ 5 (PS0):** (PS0-PS1) 页面选择位。PS0, PS1 用于选择程序存储器页面。当执行“JMP”, “CALL”或其它改变 R2 的指令时(例如 MOV R2, A), PS0、PS1 被装入 PC 的第 11、12 位, 以选择一个程序页面。注意: RET, RETI、RETL 指令不改变 PS0、PS1。也就是说, 直接返回到子程式被调用的页面, 不管当前 PS0、PS1 值。

PS1	PS0	程序存储器页 [地址]
0	0	页 0 [000-3FF]
0	1	页 1 [400-7FF]
1	0	页 2 [800-BFF]
1	1	页 3 [C00-FFF]

**Bit 4 (T):** 时间溢出位。

执行 "SLEP"和 "WDTC" 指令或上电后该位置 1, 当 WDT 溢出时清零。

**Bit 3 (P):** 掉电标志位。

执行 "WDTC"指令或上电后该位置 1, 执行 "SLEP" 指令后该位清零。

**Bit 2 (Z):** 零标志位。

当算术运算或逻辑运算的结果为 0 时, 该位置 1。

**Bit 1 (DC):** 辅助进位标志。

**Bit 0 (C):** 进位标志。

#### 4.1.5 R4 (RAM 选择寄存器)

**Bits 7~6:** 用于选择寄存器组 BANK0-3。

**Bits 5~0:** 在间接寻址方式中用于选择寄存器(地址: 00~3F)。

如果不使用间址寻址, RSR 也可被用作 8 位通用读写寄存器

参见图 4-3 数据存储结构图。

#### 4.1.6 R5 ~ R7 (Port 5 ~ Port 7)

R5、R6、R7 是输入/输出寄存器。

#### 4.1.7 R8~R1F 和 R20~R3E (通用寄存器)

R8~R1F, and R20~R3E (包括 Bank0~3) 是通用寄存器

#### 4.1.8 R3F (中断状态寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	EXIF	-	-	TCIF

**Bit 3 (EXIF):** 外部中断标志。由/INT 引脚的下降沿置 1，软件清零。

**Bits 1, 2, 4~7:** 未使用,读为 0。

**Bit 0 (TCIF):** TCC 溢出中断标志。当 TCC 溢出时置 1，软件清零。

“1” 表示有中断申请

“0” 表示没有中断发生。

R3F 可通过指令清零，但不能置 1。

IOCF 是中断屏蔽寄存器。

注意：读出的 R3F 的值是 R3F 和 IOCF 逻辑与的结果。

## 4.2 特殊功能寄存器

### 4.2.1 A (累加器)

用于内部数据传输或指令操作数暂存，它不可寻址。

### 4.2.2 CONT (控制寄存器)

CONT 寄存器可读写。

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
/PHEN	/INT	TS	TE	PAB	PSR2	PSR1	PSR0

**Bit 7 (/PHEN):** P60~67，P74 和 P75 引脚的上拉使能控制位。

0: 使能内部上拉。

1: 不使能内部上拉。

**Bit 6 (/INT):** 中断允许标志位。

0: 由 DISI 指令或硬件中断屏蔽。

1: 由 ENI/RETI 指令允许中断。

**Bit 5 (TS):** TCC 信号源选择位。

0: 内部指令周期时钟。

1: TCC 引脚状态变化。

**Bit 4 (TE):** TCC 信号沿选择位。

0: 当 TCC 引脚发生由低到高的变化时 R1 加 1。

1: 当 TCC 引脚发生由高到低的变化时 R1 加 1。

**Bit 3 (PAB):** 预分频器分配位。

0: TCC

1: WDT

**Bit 2 (PSR2) ~ Bit 0 (PSR0): TCC/WDT 预分频比。**

PSR2	PSR1	PSR0	TCC 预分频比	WDT 预分频比
0	0	0	1:2	1:1
0	0	1	1:4	1:2
0	1	0	1:8	1:4
0	1	1	1:16	1:8
1	0	0	1:32	1:16
1	0	1	1:64	1:32
1	1	0	1:128	1:64
1	1	1	1:256	1:128

#### 4.2.3 IOC5 ~ IOC7 (I/O 口控制寄存器)

"0" 定义相关 I/O 引脚为输出。

"1" 定义相关 I/O 引脚为高阻输入状态

IOC5 和 IOC7 寄存器都是可读可写的。

#### 4.2.4 IOCB (P6口唤醒控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
/WUE7	/WUE6	/WUE5	/WUE4	/WUE3	/WUE2	/WUE1	/WUE0

**Bit 7 (/WUE7):** 使能 P67 引脚唤醒功能的控制位。

0: 使能内部唤醒。

1: 禁止内部唤醒。

**Bit 6 (/WUE6):** 使能 P66 引脚唤醒功能的控制位。

**Bit 5 (/WUE5):** 使能 P65 引脚唤醒功能的控制位。

**Bit 4 (/WUE4):** 使能 P64 引脚唤醒功能的控制位。

**Bit 3 (/WUE3):** 使能 P63 引脚唤醒功能的控制位。

**Bit 2 (/WUE2):** 使能 P62 引脚唤醒功能的控制位。

**Bit 1 (/WUE1):** 使能 P61 引脚唤醒功能的控制位。

**Bit 0 (/WUE0):** 使能 P60 引脚唤醒功能的控制位。

IOCB 寄存器是可读写的。

#### 4.2.5 IOCE (WDT 控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	ODE	WDTE	SLPC	ROC	-	-	/WUE

**Bit 6 (ODE):** P76 及 P77 脚漏极开路使能控制位

0: 禁止漏极开路输出

1: 使能漏极开路输出

**Bit 5 (WDTE):** 看门狗使能控制位

只在代码选项的 ENWDT 为 0 时该位才有效，此时 WDT 是否工作由 WDTE 决定。

**0:** 禁止 WDT

**1:** 使能 WDT

代码选项的 ENWDT 为 1 时 WDTE 无用，也就是，如果 ENWDT 为 1，无论 WDTE 为 0 或 1，WDT 禁止

WDTE 位可读写

**Bit 4 (SLPC):** 该位由唤醒信号低电平引起硬件触发置 1，由软件清 0，SLPC 用于控制振荡器的工作。在 SLPC 位从 1 变成 0 时，振荡器被禁止（振荡器停止，单片机进入休眠模式 2），在 SLPC 位从 0 变成 1，振荡器使能（单片机由休眠模式 2 唤醒）。为了确保振荡器输出信号稳定，一旦振荡器再次起振，在执行下条指令前会有 18ms<sup>1</sup>（振荡器起振时间，OST）的延时，OST 总是在休眠模式唤醒后可被激活，无论代码选项的 ENWDT 为 0 或其他。唤醒后，如果代码选项中 ENWDT 为 1，则 WDT 将被使能，休眠模式 2 的输入唤醒方框图如图 4-4。

**Bit 3 (ROC):** ROC 用于 R-option 功能。

置 ROC 为 1，使能 R-option 功能，其引脚 P70~P71 的状态可由控制器读出。ROC 清零禁止 R-option 功能。如果 R-option 功能被使用，用户必须使 P71 引脚和/或 P70 引脚通过一个 430KΩ 外接电阻 r (Rex) 与 VSS 相连。若 Rex 接入/未接到 VDD，读到 P70 (P71) 的状态是 0/1。参见图 4-6b 所示。ROC 位可读写

SLPC 位可读写。

**Bits 1~2, 和 7:** 未使用

**Bit 0 (WUE):** 使能 P74、P75 引脚唤醒功能的控制位。

**0:** 使能唤醒功能。

**1:** 禁止唤醒功能。

WUE 可读可写。

#### 4.2.6 IOCF (中断屏蔽寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	EXIE	-	-	TCIE

**Bit 3 (EXIE):** EXIF 中断使能位。

**0:** 禁止 EXIF 中断。

<sup>1</sup> Vdd = 5V, 建立时间周期 = 16.2ms ± 30%

Vdd = 3V, 建立时间周期 = 19.6ms ± 30%



1: 使能 EXIF 中断。

Bits 1, 2 和 4~7: 未使用。

Bit 0 (TCIF): TCIF 中断使能位。

0: 禁止 TCIF 中断。

1: 使能 TCIF 中断。

通过 IOCF 中的相关控制位置 1，使能各个相关中断。

总中断是由 ENI 指令使能，由 DISI 指令禁止。参见图 4-8 所示。

IOCF 寄存器是可读写的。

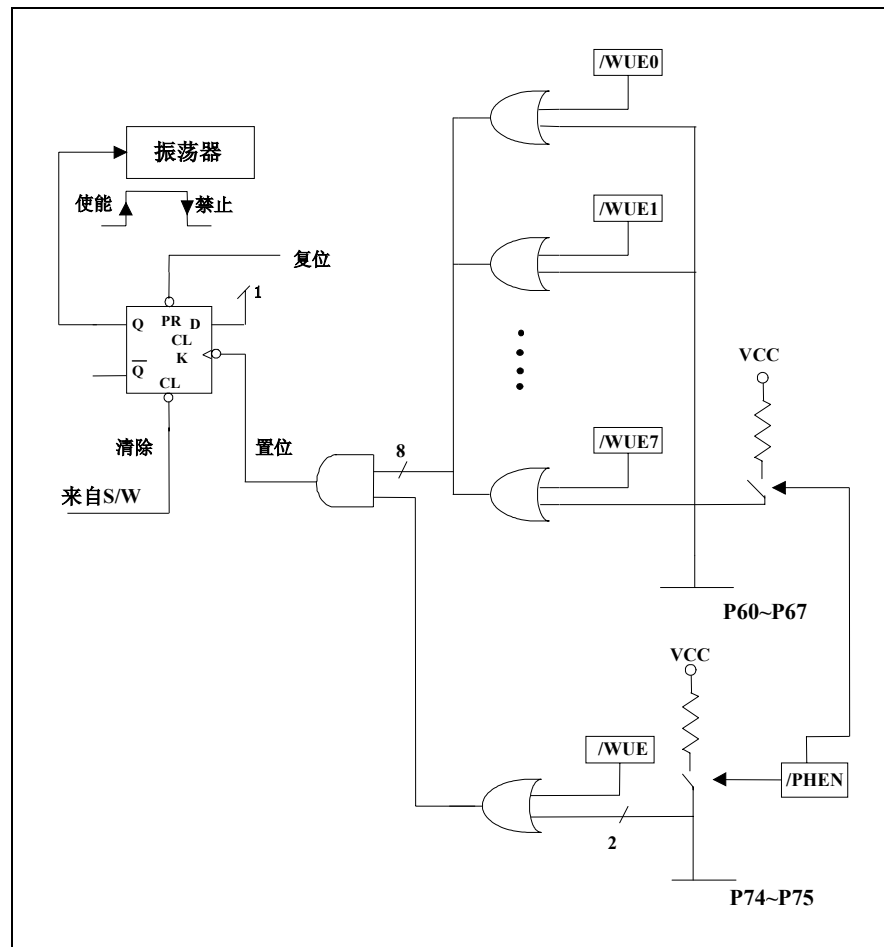


图 4-4 I/O口睡眠模式与唤醒电路框图

### 4.3 TCC/WDT 和预分频器

TCC 或 WDT 有一个 8 位计数器做预分频器。在同一时刻它只能分配给其中一方，这由 CONT 寄存器的 PAB 位决定。PSR0~PSR2 位确定预分频比。若分配给 TCC，在 TCC 模式下则每次写 TCC 操作均将预分频器清 0。若分配给 WDT，则 WDT 和预分频器均在执行 WDTC 或 SLEP 指令时清 0。图 4-5 详细描述了 TCC/WDT 电路特性。

R1(TCC)为 8 位定时器/计数器。TCC 时钟源可为内部时钟或外部时钟（由 TCC 引脚输入，触发沿可选择）。如果是内部时钟，每个指令周期 TCC 加 1（无预分频器）。由图 4-5 可知，指令周期是 2 个还是 4 个时钟周期由代码选择寄存器 CLKS 位决定。CLKS=0 则  $CLK=Fosc/2$ ，CLKS=1 则  $CLK=Fosc/4$ 。如果是外部时钟，则 TCC 由外部信号边沿触发。

WDT 的时钟源是一个自由运行的片内 RC 振荡器。当控制器振荡关闭后，WDT 依然运行（例如在休眠模式）。在正常模式或休眠模式，WDT 溢出将引起复位（若 WDT 使能）。在正常工作时，WDT 可由软件设置 IOCE 的 WDTE 位来使能或禁止。在没有预分频情况下，WDT 溢出时间约为  $18\text{ms}^2$ （默认）。

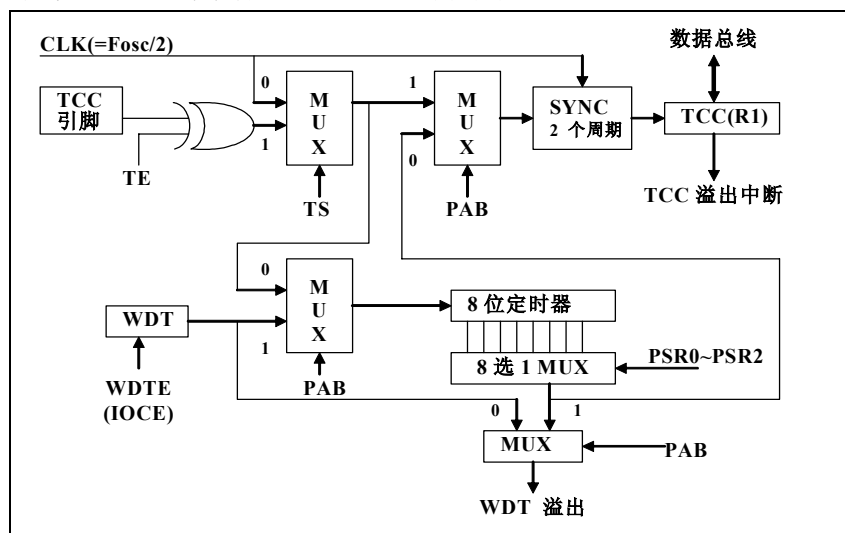


图 4-5 TCC 和 WDT 模块图

<sup>2</sup> Vdd = 5V, 建立时间周期= 16.2ms ± 30%

Vdd = 3V, 建立时间周期 = 19.6ms ± 30%

### 4.4 I/O 端口

I/O 端口 P5、P6、P7 均为双向三态 I/O 口。可以由 CONT、IOCE 分别设置为上拉电阻、R-option、漏极开路功能。P6 口、P74 和 P75 具有输入变化唤醒功能。每个 I/O 引脚能被 I/O 控制寄存器（IOC5~IOC7）置为输入或输出。I/O 寄存器和 I/O 控制寄存器都是可读可写的。P5、P6 和 P7 的 I/O 接口电路见图 4-6(a)，4-6 (b)。

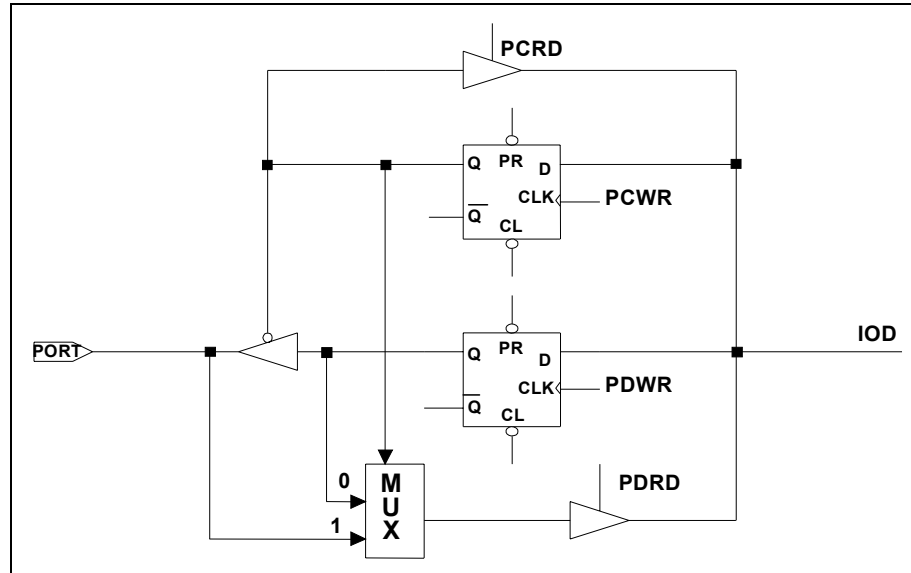


图 4-6 (a) I/O 端口和 I/O 控制寄存器电路

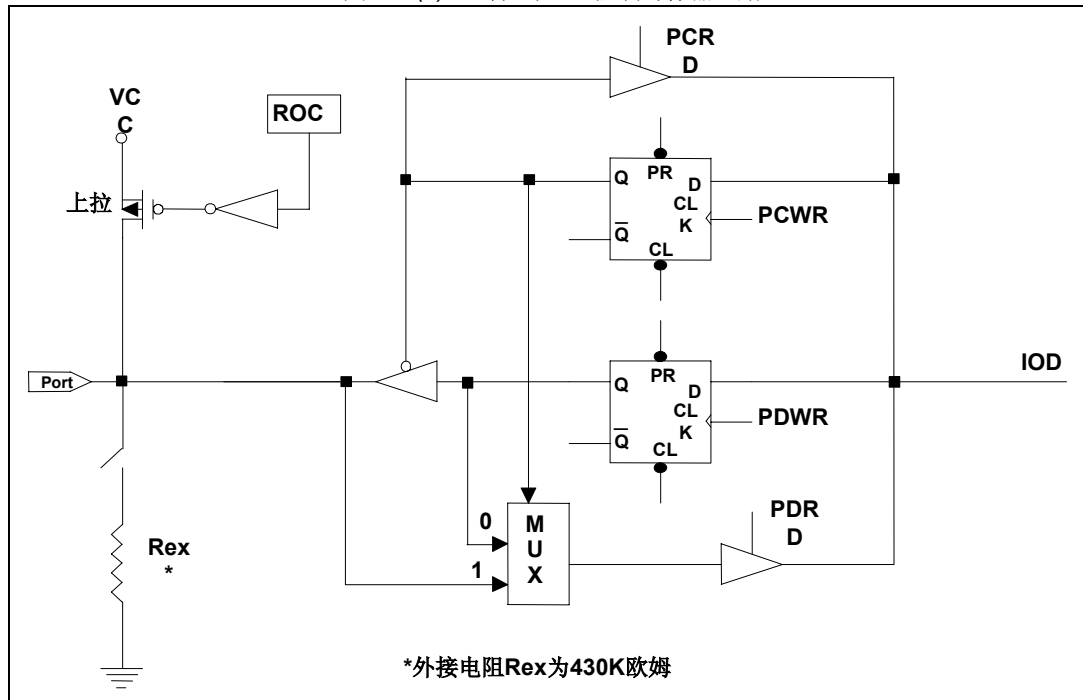


图 4-6 (b) 具有 R-option (P70, P71) 功能的 I/O 口电路

## 4.5 复位和唤醒

### 4.5.1 复位

复位由下列情况之一引起：

- (1) 上电复位。
- (2) /RESET 引脚输入低电平。
- (3) WDT 溢出（若使能）。

在复位动作被检测到之后，单片机保持复位状态 18ms<sup>3</sup>（振荡器起振时间）。一旦复位发生，单片机将会执行下列功能。参见图 4-7。

- 振荡器振荡或起振。
- 程序计数器（R2）都置为 1。
- 上电时，R3 的 Bit5-6，R4 的 Bit7-6 清 0。
- 所有 I/O 引脚定义为输入模式（高阻状态）。
- WDT 和预分频器清 0。
- 上电时，R3 的 Bit5-6 清 0。
- 上电时，R4 的 Bit7~6 清 0。
- CONT 寄存器除第 6 位（INT 标志）外，全置为 1。
- IOCB 寄存器全置为 1（P60~67 唤醒功能禁止）。
- IOCE 寄存器第 0、4、5 位置 1，第 3、6 位清 0。
- R3F、IOCF 寄存器第 0、3 位清 0。

执行 SLEP 指令可进入休眠模式（省电模式）。进入休眠模式时，WDT（若使能）清 0 但继续运行。单片机可被如下情况唤醒：

- (1) /RESET 引脚上输入的外部复位信号。
- (2) WDT 溢出(若使能)。

以上两种情况会引起 EM78P447S 复位，R3 的 T、P 标志位用于判断复位源(唤醒)。

除了基本的休眠模式 1，EM78P447S 还有休眠模式 2（命名为 Sleep 2 模式并由“SLPC”位清零启用）。在休眠模式 2，单片机可由下列条件唤醒：

- (A) 图 4-4 所示的所有唤醒引脚为“0”。唤醒后，微控制器从接下来的地址处继续执行。对于此事件，在进入 Sleep2 模式前，应该选择（即输入引脚）并使能（即上拉，唤醒控制）触发源(P60~P67 和 P74~P75)的唤醒功能。唤醒后必须注意的是，不论代码选项的 ENWDT 为“0”或是“1”，WDT 都将被使能。唤醒后的 WDT 操作(被使能或

<sup>3</sup> Vdd = 5V, 建立时间周期 = 16.2ms ± 30%

Vdd = 3V, 建立时间周期 = 19.6ms ± 30%

是禁止)应该通过软件编程做适当的控制。(请参考表 6 有关 Sleep 2 模式的详细设置步骤)

(B) WDT 定时器溢出 (若使能) 或在/RESET 引脚有外部复位输入, 都会引起控制器复位。

**表 6 Sleep2及Sleep1模式的使用**

Sleep2及Sleep1模式的使用	
SLEEP2	SLEEP1
(a) 进入SLEEP2之前的操作	(a) 进入Sleep1之前的操作
1. 设置P6口或P74或P75为输入口	1. 执行SLEP指令
2. 使能上拉及设置WDT的预分频大于1: 1 (设置CONT.7及CONT.3~CONT.0)	
3. 使能唤醒功能 (设置IOCB或IOCE.0)	
4. 执行Sleep2(设置IOCE.4)	
(b) 唤醒之后的操作	(b) 唤醒之后的操作
1. 执行下一条指令	1. 复位
2. 禁止唤醒功能	
3. 禁止WDT (设置IOCE.5)	

如果想用 P6 口输入状态变化来唤醒 EM78P447S, 在进入 SLEEP2 模式之前必须被执行如下指令:

MOV	A, @11111111b	;设置P6口为输入
IOW	R6	
MOV	A, @0xxx1010b	;设置P6为上拉及WDT的预分频, WDT预分频必须大于1: 1
CONTW		
MOV	A, @00000000b	;使能P6口的唤醒功能
IOW	RB	
MOV	A, @xx00xxx1b	;进入SLEEP2模式
IOW	RE	
唤醒后		
NOP		
MOV	A, @11111111b	;禁止P6口的唤醒功能
IOW	RB	
MOV	A, @ xx01xxx1b	;禁止WDT
IOW	RE	

**注意**

- 从SLEEP2模式唤醒之后, WDT自动地被使能。从SLEEP2唤醒之后WDT是使能/禁止状态应在软件里做准确的定义。
- PORT6口状态改变用于进入中断或用于唤醒MCU会引起复位发生, 为了避免复位的发生, WDT的分频比必须设为大于1: 1的比率。

表 7 寄存器初始植概要

地址	名称	复位类型	Bit 7		Bit 6		Bit 5		Bit 4		Bit 3	Bit 2	Bit 1	Bit 0
		位名	C57		C56		C55		C54		C53	C52	C51	C50
		类型	A	B	A	B	A	B	A	B	-	-	-	-
N/A	IOC5	上电	0	1	0	1	0	1	0	1	1	1	1	1
		/RESET和 WDT	0	1	0	1	0	1	0	1	1	1	1	1
		引脚输入改变唤醒	0	P	0	P	0	P	0	P	P	P	P	P
		位名	C67		C66		C65		C64		C63	C62	C61	C60
N/A	IOC6	上电	1	1	1	1	1	1	1	1	1	1	1	1
		/RESET和 WDT	1	1	1	1	1	1	1	1	1	1	1	1
		引脚输入改变唤醒	P	P	P	P	P	P	P	P	P	P	P	P
		位名	C77		C76		C75		C74		C73	C72	C71	C70
N/A	IOC7	上电	1	1	1	1	1	1	1	1	1	1	1	1
		/RESET和 WDT	1	1	1	1	1	1	1	1	1	1	1	1
		引脚输入改变唤醒	P	P	P	P	P	P	P	P	P	P	P	P
		位名	/PHEN	/INT	TS	TE	PAB	PSR2	PSR1	PSR0				
N/A	CONT	上电	1	0	1	1	1	1	1	1	1	1	1	1
		/RESET和 WDT	1	P	1	1	1	1	1	1	1	1	1	1
		引脚输入改变唤醒	P	P	P	P	P	P	P	P	P	P	P	P
		上电	U	U	U	U	U	U	U	U	U	U	U	U
0x00	R0(IAR)	/RESET和 WDT	P	P	P	P	P	P	P	P	P	P	P	P
		引脚输入改变唤醒	P	P	P	P	P	P	P	P	P	P	P	P
		位名	-	-	-	-	-	-	-	-	-	-	-	-
0x01	R1(TCC)	上电	0	0	0	0	0	0	0	0	0	0	0	0
		/RESET和 WDT	0	0	0	0	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P	P	P	P	P
		位名	-	-	-	-	-	-	-	-	-	-	-	-
0x02	R2(PC)	上电	1	1	1	1	1	1	1	1	1	1	1	1
		/RESET和 WDT	1	1	1	1	1	1	1	1	1	1	1	1
		引脚输入改变唤醒	**0/P	**0/P	**0/P	**0/P	**0/P	**0/P	**0/P	**0/P	**0/P	**0/P	**0/P	**0/P
		位名	GP	PS1	PS0	T	P	Z	DC	C				
0x03	R3(SR)	上电	0	0	0	1	1	U	U	U	U	U	U	U
		/RESET和 WDT	0	0	0	t	t	P	P	P	P	P	P	P
		引脚输入改变唤醒	P	P	P	t	t	P	P	P	P	P	P	P
		位名	RSR.1	RSR.0	-	-	-	-	-	-	-	-	-	-
0x04	R4(RSR)	上电	0	0	U	U	U	U	U	U	U	U	U	U
		/RESET和 WDT	0	0	P	P	P	P	P	P	P	P	P	P
		引脚输入改变唤醒	P	P	P	P	P	P	P	P	P	P	P	P
		位名	P57	P56	P55	P54	P53	P52	P51	P50				
0x05	R5(P5)	上电	U	U	U	U	U	U	U	U	U	U	U	U

地址	名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		/RESET和 WDT	P	P	P	P	P	P	P	P
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
		位名	P67	P66	P65	P64	P63	P62	P61	P60
0x06	R6(P6)	上电	U	U	U	U	U	U	U	U
		/RESET和 WDT	P	P	P	P	P	P	P	P
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
		位名	P77	P76	P75	P74	P73	P72	P71	P70
0x07	R7(P7)	上电	U	U	U	U	U	U	U	U
		/RESET和 WDT	P	P	P	P	P	P	P	P
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
		位名	X	X	X	X	EXIF	X	X	TCIF
0x3F	R3F(ISR)	上电	U	U	U	U	0	U	U	0
		/RESET和 WDT	U	U	U	U	0	U	U	0
		引脚输入改变唤醒	U	U	U	U	P	U	U	P
		位名	/WUE7	/WUE6	/WUE5	/WUE4	/WUE3	/WUE2	/WUE1	/WUE0
0x0B	IOCB	上电	1	1	1	1	1	1	1	1
		/RESET和 WDT	1	1	1	1	1	1	1	1
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
		位名	X	ODE	WDTE	SLPC	ROC	X	X	/WUE
0x0E	IOCE	上电	U	0	1	1	0	U	U	1
		/RESET和 WDT	U	0	1	1	0	U	U	1
		引脚输入改变唤醒	U	P	1	1	P	U	U	P
		位名	X	X	X	X	EXIE	X	X	TCIE
0x0F	IOCF	上电	U	U	U	U	0	U	U	0
		/RESET和 WDT	U	U	U	U	0	U	U	0
		引脚输入改变唤醒	U	U	U	U	P	U	U	P
		位名	-	-	-	-	-	-	-	-
0x08	R8	上电	0	0	0	0	0	0	0	0
		/RESET和 WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
		位名	-	-	-	-	-	-	-	-
0x09~0x3E	R9~R3E	上电	U	U	U	U	U	U	U	U
		/RESET和 WDT	P	P	P	P	P	P	P	P
		引脚输入改变唤醒	P	P	P	P	P	P	P	P

\*\* IOCE 寄存器的 SLPC 位元从 1 变成 0 后执行下一条指令。

X: 未使用。 U: 未知或无关或未定义。 P: 复位前的初值。 t: 对照表 8。

#### 4.5.2 状态寄存器的 RST, T, 和 P 的状态

复位可由下列条件之一引起：

1. 上电。
2. 复位引脚有一个高-低-高的脉冲。
3. WDT 定时器溢出。

T 和 P 的值(以下表 8 列出) 用于判断单片机由什么唤醒。

表 8 表示可能影响到 T 和 P 状态的各种情况。

表 8 复位后的 RST, T, 和 P 值

表 8 复位后的RST,T和P

复位类型	T	P
上电	1	1
运行模式下/RESET引脚复位	*P	*P
休眠模式1下/RESET引脚复位	1	0
休眠模式2下/RESET引脚复位	*P	*P
运行模式下WDT溢出复位	0	*P
休眠模式1下WDT溢出唤醒	0	0
休眠模式2下WDT溢出唤醒	0	*P
休眠模式2下引脚状态改变唤醒	*P	*P

\* P: 复位前状态

表 9 影响 T和 P状态的事件

事件	T	P
上电	1	1
WDTC 指令	1	1
WDT 溢出	0	*P
SLEP 指令	1	0
休眠2模式下引脚状态改变唤醒	*P	*P

\* P: 复位前状态



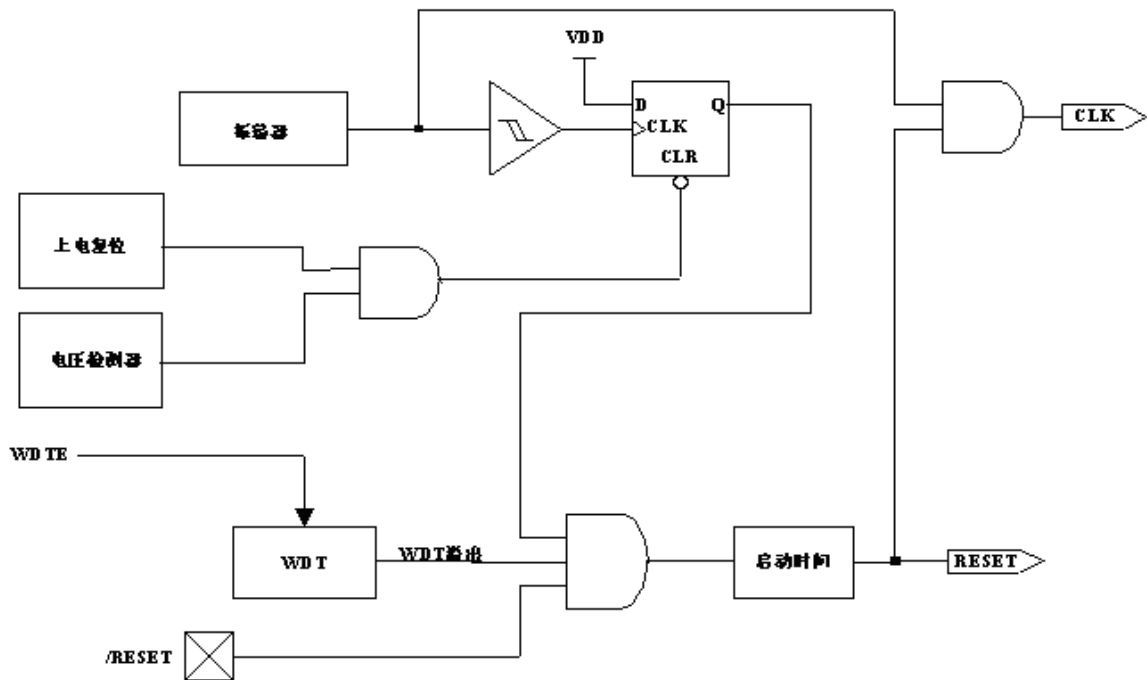


图 4-7 控制器复位功能框图

## 4.6 中断

EM78P447S 有两个中断源：

- (1) TCC 溢出中断
- (2) 外部中断（/INT 引脚）

R3F 是中断状态寄存器，它的相关标志位记录了中断请求状态。IOCF 是中断屏蔽寄存器。通过执行指令 ENI 使能全局中断，通过执行 DISI 禁止全局中断。当一个中断(使能)发生，下一条指令将从地址 001H 获取。在中断服务程序中，通过轮询 R3F 的标志位来确定中断源。在离开中断服务程序之前，必须用指令清除中断标志以免发生重复中断。

中断状态寄存器(R3F)的标志位(除 ICIF 位以外)的置位与中断屏蔽寄存器状态或者是否执行了 ENI 指令无关。注意读 R3F 的输出得到的是 R3F 和 IOCF 的逻辑与的结果(参见图 4-8)，RETI 指令结束中断程序并使能全局中断(执行 ENI)。

当一个中断是由 INT 指令产生(若使能)，则下一条指令将从地址 002H 获取。

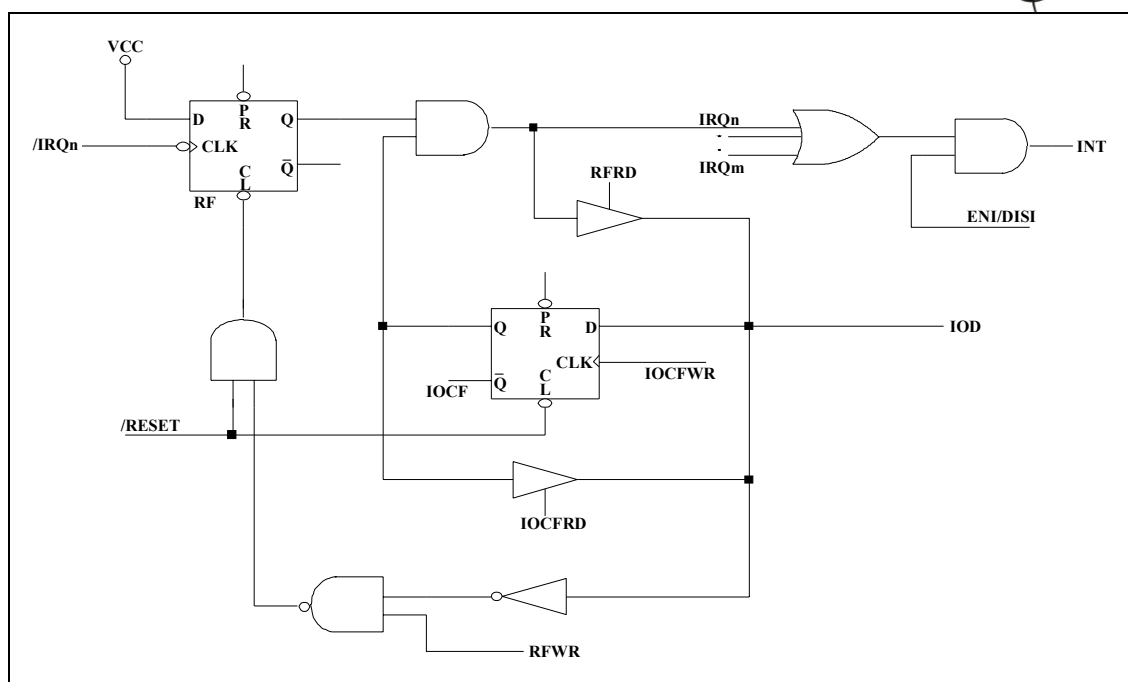


图 4-8 中断输入电路

## 4.7 振荡器

### 4.7.1 振荡模式

EM78P447S 可在三种不同的振荡模式下运行，例如，高频晶体振荡模式（HXT）和低频晶体振荡模式（LXT）、外部 RC 振荡器模式（ERC）。用户可通过编程代码选项寄存器的 MS, HLF 及 HLP 来选择某一种振荡方式。表 10 描述如何定义这三种模式。

在不同的电源电压 VDD 下，晶体或陶瓷振荡的最大受限频率列于表 11 中。

表 10 由MS 和 HLP 定义的振荡模式

振荡模式	MS	HLF	HLP
ERC(外部RC振荡器模式)	0	*x	*x
HXT(高频晶体振荡模式)	1	1	*x
LXT(低频晶体振荡模式)	1	0	0

注意: \*x: 无关

在 HXT 和 LXT 之间的系统频率临界点大约为 400 KHz。

表11 最大操作频率表

条件	VDD	最大频率(MHz)
一个指令周期两个时钟周期	2.3	4.0
	3.0	8.0
	5.0	20.0

### 4.7.2 晶体振荡器/陶瓷谐振器(XTAL)

EM78P447S 可通过 OSCI 管脚用外部时钟信号驱动，如图 4-9 示。

在大多数的应用场所，通过在 OSCI 和 OSCO 管脚连接晶体或陶瓷振荡器来产生振荡。如图 4-10 电路所示。无论在 HXT 或 LXT 振荡模式，都可以应用这种电路。表 12 列出建议的电容 C1 和 C2 的值。由于每一种谐振器都有自己的特性，用户应根据它们的特性选择合适的 C1 和 C2 的值。RS，串联电阻，在 AT 切片的晶体或低频模式是必要的。

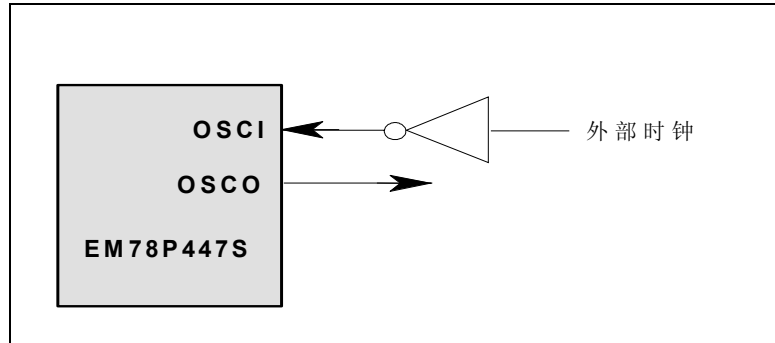


图 4-9 外部时钟输入电路

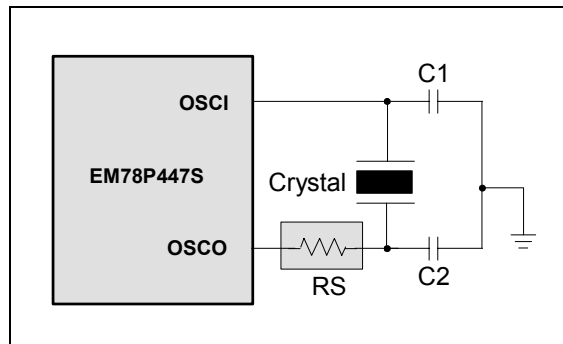


图 4-10 晶体或陶瓷振荡电路

表 12 陶瓷谐振器及晶体谐振器电容选择参考

振荡类型	频率模式	频率	C1(pF)	C2(pF)
陶瓷谐振器	HXT	455 kHz	100~150	100~150
		2.0 MHz	20~40	20~40
		4.0 MHz	10~30	10~30
晶体振荡器	LXT	32.768kHz	25	15
		100KHz	25	25
		200KHz	25	25
	HXT	455KHz	20~40	20~150
		1.0MHz	15~30	15~30
		2.0MHz	15	15
		4.0MHz	15	15

有些应用并不需要十分精确的时间计算。(图 4-14) RC 振荡提供了大量的成本节约。但应该注意的是供给电压、电阻值 (Rext)、电容值 (Cext)、甚至环境温度都影响 RC 振荡的频率，而且由于制造工艺的不同，不同的芯片频率也会有微小的差异。

为了获得一个稳定的系统频率，电容值应该不小于 20PF，并且电阻值应该不大于 1M 欧姆。如果不能稳定在此范围，频率容易受噪声、湿度和漏电流的影响。

RC 振荡中的电阻越小，频率越快。相反，对于很小的电阻值，举个例子，1000 欧的电阻，由于 NMOS 不能通过电容准确的放电，所以振荡器振荡将变的不稳定。

基于以上因素，必须牢记所有的供给电压、环境温度、RC 振荡的组成、封装形式和 PCB 布线方式，都将影响频率。

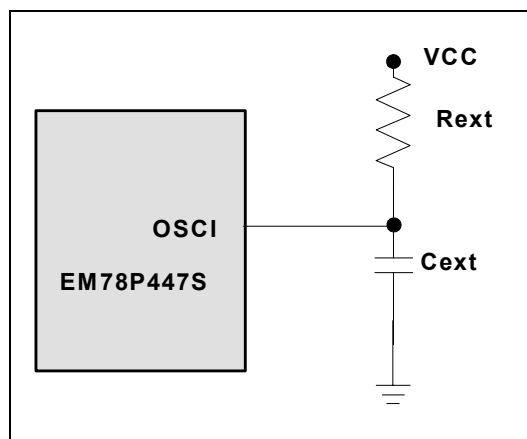


图 4-11 外部RC振荡电路

表 13 RC振荡器频率

Cext	Rext	平均频率 5V,25°C	平均频率 3V,25°C
20 pF	3.3k	4.32 MHz	3.56 MHz
	5.1k	2.83 MHz	2.8 MHz
	10k	1.62MHz	1.57 MHz
	100k	184 KHz	187 KHz
100 pF	3.3k	1.39 MHz	1.35 MHz
	5.1k	950 KHz	930 KHz
	10k	500 KHz	490 KHz
	100k	54KHz	55 KHz
300 pF	3.3k	580 KHz	550 KHz
	5.1k	390 KHz	380 KHz
	10k	200 KHz	200 KHz
	100k	21 KHz	21 KHz

- 注意: 1.以 DIP 封装测量  
2.值仅供设计参考.  
3.频率偏差大约在 ± 30%

## 4.8 代码选项寄存器

EM78P447S 有一个代码选项字, 它们不属于一般程序存储器的一部分。程式执行期间不能对选项位寻址。

Bit12	Bit11	Bit10	Bit9	Bit8	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
MS	/ENWDT	CLK	CS	HLP	HLP	TYPE	-	-	-	-	-	-

**Bit 12 (MS):** 晶振类型选择

- 0: RC 类型
- 1: 晶振类型 (XTAL1 和 XTAL2)

**Bit 11 (/ENWDT):** 看门狗定时使能位

- 0: 使能
- 1: 关闭

**Bit 10(CLK):** 指令周期选择位

- 0: 两个振荡周期
  - 1: 四个振荡周期
- 参考指令集部分

**Bit 9 (CS):** 加密保护位

- 0: 加密保护
- 1: 不加密保护

**Bit 8 (HLF):** 晶体频率选择位

- 0: XTAL2 型 (低频, 32.768KHz)
- 1: XTAL1 型 (高频)

此位只有在第 12 位 (MS) 为 “1” 时才影响系统振荡。MS 为 0, HLF 必须为 “0”。

**注意**

*HXT 和 LXT 的频率临界点约为 400 KHz.*

**Bit 7 (HLP):** 功耗选择位。

- 0: 低功耗
- 1: 高功耗

**Bit 6(TYPE):** EM78P447SA 或 B 类型选择位

- 0: EM78P447SB
- 1: EM78P447SA

**Bit 5 和 Bit 4:** 保留

“0”: Bit 5 置 “1”

"1": Bit 4 置 "0"

Bit 3~0: 用户 ID 代码

## 4.9 上电考量

在供电电压达到稳定状态前，任何微控制器都不能确保正常工作。EM78P447S 复位电压范围 1.2~1.8V。在用户应用中，当电源关闭，Vdd 在电源再次开启前，必须降到 1.2V 以下并保持在关断状态大约 10 $\mu$ s。这样 EM78P447S 将复位并且正常工作。如果电源 VDD 上升的非常之快，(50ms 或更少)，额外的外部复位电路将工作的非常好。但是在涉及到关键应用的大多数情况下，可能需要额外的器件来辅助解决上电问题。

## 4.10 外部上电复位电路

图 4-12 中的电路用外部 RC 产生一个复位脉冲。脉冲的宽度 (时间常数) 应保持足够长的时间以使电源达到最小工作电压。该电路应用在电源电压上升比较慢的情况下。因为 /RESET 脚的漏电流大约在  $\pm 5\mu\text{A}$ ，所以建议 R 应小于 40 K $\Omega$ 。按照这种方法，在 /RESET 脚上的电压将在 0.2V 之下。二极管 (D) 在掉电时作为短路回路。电容 C 将快速彻底的放电。Rin，限流电阻，防止大电流放电或 ESD (静电放电) 对 /RESET 脚的冲击。

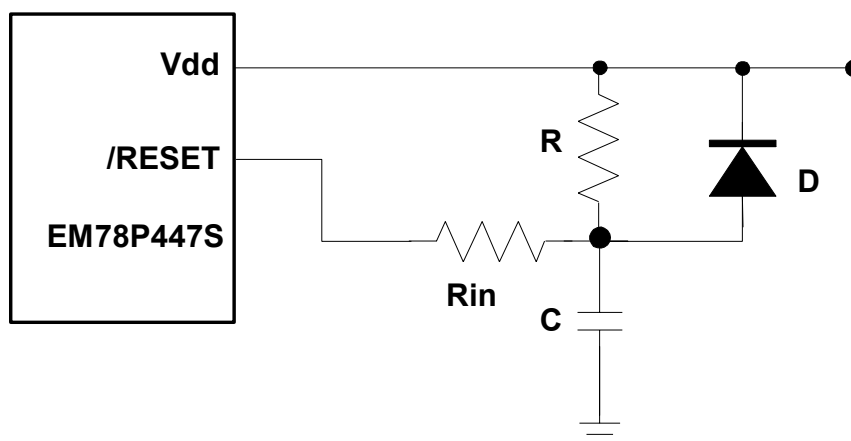


图 4-2 外部上电复位电路

## 4.11 残留电压保护

当更换电池时，芯片的电源 (Vdd) 已关闭但残留电压仍然存在。残留电压可能低于 VDD 的最小工作电压，但又不为零，在这种情况下有可能引起不良的上电复位。图 4-13 和图 4-14 给出了如何建立一个残留电压保护电路。

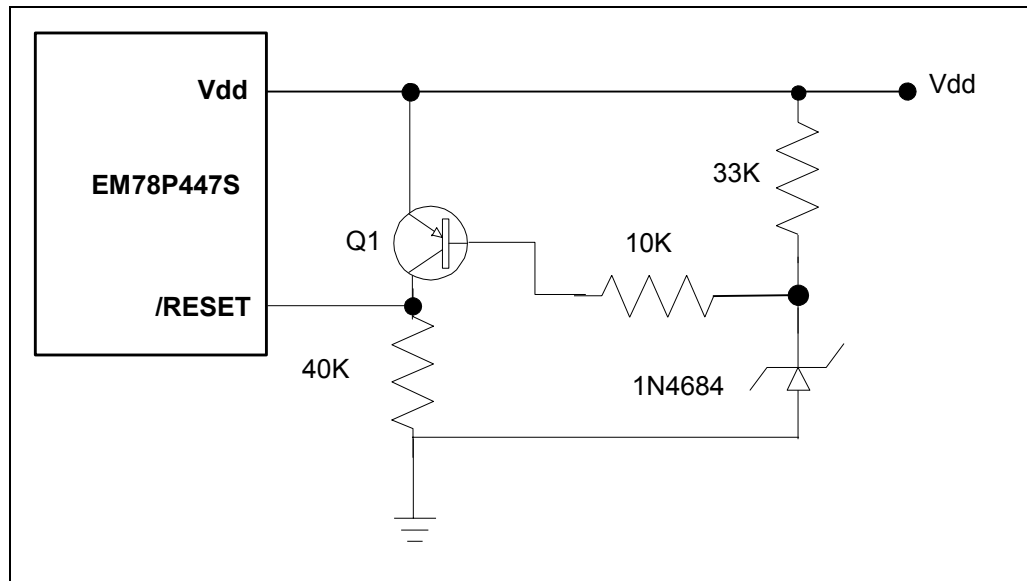


图 4-13 残留电压保护电路1

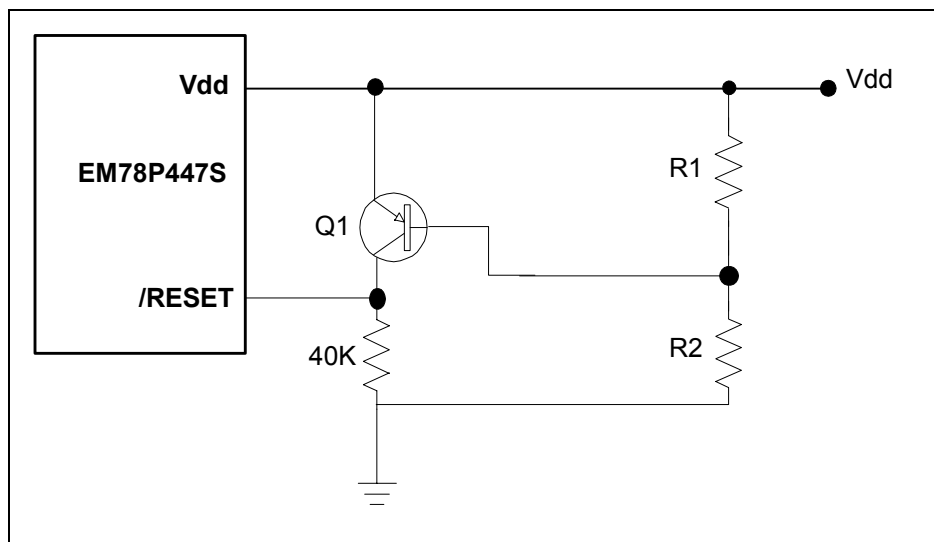


图 4-14 残留电压保护电路2

## 4.12 指令集

指令集的每条指令为 13-bit 的字宽，由操作码和一个或多个的操作数组成。在一般情况下，如果程序计数器的值在没有被改变的情况下，所有的指令花费一个指令周期（一个指令周期由两个振荡周期组成），除非 PC 的值被"MOV R2,A", "ADD R2,A"指令改变，或对 R2 进行算术、逻辑运算时(如 "SUB R2,A", "BS(C) R2,6", "CLR R2", ...)，在这种情况下，指令执行将花费两个指令周期。

如果由于其它的原因，对某一个应用场所指令周期的的特性不适合的话，试着按照以下方法修改：

(A) 一个指令周期改为由 4 个振荡周期组成。

(B) 执行花费两个指令周期的"JMP", "CALL", "RET", "RETL", "RETI" 命令, 或结果为真的条件转移命令 ("JBS", "JBC", "JZ", "JZA", "DJZ", "DJZA")。有关写程序计数器的指令, 都将花费两个指令周期。

情况(A)由代码选项的 CLK 位控制。如果 CLK 设为 '0', 一个指令周期由两个振荡周期构成, 如果 CLKS 设为 '1', 一个指令周期由四个振荡周期构成。

请注意如果在情况(A)中选择指令周期由四个振荡周期构成, 那么内部 TCC 的时钟源是  $CLK = Fosc/4$  (不是  $Fosc/2$ ), 如图 4-4 所示。

另外, 指令集有以下特性:

- (1) 任何寄存器的每一个 bit 位可以置 '1'、清零或直接测试。
- (2) I/O 寄存器可当作通用寄存器。即, 相同的指令可用于 I/O 寄存器。

惯例:

"R": 表示一个寄存器指示符, 用来指定指令操作哪个寄存器 (包括操作寄存器和通用寄存器)。R4 的位 6 和位 7 用于选择 Bank 寄存器

"b": 表示一个位指示符, 指定位于 R 寄存器中会影响操作的位

"k": 代表一个 8 位或 10 位常数或立即数。

二进制指令	十六进制	助记符	操作	受影响的标志位
0 0000 0000 0000	0000	NOP	无操作	无
0 0000 0000 0001	0001	DAA	寄存器 A 的数由二进制调整为 BCD 码	C
0 0000 0000 0010	0002	CONTW	A → CONT	无
0 0000 0000 0011	0003	SLEP	0 → WDT, 停止振荡	T,P
0 0000 0000 0100	0004	WDTC	0 → WDT	T,P
0 0000 0000 rrrr	000r	IOW R	A → IOCR	无 <sup>1</sup>
0 0000 0001 0000	0010	ENI	使能中断	无
0 0000 0001 0001	0011	DISI	禁止中断	无
0 0000 0001 0010	0012	RET	[栈顶] → PC	无
0 0000 0001 0011	0013	RETI	[栈顶] → PC, 使能中断	无
0 0000 0001 0100	0014	CONTR	CONT → A	无
0 0000 0001 rrrr	001r	IOR R	IOCR → A	无 <sup>1</sup>
0 0000 0010 0000	0020	TBL	R2+A → R2, R2的Bits 8~9 不改变	Z,C,DC
0 0000 01rr rrrr	00rr	MOV R,A	A → R	无
0 0000 1000 0000	0080	CLRA	0 → A	Z
0 0000 11rr rrrr	00rr	CLR R	0 → R	Z
0 0001 00rr rrrr	01rr	SUB A,R	R-A → A	Z,C,DC
0 0001 01rr rrrr	01rr	SUB R,A	R-A → R	Z,C,DC
0 0001 10rr rrrr	01rr	DECA R	R-1 → A	Z
0 0001 11rr rrrr	01rr	DEC R	R-1 → R	Z



二进制指令	十六进制	助记符	操作	受影响的标志位
0 0010 00rr rrrr	02rr	OR A,R	$A \vee R \rightarrow A$	Z
0 0010 01rr rrrr	02rr	OR R,A	$A \vee R \rightarrow R$	Z
0 0010 10rr rrrr	02rr	AND A,R	$A \& R \rightarrow A$	Z
0 0010 11rr rrrr	02rr	AND R,A	$A \& R \rightarrow R$	Z
0 0011 00rr rrrr	03rr	XOR A,R	$A \oplus R \rightarrow A$	Z
0 0011 01rr rrrr	03rr	XOR R,A	$A \oplus R \rightarrow R$	Z
0 0011 10rr rrrr	03rr	ADD A,R	$A + R \rightarrow A$	Z,C,DC
0 0011 11rr rrrr	03rr	ADD R,A	$A + R \rightarrow R$	Z,C,DC
0 0100 00rr rrrr	04rr	MOV A,R	$R \rightarrow A$	Z
0 0100 01rr rrrr	04rr	MOV R,R	$R \rightarrow R$	Z
0 0100 10rr rrrr	04rr	COMA R	$/R \rightarrow A$	Z
0 0100 11rr rrrr	04rr	COM R	$/R \rightarrow R$	Z
0 0101 00rr rrrr	05rr	INCA R	$R+1 \rightarrow A$	Z
0 0101 01rr rrrr	05rr	INC R	$R+1 \rightarrow R$	Z
0 0101 10rr rrrr	05rr	DJZA R	$R-1 \rightarrow A$ , 如果为0跳过	无
0 0101 11rr rrrr	05rr	DJZ R	$R-1 \rightarrow R$ , 如果为0跳过	无
0 0110 00rr rrrr	06rr	RRCA R	$R(n) \rightarrow A(n-1)$ , $R(0) \rightarrow C, C \rightarrow A(7)$	C
0 0110 01rr rrrr	06rr	RRC R	$R(n) \rightarrow R(n-1)$ , $R(0) \rightarrow C, C \rightarrow R(7)$	C
0 0110 10rr rrrr	06rr	RLCA R	$R(n) \rightarrow A(n+1)$ , $R(7) \rightarrow C, C \rightarrow A(0)$	C
0 0110 11rr rrrr	06rr	RLC R	$R(n) \rightarrow R(n+1)$ , $R(7) \rightarrow C, C \rightarrow R(0)$	C
0 0111 00rr rrrr	07rr	SWAPA R	$R(0-3) \rightarrow A(4-7)$ , $R(4-7) \rightarrow A(0-3)$	无
0 0111 01rr rrrr	07rr	SWAP R	$R(0-3) \leftrightarrow R(4-7)$	无
0 0111 10rr rrrr	07rr	JZA R	$R+1 \rightarrow A$ , 如果为0跳过	无
0 0111 11rr rrrr	07rr	JZ R	$R+1 \rightarrow R$ , 如果为0跳过	无
0 100b brrr rrrr	0xxx	BC R,b	$0 \rightarrow R(b)$	无 <sup>2</sup>
0 101b brrr rrrr	0xxx	BS R,b	$1 \rightarrow R(b)$	无 <sup>3</sup>
0 110b brrr rrrr	0xxx	JBC R,b	if $R(b)=0$ , 跳过	无
0 111b brrr rrrr	0xxx	JBS R,b	if $R(b)=1$ , 跳过	无
1 00kk kkkk kkkk	1kkk	CALL k	$PC+1 \rightarrow [SP]$ , $(页, k) \rightarrow PC$	无
1 01kk kkkk kkkk	1kkk	JMP k	$(页, k) \rightarrow PC$	无
1 1000 kkkk kkkk	18kk	MOV A,k	$k \rightarrow A$	无
1 1001 kkkk kkkk	19kk	OR A,k	$A \vee k \rightarrow A$	Z
1 1010 kkkk kkkk	1Akk	AND A,k	$A \& k \rightarrow A$	Z
1 1011 kkkk kkkk	1Bkk	XOR A,k	$A \oplus k \rightarrow A$	Z
1 1100 kkkk kkkk	1Ckk	RETL k	$k \rightarrow A, [栈顶] \rightarrow PC$	无

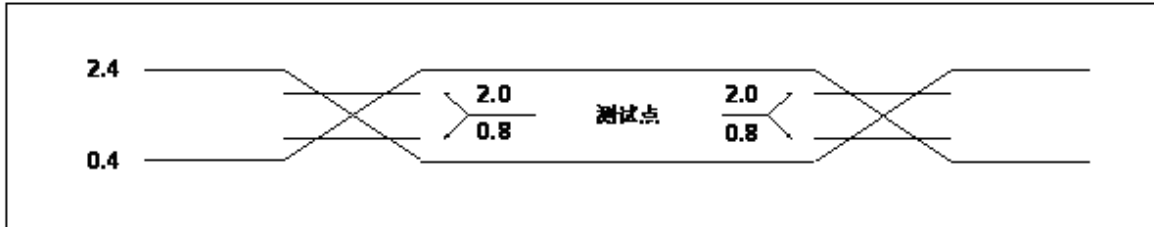
二进制指令	十六进制	助记符	操作	受影响的标志位
1 1101 kkkk kkkk	1Dkk	SUB A,k	$k-A \rightarrow A$	Z,C,DC
1 1110 0000 0010	1E02	INT	$PC+1 \rightarrow [SP], 002H \rightarrow PC$	无
1 1111 kkkk kkkk	1Fkk	ADD A,k	$k+A \rightarrow A$	Z,C,DC

注意

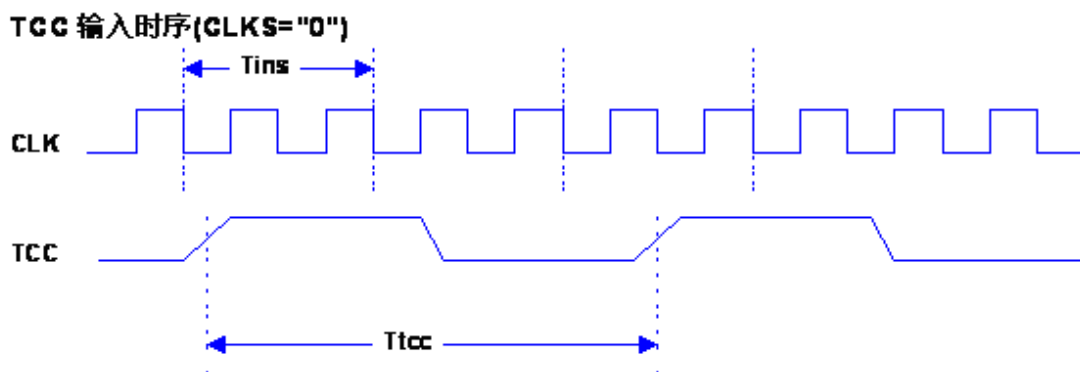
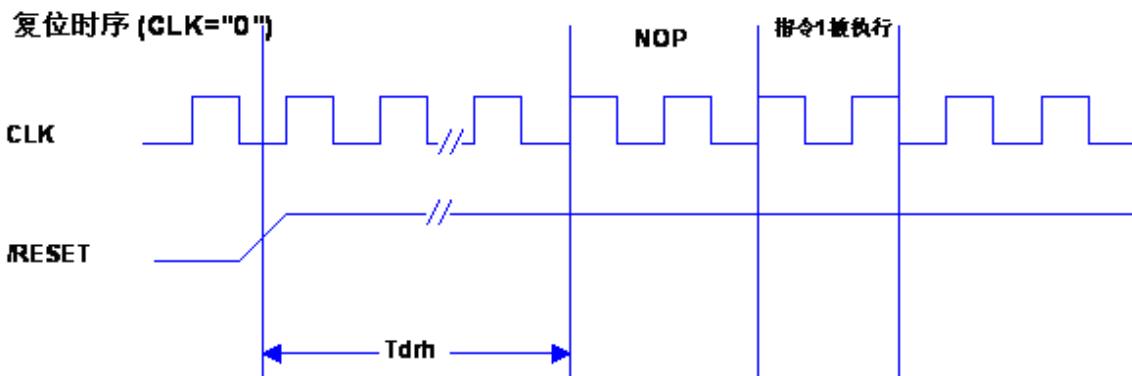
- <sup>1</sup>这个指令只能应用于IOC5 ~ IOC7, IOCB, IOCE, IOCF。
- <sup>2</sup>建议这个指令不用于对R3F的操作。
- <sup>3</sup>这个指令不能操作R3F。

### 4.13 时序图

交流测试输入/输出波形



交流测试：输入在2.4V时为逻辑“1”，在0.4V时为逻辑“0”。时序测量是以2.0V代表逻辑“1”，0.8V代表逻辑“0”。



## 5 最大绝对值

项目	范围		
温度偏差范围	-40°C	到	85°C
储存温度	-65°C	到	150°C
输入电压	0.3V	到	+6.0V
输出电压	-0.3V	到	+6.0V
工作频率(2clk)	DC	到	20MHz

## 6 电气特性

### 6.1 直流电气特性

(Ta= -40°C ~ 85 °C, VDD= 5.0V±5%, VSS= 0V)

符号	参数	条件	最小值	典型值	最大值	单位
FXT	晶振: VDD= 3V	指令周期为2个时钟周期	DC		8.0	MHz
	晶振: VDD= 5V	指令周期为2个时钟周期	DC		20.0	MHz
ERC	ERC: VDD= 5V	R: 5.1KΩ, C: 100 pF	F±30%	950	F±30%	KHz
IIL	输入引脚输入漏电流	VIN = VDD, VSS			±1	μA
VIH1	输入高电压(VDD=5V)	Ports 5, 6	2.0			V
VIL1	输入低电压(VDD=3V)	Ports 5, 6			0.8	V
VIHT1	输入高临界电压(VDD=5V)	/RESET, TCC	2.0			V
VILT1	输入低临界电压(VDD=3V)	/RESET, TCC			0.8	V
VIHX1	时钟输入高电压(VDD=5V)	OSCI	3.5			V
VILX1	时钟输入低电压(VDD=3V)	OSCI			1.5	V
VIH2	输入高电压 (VDD=5V)	Ports 5, 6	1.5			V
VIL2	输入低电压(VDD=3V)	Ports 5, 6			0.4	V
VIHT2	输入高临界电压 (VDD=5V)	/RESET, TCC	1.5			V
VILT2	输入低临界电压(VDD=3V)	/RESET, TCC			0.4	V
VIHX2	时钟输入高电压(VDD=5V)	OSCI	2.1			V
VILX2	时钟输入低电压(VDD=3V)	OSCI			0.9	V
VOH1	输出高电压 (Ports 5, 6, 7)	IOH = -10.0 mA	2.4			V
VOL1	输出低电压 (Ports 5, 6)	IOL = 9.0 mA			0.4	V
VOL2	输出低电压 (Port7)	IOL = 14.0 mA			0.4	V
IPH	上拉电流	激活上拉,输入引脚接 VSS	-50	-100	-240	μA
ISB1	掉电电流	所有的输入引脚和I/O 引脚接VDD, 输出引脚悬空 WDT禁止			1	μA
ISB2	掉电电流	所有的输入引脚和I/O 引脚接VDD, 输出引脚悬空 WDT使能			7	μA

符号	参数	条件	最小值	典型值	最大值	单位
ICC1	工作供电电流 (VDD=3V) 2个指令周期/四个时钟周期	/RESET= '高', Fosc=32kHz (晶振类型, CLKS="0"), 输出引脚悬空, WDT禁止	15	25	30	μA
ICC2	工作供电电流 (VDD=3V) 2个指令周期/四个时钟周期	/RESET= '高', Fosc=32kHz (晶振类型, CLKS="0"), 输出引脚悬空, WDT使能		30	35	μA
ICC3	工作供电电流 (VDD=5V) 2个指令周期/四个时钟周期	/RESET= '高', Fosc=4MHz (晶振类型, CLKS="0"), 输出引脚悬空, WDT使能			2.2	mA
ICC4	工作供电电流 (VDD=5V) 2个指令周期/四个时钟周期	/RESET= '高', Fosc=10MHz (晶振类型, CLKS="0"), 输出引脚悬空, WDT使能			5.0	mA

## 6.2 交流电气特性

(Ta=-40°C ~85 °C, VDD=5V±5%, VSS=0V)

符号	参数	条件	最小值	典型值	最大值	单位
Dclk	输入时钟的占空比		45	50	55	%
Tins	指令周期 (CLKS="0")	晶振类型	100		DC	ns
		RC类型	500		DC	ns
Ttcc	TCC 输入时间周期		(Tins+20)/N*			ns
Tdrh	单片机复位持续时间	Ta = 25°C	11.3	16.2	21.6	ms
Trst	/RESET 脉冲宽度	Ta = 25°C	2000			ns
Twdt	看门狗定时器时间	Ta = 25°C	11.3	16.2	21.6	ms
Tset	输入引脚启动时间			0		ns
Thold	输入引脚保持时间			20		ns
Tdelay	输出引脚延迟时间	Cload=20pF		50		ns

\* N = 选择预分频比。

### 6.3 器件特性

以下所列图所示特性取自有限的样品，并不保证它的准确性，在此仅用作参考。有些图片所示数据可能超出规格指定的工作范围。

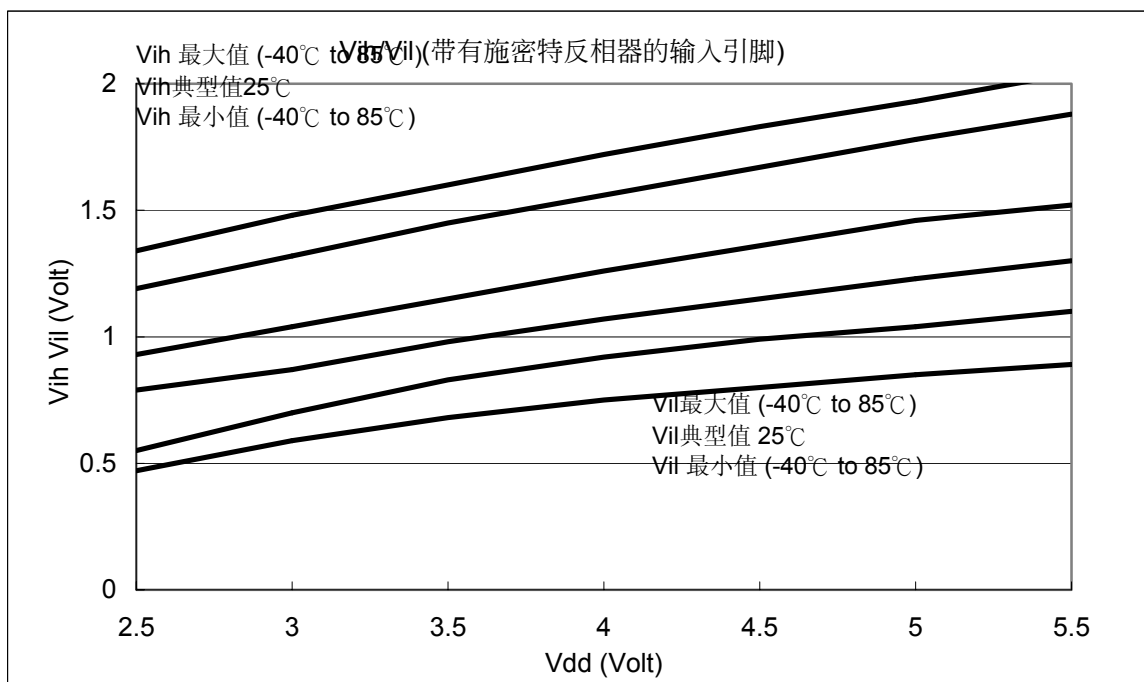


图 6-1 TCC, /INT, /RESET 引脚的 V<sub>ih</sub>, V<sub>il</sub>

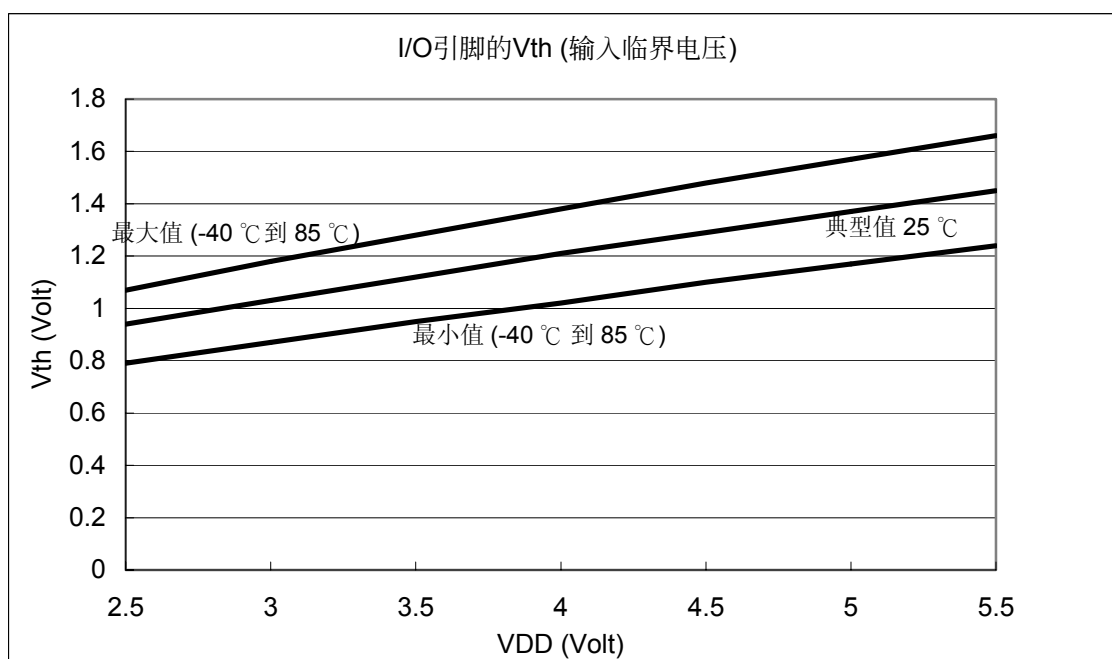


图 6-2 P60~P67, P70~P77 的 V<sub>th</sub> (临界电压) 与 V<sub>DD</sub>

最小值 85 °C  
典型值 25 °C  
最大值 -40 °C

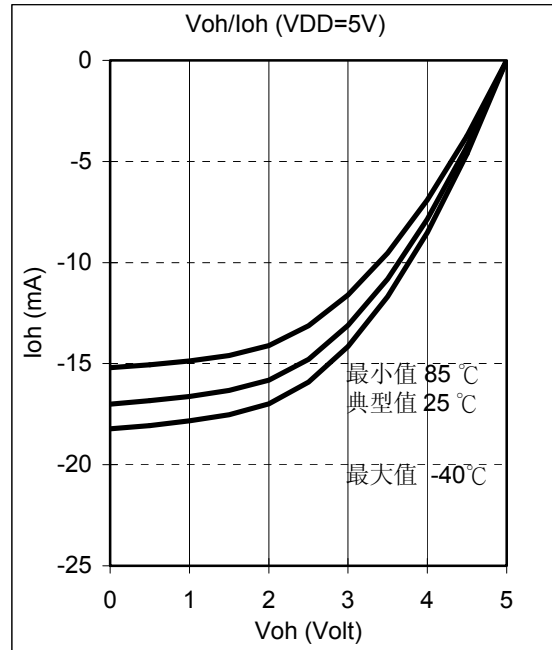


图 6-3 端口5、6、7的Voh对比Ioh, VDD=5V

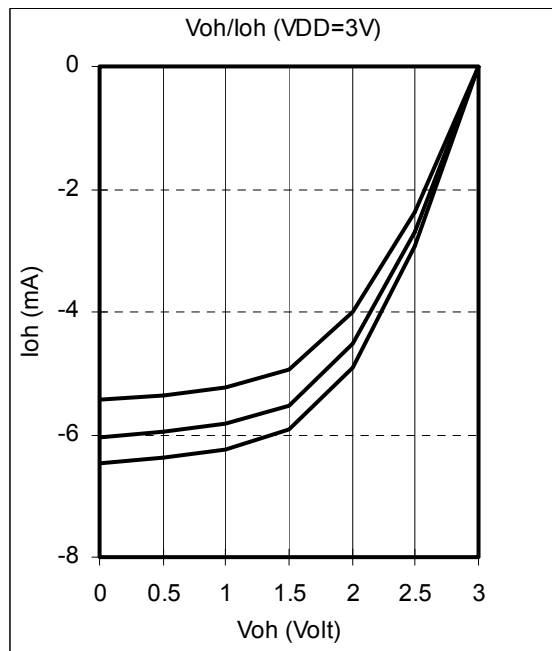
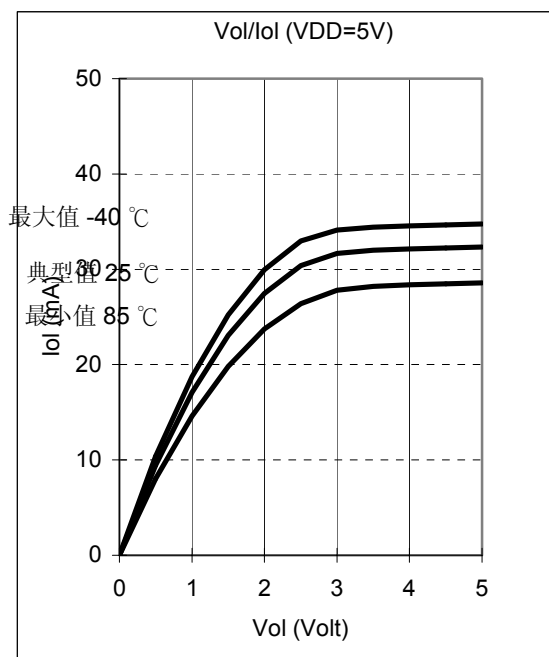


图 6-4 端口5、6、7的Voh对比Ioh, VDD=3V



最大值 -40 °C  
典型值 25 °C  
最小值 85 °C

图 6-5 端口5和6的Vol对比Iol, VDD=5V

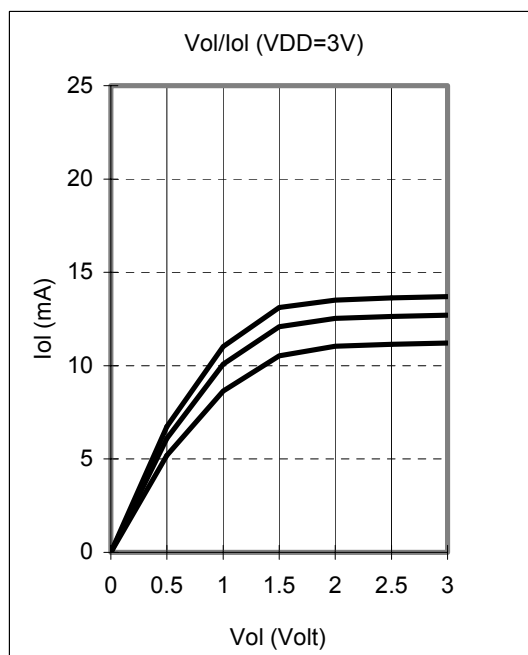
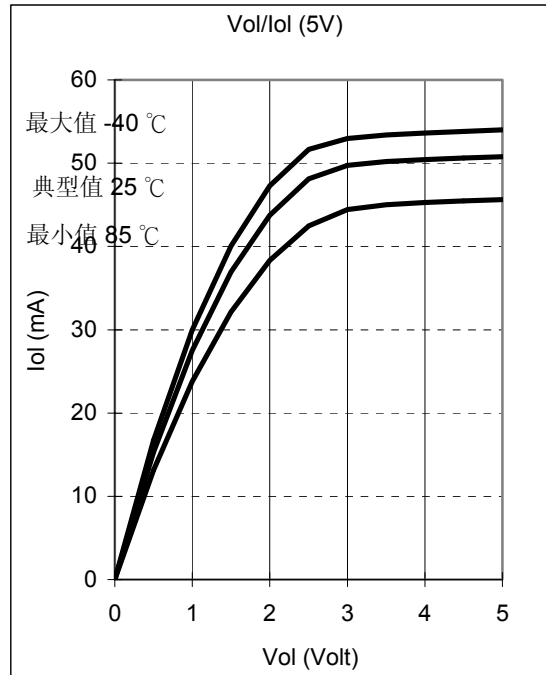


图 6-6 端口5和6的Vol对比Iol, VDD=3V





最大值 -40 °C  
典型值 25 °C  
最小值 85 °C

图 6-7 端口7的VOL对比IOL，VDD=5V

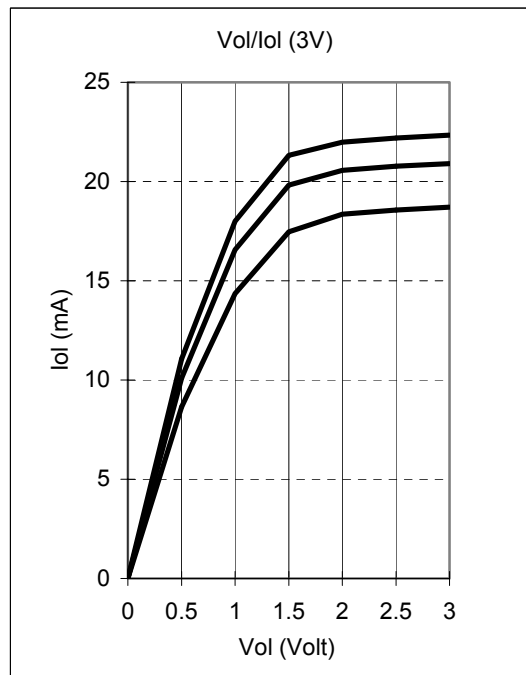


图 6-8 端口7的VOL对比IOL，VDD=3V

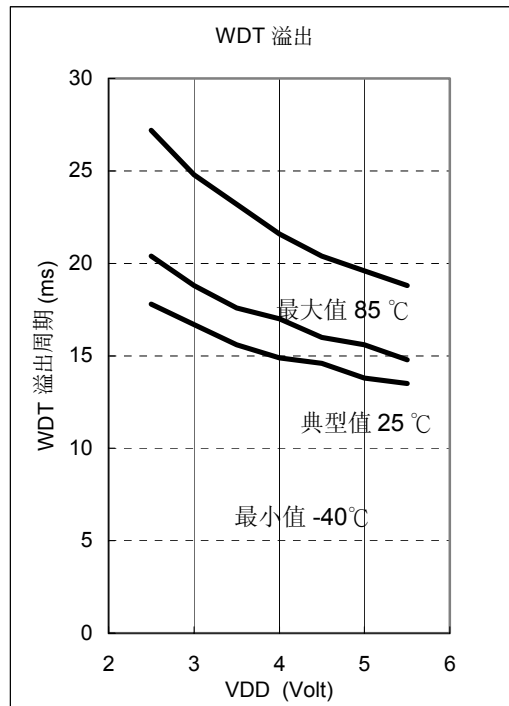


图 6-9 预分频比1:1, 看门狗溢出周期对比 VDD

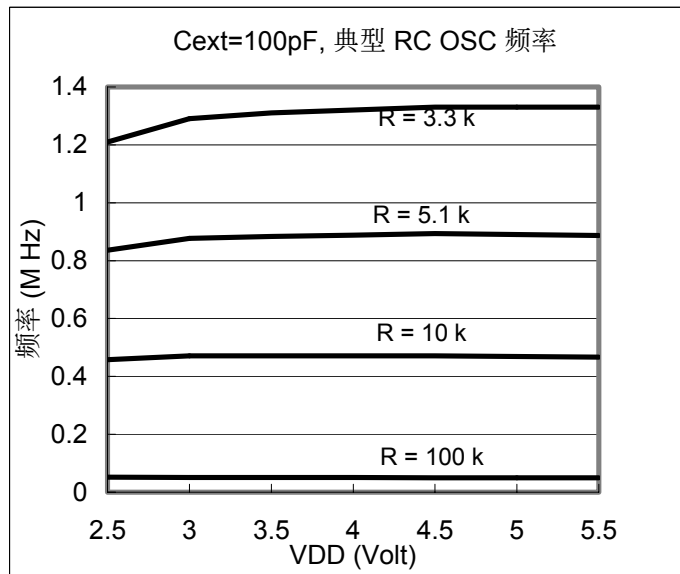


图 6-10 典型RC OSC 频率对比. VDD (Cext=100pF, 温度为25 °C)

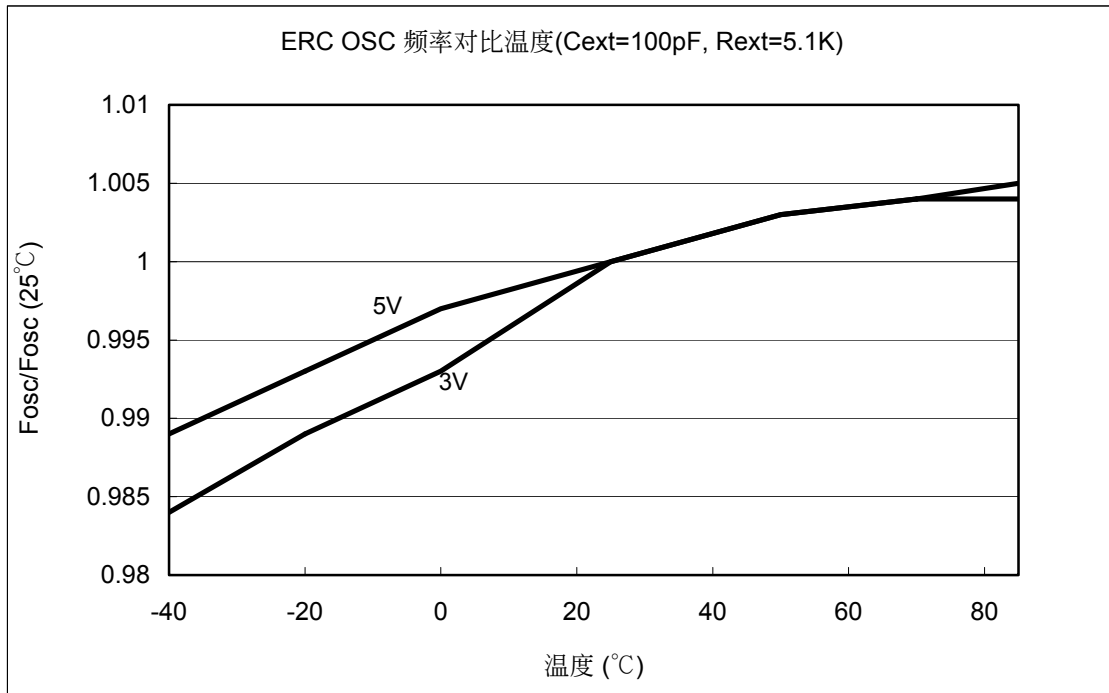


图 6-11 典型 RC OSC 频率对比温度 (R和C为理想器件)

四种工作条件下的工作电流 ICC1 到 ICC4，工作条件如下：

- ICC1 : VDD=3V, Fosc=32 kHz, 2 个时钟, WDT 禁止.
- ICC2 : VDD=3V, Fosc=32 kHz, 2 个时钟 WDT 使能.
- ICC3 : VDD=5V, Fosc=4 MHz, 2 个时钟, WDT 使能.
- ICC4 : VDD=5V, Fosc=10 MHz, 2 个时钟, WDT 使能.

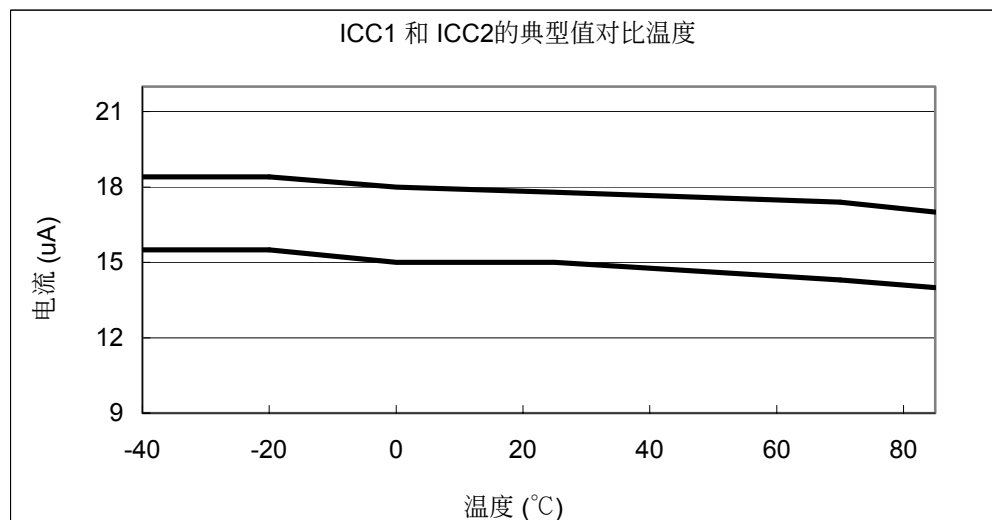


图 6-12 工作电流的典型值 (ICC1和ICC2) 对比温度

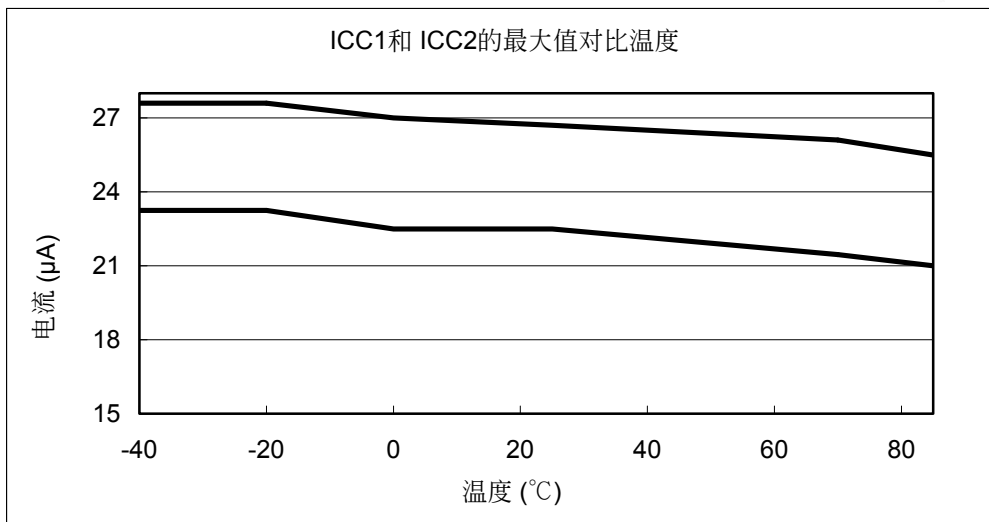


图6-13最大工作电流 (ICC1 和ICC2) 对比温度

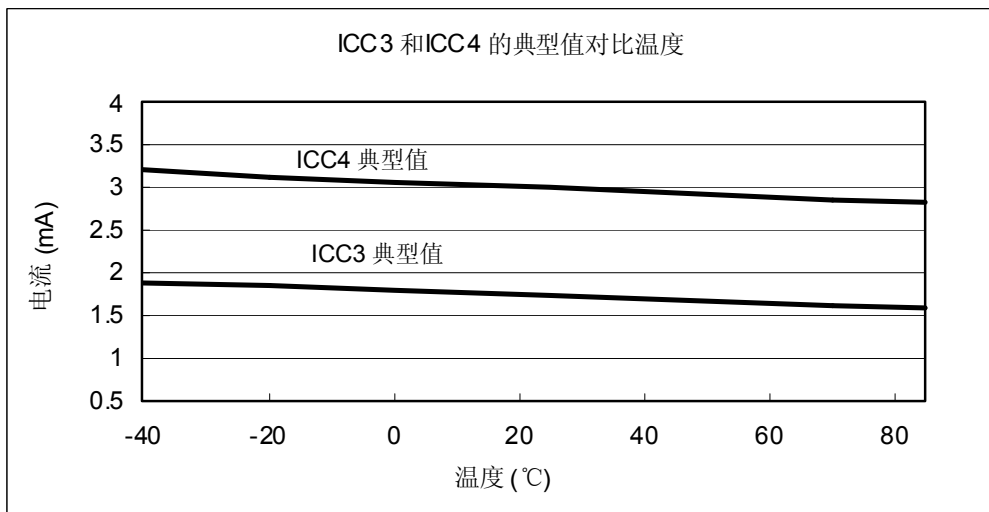


图 6-14 典型工作电流 (ICC3 和 ICC4) 对比温度

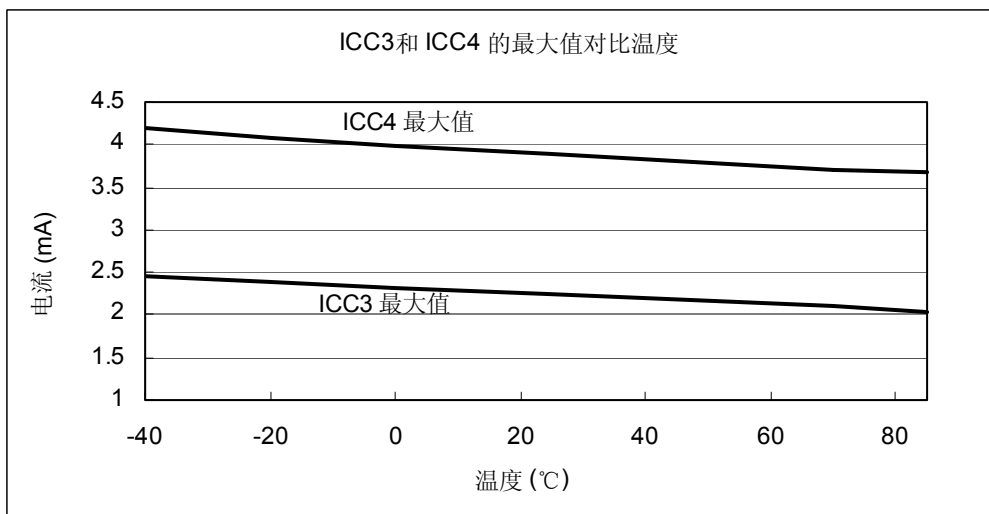


图 6-15最大工作电流 (ICC3 和 ICC4) 对比温度

两种条件（ISB1、ISB2）下所消耗的电流，条件如下：

ISB1：VDD=5V, WDT 禁止

ISB2：VDD=5V, WDT 使能

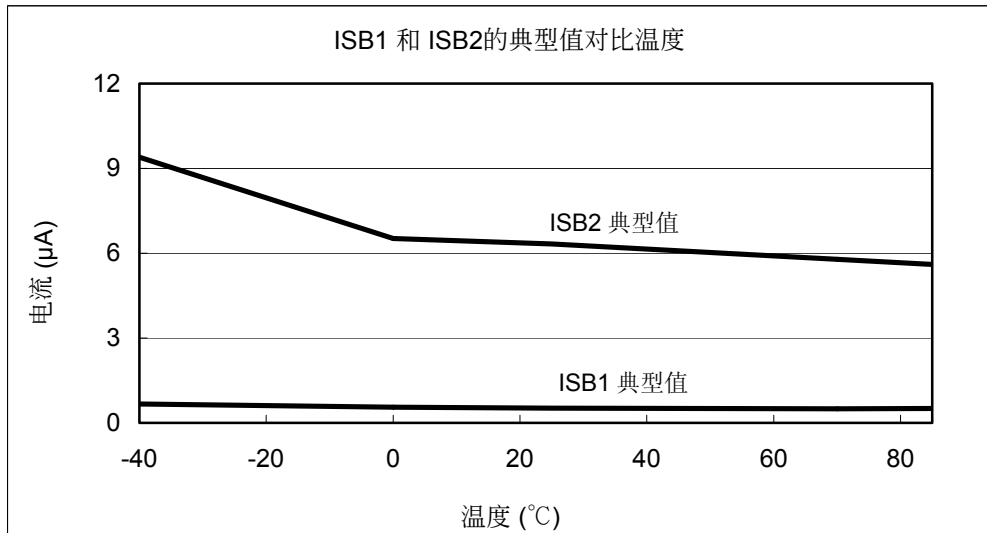


图 6-16 典型残留电流 (ISB1 和 ISB2) 和温度

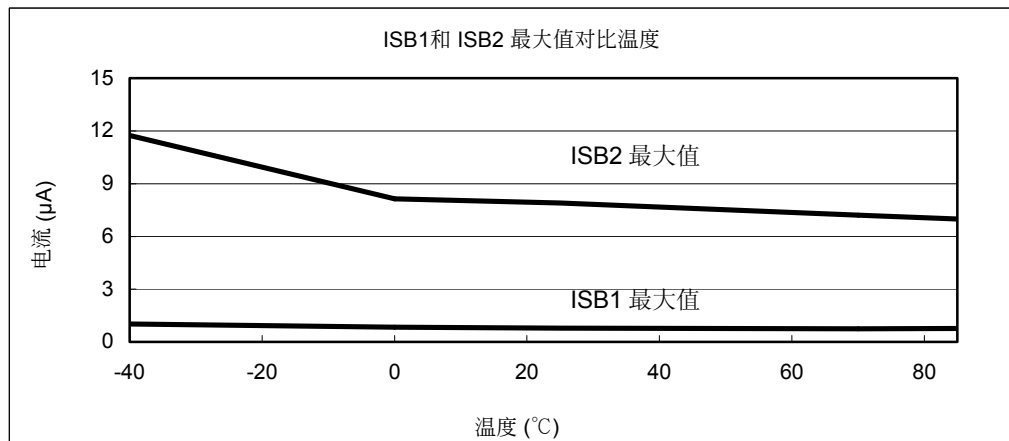


图 6-17 最大残留电流 (ISB1和 ISB2) 对比温度

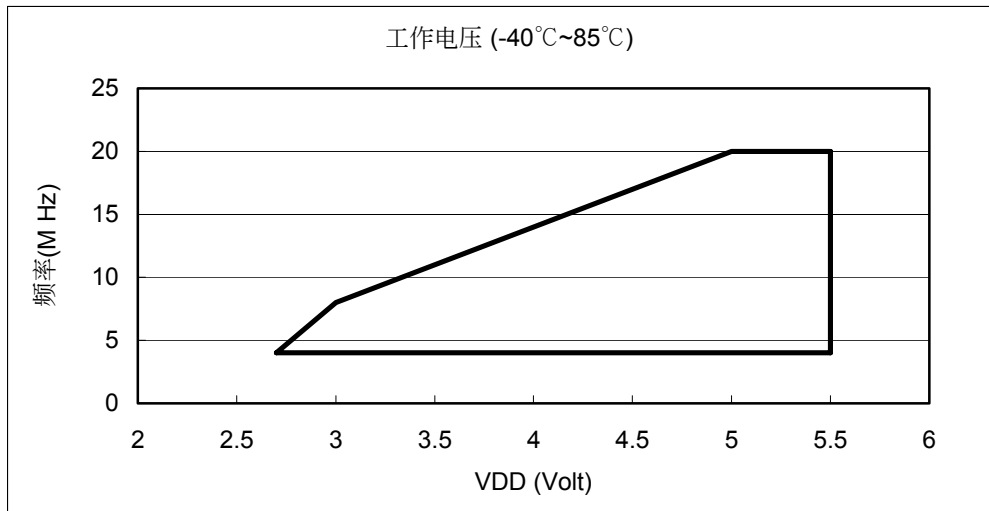


图 6-18 -40 °C 到 85 °C 温度范围内的工作电流

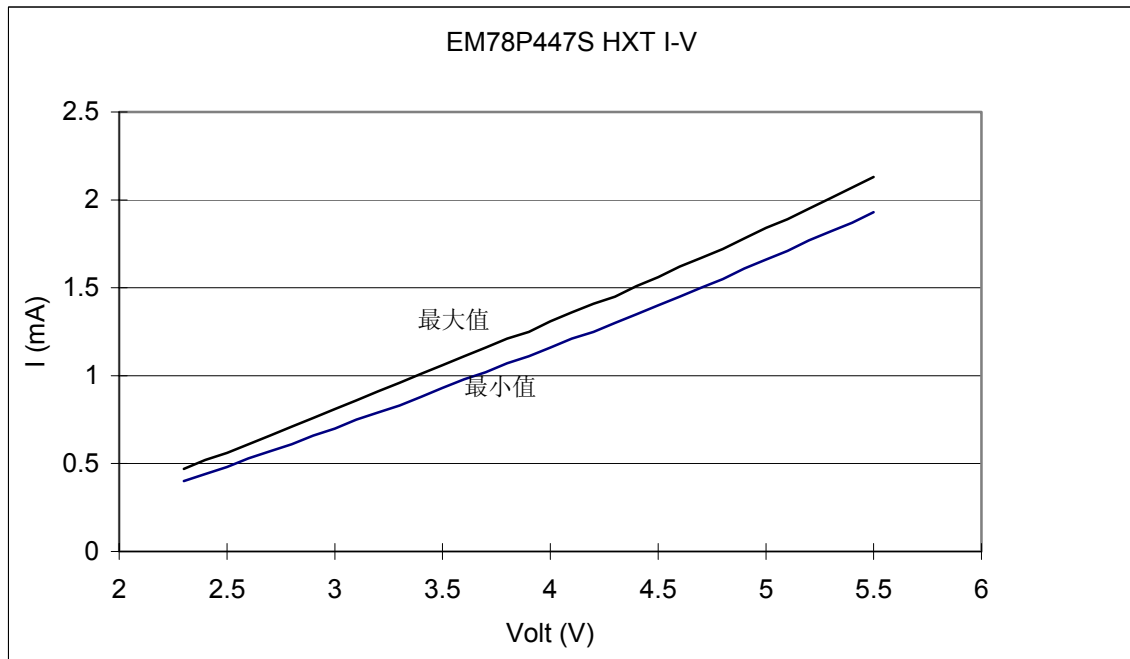


图 6-19 4MHz时 EM78P447S 电流-电压 工作曲线

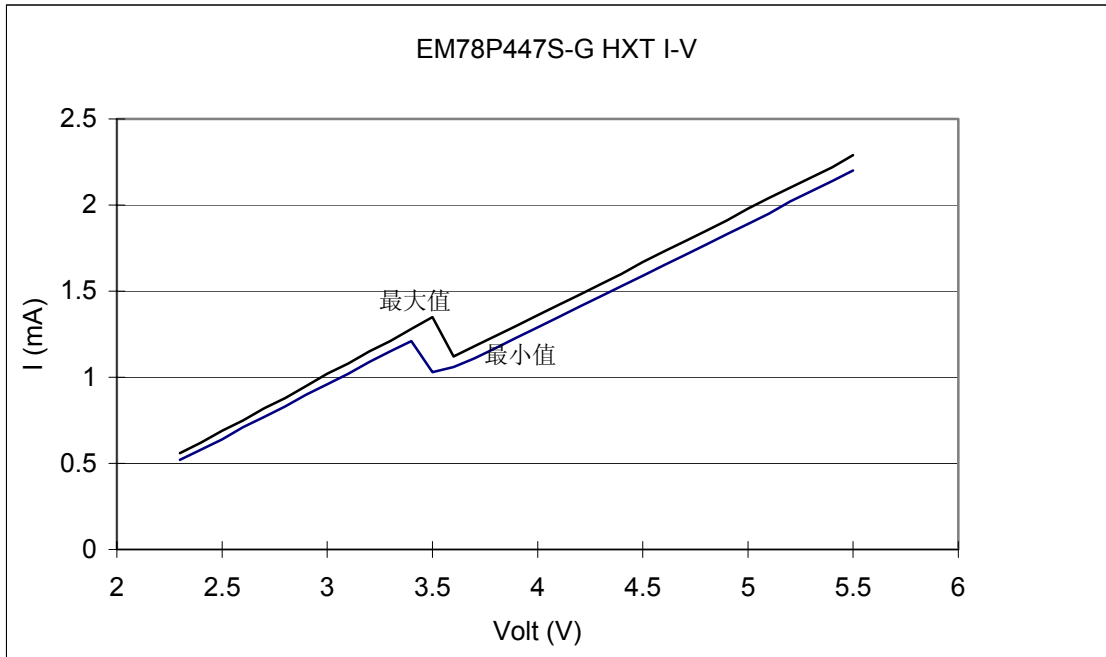


图 6-20 4MHz时EM78P447S-G电流-电压工作曲线

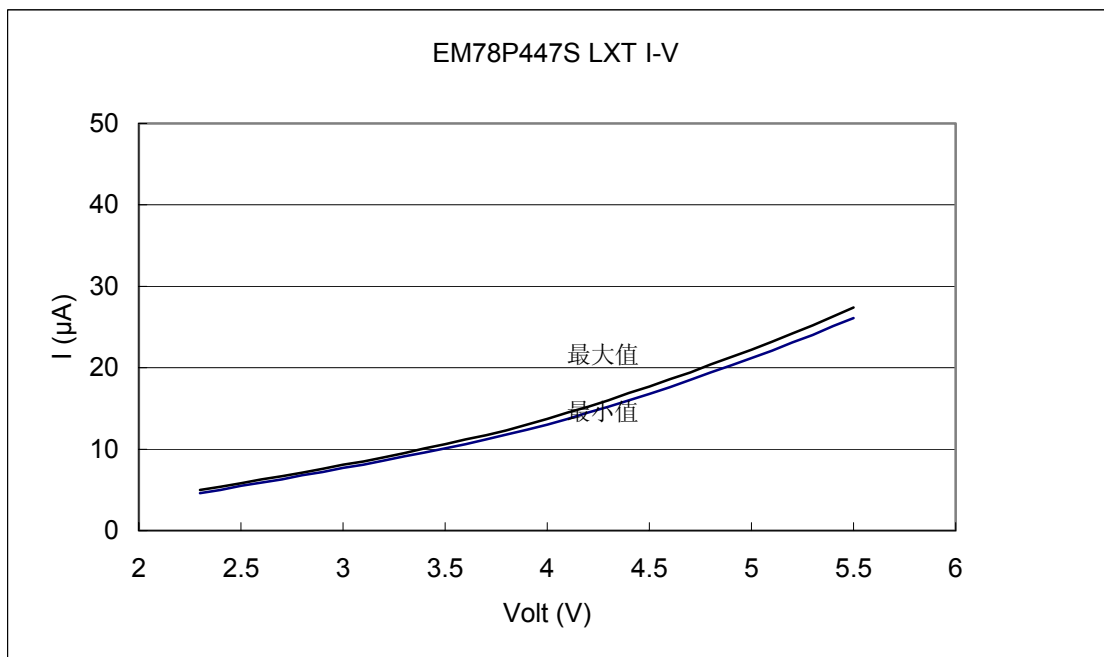


图 6-21 32.768KHz时EM78P447S电流-电压曲线

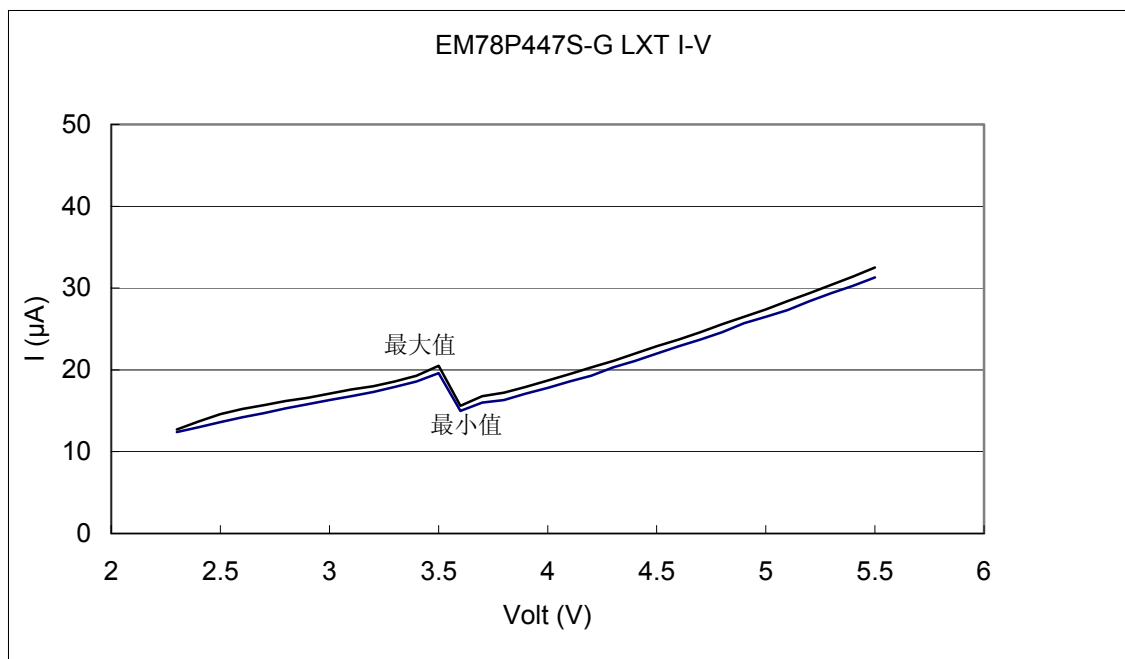


图 6-22 32.768KHZ EM78P447S-G 电流—电压曲线



## 附录

### A 封装类型

OTP MCU	封装类型	引脚数	封装尺寸
EM78P447SAP	DIP	28	600 mil
EM78P447SAM	SOP	28	300 mil
EM78P447SAK	Skinny DIP	28	300 mil
EM78P447SAS	SSOP	28	209 mil
EM78P447SBP	DIP	32	600 mil
EM78P447SBWM	SOP	32	450 mil
EM78P447SBM	SOP	32	300 mil
EM78P447SCK	Skinny DIP	24	300 mil
EM78P447SAPS	DIP	28	600 mil
EM78P447SAMS	SOP	28	300 mil
EM78P447SAKS	Skinny DIP	28	300 mil
EM78P447SASS	SSOP	28	209 mil
EM78P447SBPS	DIP	32	600 mil
EM78P447SBWMS	SOP	32	450 mil
EM78P447SBMS	SOP	32	300 mil
EM78P447SCKS	Skinny DIP	24	300 mil
EM78P447SCMS	SOP	24	300 mil
EM78P447SAPJ	DIP	28	600 mil
EM78P447SAMJ	SOP	28	300 mil
EM78P447SAKJ	Skinny DIP	28	300 mil
EM78P447SASJ	SSOP	28	209 mil
EM78P447SBPJ	DIP	32	600 mil
EM78P447SBWMJ	SOP	32	450 mil
EM78P447SBMJ	SOP	32	300 mil
EM78P447SCKJ	Skinny DIP	24	300 mil
EM78P447SCMJ	SOP	24	300 mil

**注意:** 带有“S”或者“J”的是绿色产品, 不包含有害物质.

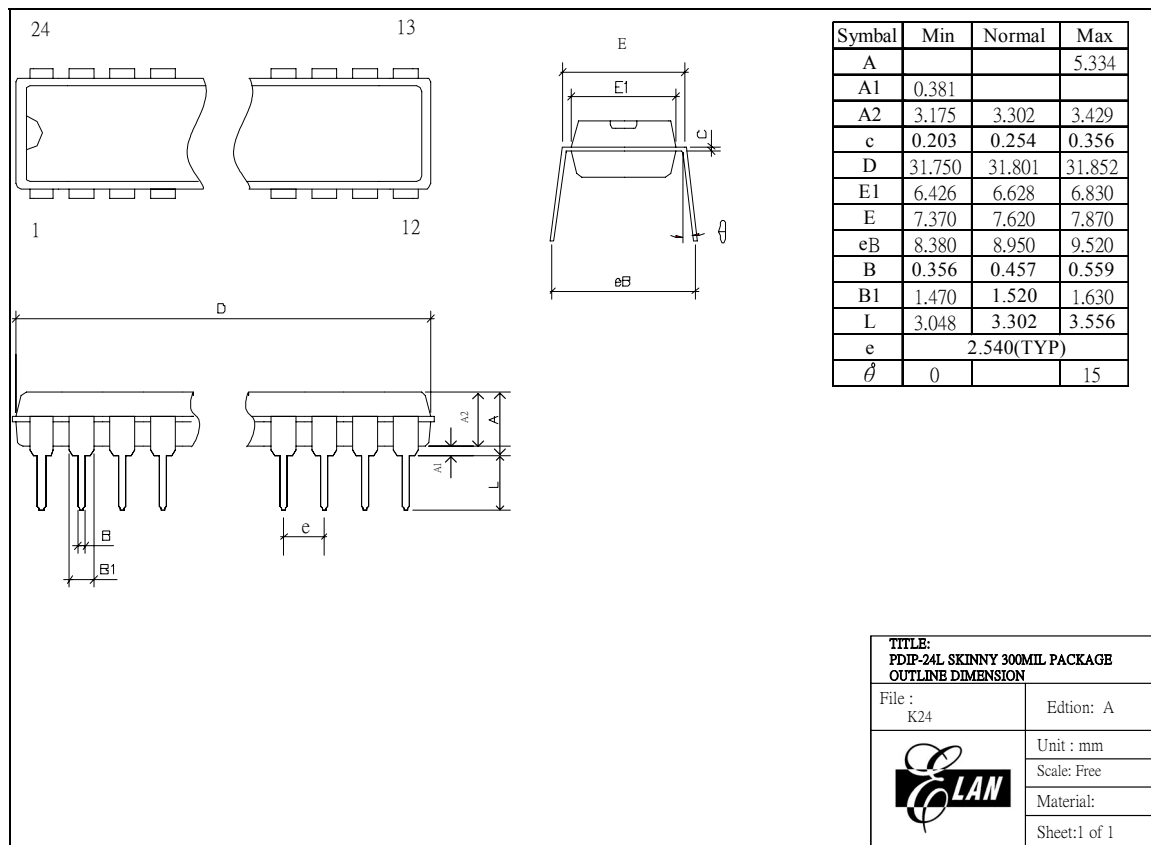
符合 Sony SS-00259 第三版本标准

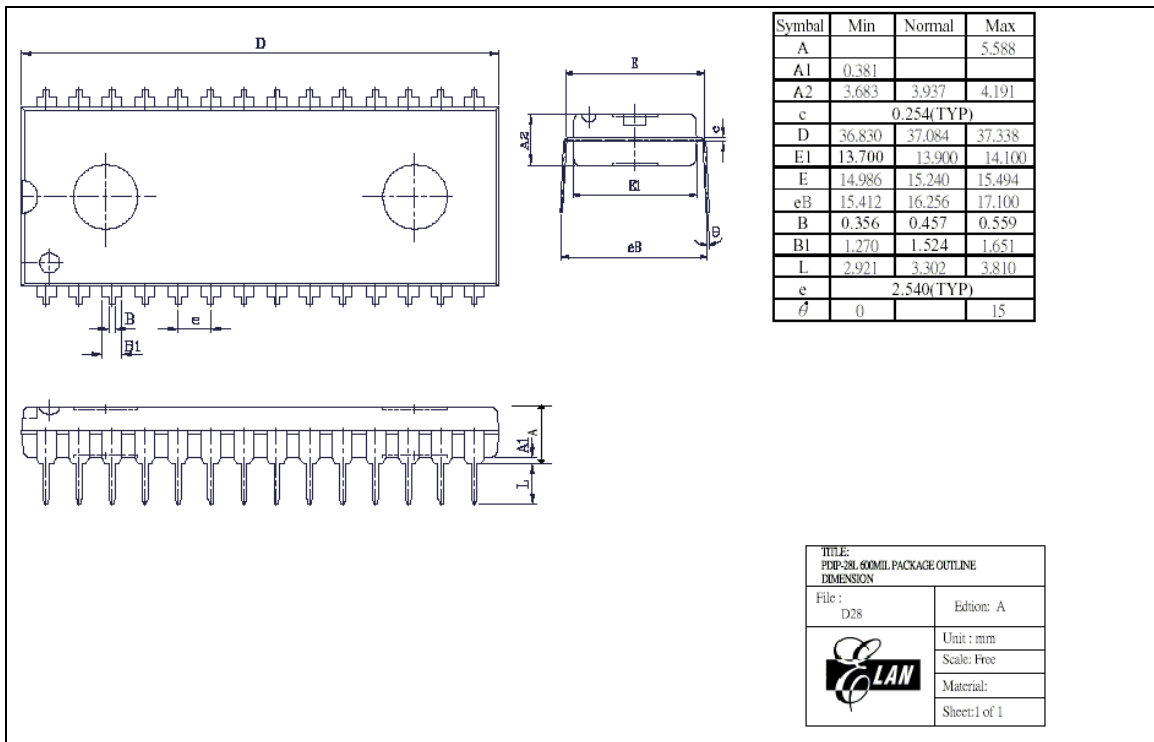
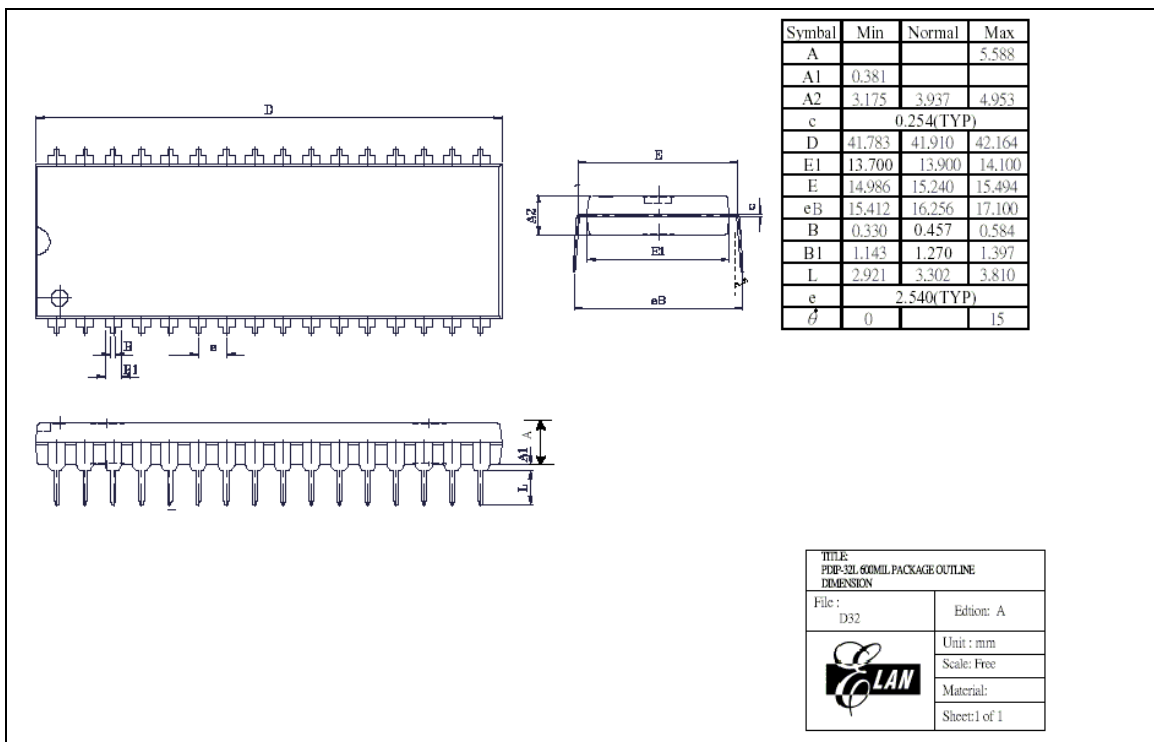
Pb 含量符合 Sony 规格说明

Pb 含量小于 100ppm

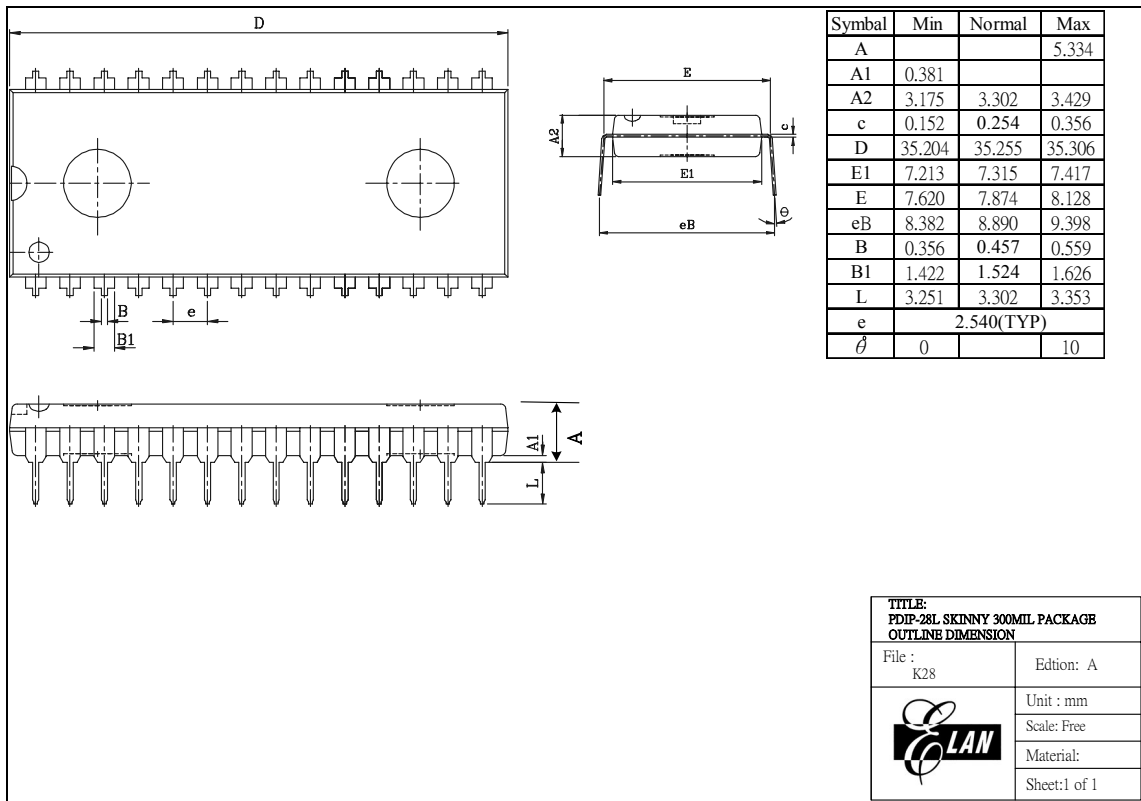
## B 封装信息

### B.1 24引脚小型塑封双列直插封装 (SKDIP) — 300 mil

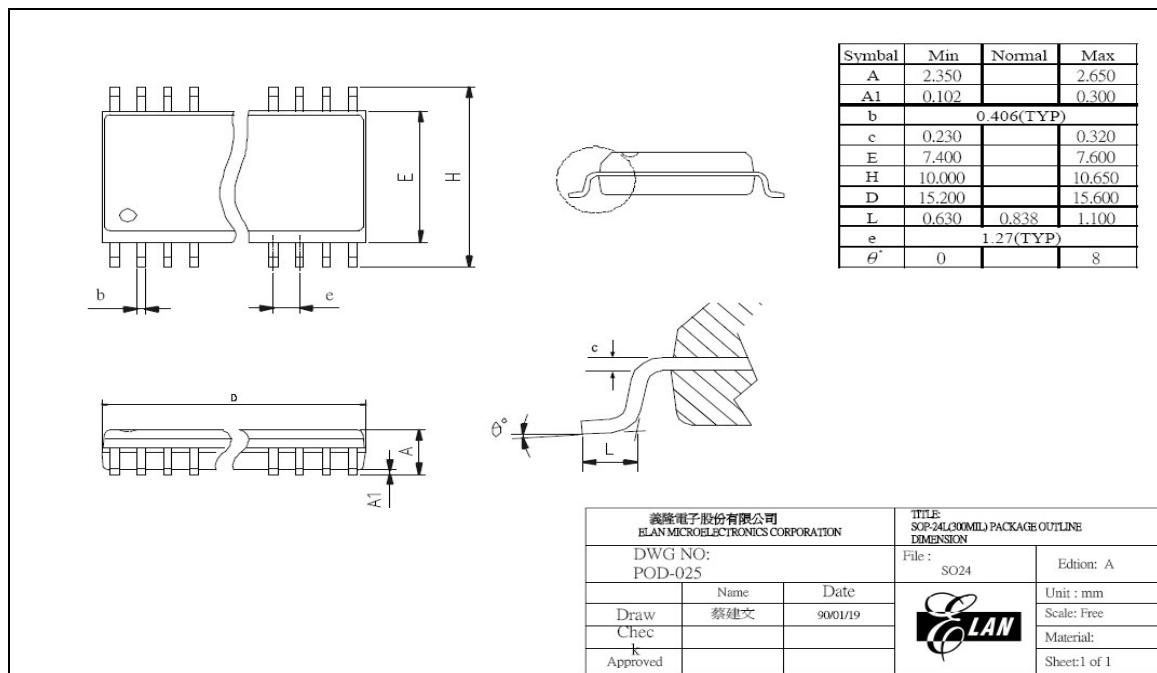


**B.2 28引脚塑封双列直插封装 (DIP) — 600 mil**

**B.3 32引脚塑封双列直插封装 (DIP) — 600 mil**


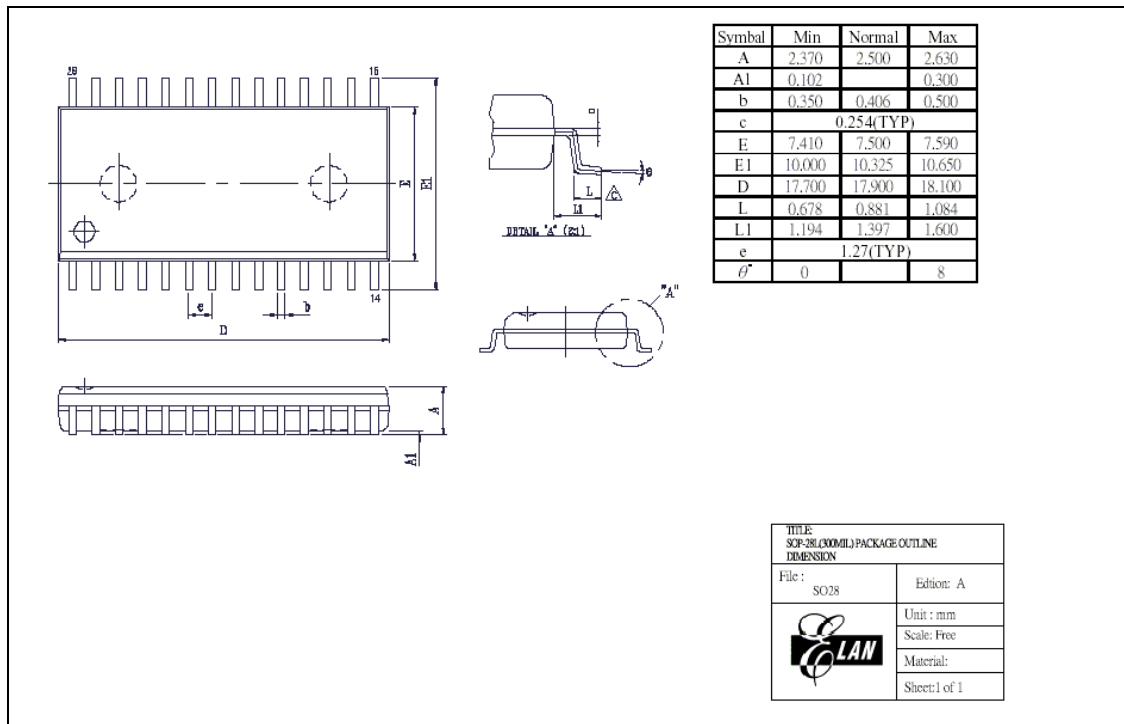
### B.4 28引脚小型塑封双列直插封装 (SKDIP) – 300 mil



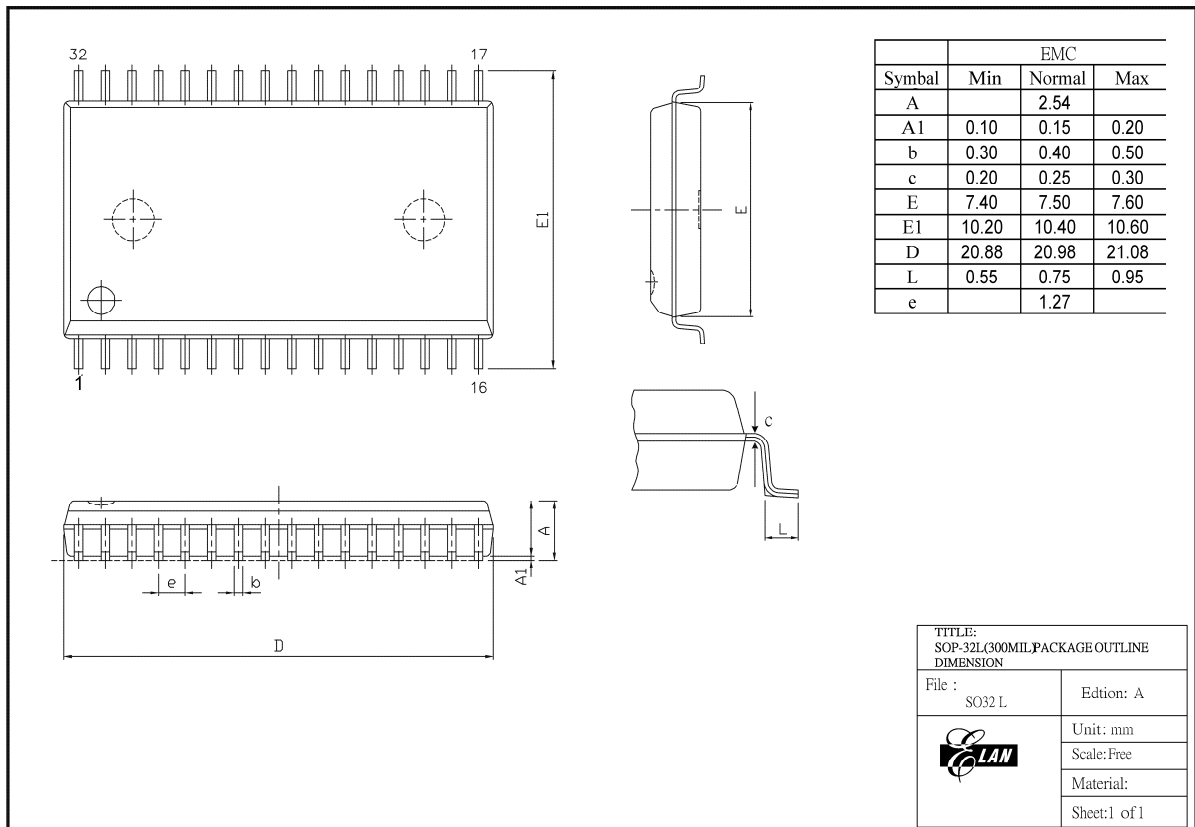
### B.5 24引脚塑封小外型封装 (SOP) – 300 mil



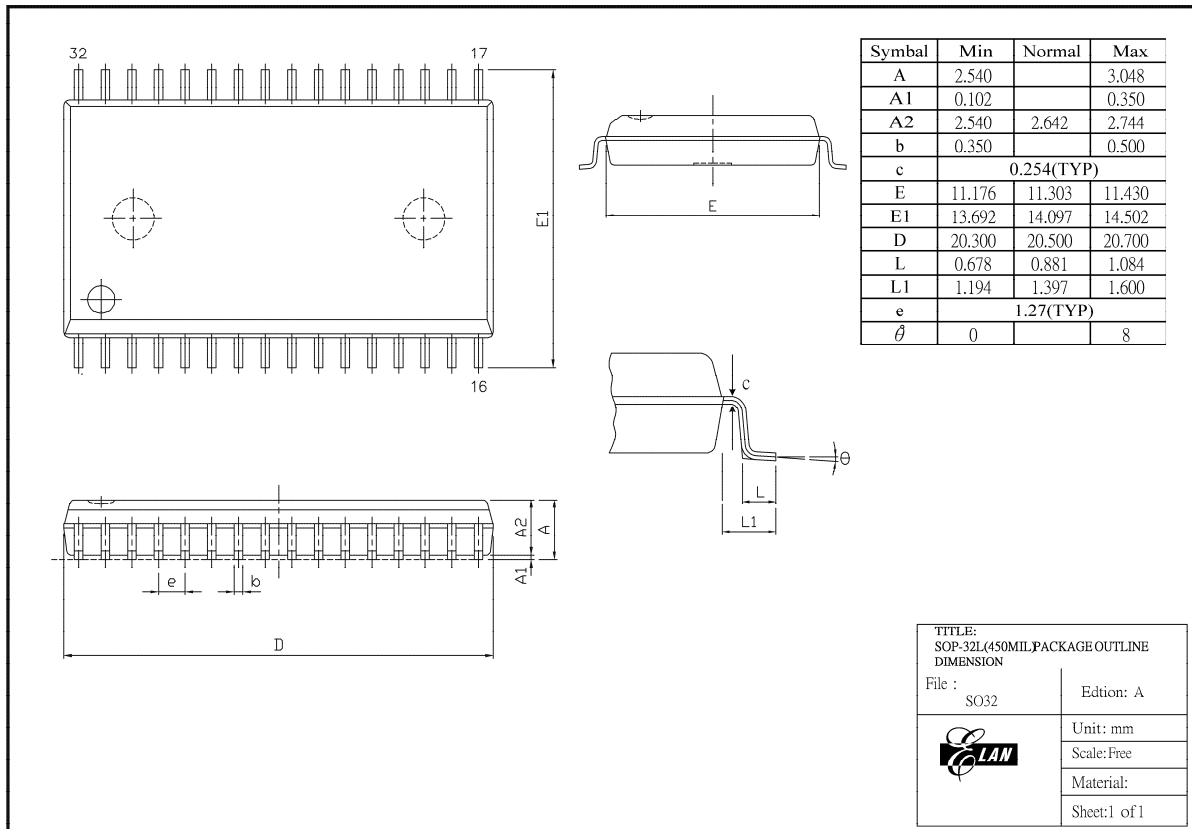
### B.6 28引脚塑封小外型封装 (SOP) — 300 mil



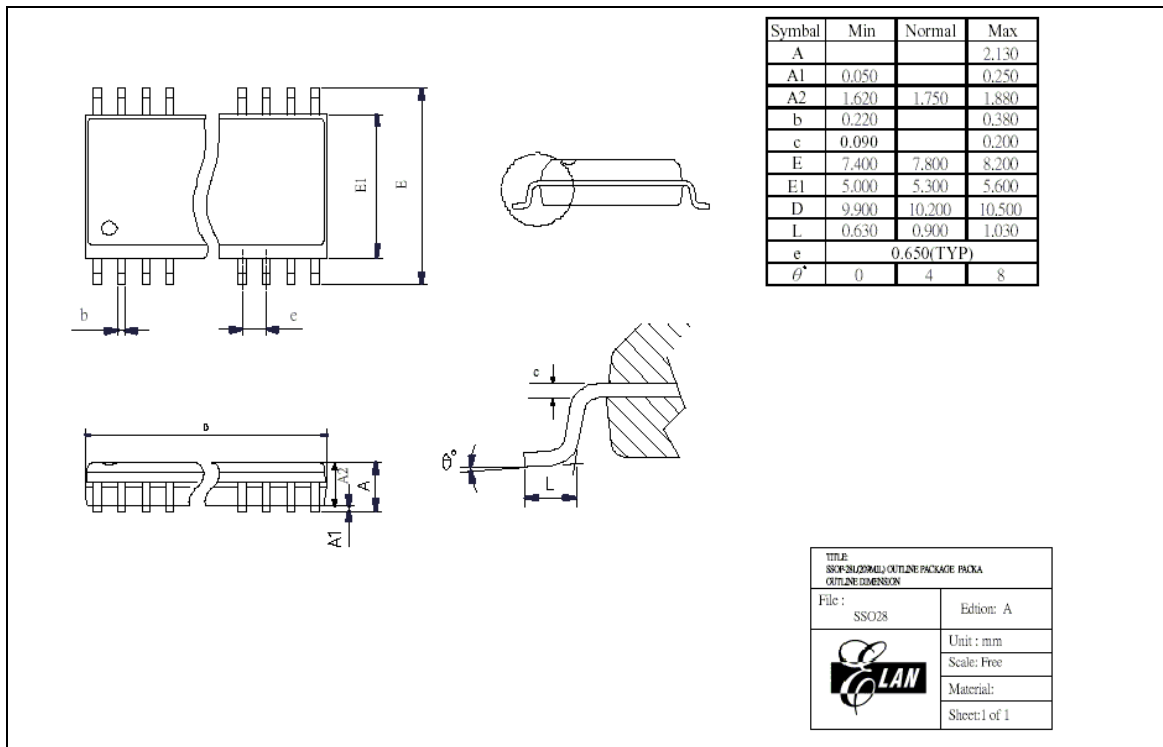
### B.7 32引脚塑封小外型封装 (SOP) — 300 mil



B.8 32引脚塑封小外型封装 (SOP) — 450 mil



**B.9 28引脚缩小小外型封装 (SSOP) — 209 mil**



## C EM78P447S 烧写脚位列表

使用 DWTR 烧录 EM78P447S IC。由 CON3 选择 DWTR (EM78P447S) 的连接器并且选择 EM78P447S 类型软件

烧录脚位名称	IC 引脚名称	28-DIP 引脚号	32-DIP 引脚号
VPP	/RESET	28	30
ACLK	OSCO	26	28
DINCK	P77	25	27
DATAIN	P76	24	26
/PGMB	P75	23	25
/OEB	P74	22	24
VDD	VDD	2	4
VSS	VSS	4	6

ELAN DWRITE 连线图

