

EM78P418N

8位

OTP微控制器

产品规格书

版本2.0

义隆电子股份有限公司

2011 · 9

本文内容是由英文规格书翻译而来，目的是为了您的阅读更加方便。它无法跟随原稿的更新，文中可能存在翻译上的错误，请您参考英文规格书以获得更准确的信息。

商标告知:

IBM 为一个注册商标, PS/2 是 IBM 的商标之一。

Windows 是微软公司的商标。

ELAN 和 ELAN 标志  是义隆电子股份有限公司的商标。

版权所有 © 2005 ~ 2011 义隆电子股份有限公司

所有权利保留

台湾印制

本规格书内容如有变动恕不另作通知。关于该规格书的准确性、适当性或者完整性, 义隆电子股份有限公司不承担任何责任。义隆电子股份有限公司不承诺对本规格书之内容及信息有更新及校正之义务。本规格书的内容及信息将为符合确认之指示而变更。

在任何情况下, 义隆电子股份有限公司对本规格书中的信息或内容的错误、遗漏, 或者其它不准确性不承担任何责任。由于使用本规格书中的信息或内容而导致的直接, 间接, 特别附随的或结果的损害, 义隆电子股份有限公司没有义务负责。

本规格书中提到的软件 (如果有), 都是依据授权或保密合约所合法提供的, 并且只能在这些合约的许可条件下使用或者复制。

义隆电子股份有限公司的产品不是专门设计来应用于生命维持的用具, 装置或者系统。义隆电子股份有限公司的产品不支持而且禁止在这些方面的应用。

未经义隆电子股份有限公司书面同意, 任何个人或公司不得以任何形式或方式对本规格书的内容之任一部分进行复制或传输。

**义隆电子股份有限公司****总公司:**

地址: 台湾新竹科学园区
创新一路 12 号
电话: +886 3 563-9977
传真: +886 3 563-9966
webmaster@emc.com.tw
<http://www.emc.com.tw>

香港分公司:

义隆电子 (香港) 有限公司
九龙观塘巧明街 95 号世达中心 19
楼 A 室
电话: +852 2723-3376
传真: +852 2723-7780
elanhk@emc.com.hk

USA:

**Elan Information Technology
Group (USA)**
地址: P.O. Box 601
Cupertino, CA 95015
USA
Tel: +1 408 366-8225
Fax: +1 408 366-8225

深圳分公司:

义隆电子 (深圳) 有限公司
地址: 深圳市高新技术产业园南区
高新南一道国微大厦 3F
邮编: 518057
电话: +86 755 2601-0565
传真: +86 755 2601-0500
elan-sz@elanic.com.cn

上海分公司:

义隆电子 (上海) 有限公司
地址: 上海市浦东新区张江高
科技园区碧波路 572 弄 116 号 3
号楼#13
邮编: 201203
电话: +86 21 5080-3866
传真: +86 21 5080-027
elan-sh@elanic.com.cn

目录

1	综述	1
2	产品特性	1
3	引脚配置	2
4	引脚说明	3
4.1	EM78P418ND18/SO18	3
4.2	EM78P418ND20/SO20	4
4.3	EM78P418NK24/SO24	5
5	功能结构图	6
6	功能描述	7
6.1	操作寄存器	7
6.2	特殊功能寄存器	17
6.3	TCC/WDT 和预分频器	25
6.4	I/O 端口	26
6.5	复位和唤醒	29
6.6	中断	39
6.7	AD 转换器(ADC)	40
6.8	PWM (脉冲宽度调制器)	47
6.9	定时器	50
6.10	比较器	52
6.11	振荡器	54
6.12	上电探讨	57
6.13	代码选项	59
6.14	指令集	62
7	最大绝对值	64
8	直流电气特性	64
8.1	AD 转换器特性	66
8.2	比较器(OP) 特性	67
8.3	器件特性	67
9	交流电气特性	68
10	时序	69
附录		70
A	封装类型	70
B	封装形式	71
B.1	EM78P418ND18	71
B.2	EM78P418NSO18	72
B.3	EM78P418ND20	73
B.4	EM78P418NSO20	74
B.5	EM78P418NK24	75
B.6	EM78P418NSO24	76
B.7	EM78P418NSS24	77
C	EM78P418N 烧录引脚	78

D	品质保证和可靠性	79
D.1	地址陷阱检测	79

修订版本

版本	版本描述	日期
1.0	首发行版	2005/06/23
1.1	在功能上增加了 IRC 偏移率	2006/01/06
1.2	增加了 EM78P418NAM SSOP 20-pin 的封装资料	2006/02/22
1.3	修订了 RE, RF, 和 IOCF0 寄存器内容	2006/06/01
1.4	1. 修订了综述,引脚排列,功能部分 2. 增加了环保产品信息 3. 修订了功能图	2006/10/02
1.5	删除了 EM78P418NAM SSOP 20-pin 封装资料	2007/11/13
1.6	修订了封装类型名称	2007/12/11
1.7	1.增加了 EM78P418NSS24 SSOP 24 引脚封装 2. 增加了 EM78P418N 的烧录引脚	2008/08/20
1.8	修正附录 C EM78P418N 的烧录引脚图表	2010/02/03
1.9	代码选项寄存器 Word0 的第 3 位 HLP 固定为 0	2011/1/18
2.0	增加恢复代码选项寄存器 Word0 的第 3 位 HLP 的可选择性	2011/09/29

1 综述

EM78P418N是采用低功耗高速CMOS工艺设计开发的8位微控制器。其内部有4Kx13位一次性编程ROM(OTP-ROM)，它还提供保护位避免用户在OTP的程序被读取。拥有三个代码选项以满足用户的需要。

具有增强的OTP-ROM特性的EM78P418N能够为用户提供开发和校验程序的便利，另外，此OTP设备为开发和编程工具提供了容易而有效的程序更新优势。用户可以使用义隆烧录器容易的烧写自己的开发代码。

2 产品特性

- CPU 配置
 - 4Kx13 位片内 ROM
 - 144x8 片内寄存器 (SRAM)
 - 8 级堆栈用于子程序嵌套
 - 5V/4MHz 工作条件下耗电小于 2.2 mA
 - 3V/32kHz 工作条件下耗电典型值 15 μ A
 - 休眠模式下耗电典型值 1 μ A
- I/O 端口配置
 - 3 组双向 I/O 口
 - 唤醒端口: P6
 - 8 个可编程下拉 I/O 引脚
 - 8 个可编程上拉 I/O 引脚
 - 8 个可编程漏极开路 I/O 引脚
 - 外部中断: P50
- 工作电压范围:
 - 2.3V~5.5V, 基于工作温度 0°C~70°C(商业级)
 - 2.5V~5.5V, 基于工作温度-40°C~85°C(工业级)
- 工作频率范围(基于 2 个时钟周期):
 - 晶振模式: DC ~ 20 MHz, 5V; DC ~ 8MHz, 3V
 - 外部 RC 模式: DC ~ 16MHz, 5V; DC ~ 4MHz, 3V
 - 内部 RC 模式: 4MHz 基于 2.3V~5.5V
- 这四个主频在使用 ICE418N 仿真时可以通过编程设置四个校正位来校正。OTP在烧录的时候由义隆烧录器自动校正。
- 高速晶振模式和 IRC 模式 (32CLKS) 从唤醒到工作模式的快速起振时间只需要 2ms,
- 外设配置
 - 8 位实时时钟/计数器(TCC), 其信号源, 触发源可编程选择, 溢出产生中断
 - 8 路 AD 转换器, 精度可达 12 位
 - 3 个脉冲宽度调制器(PWM), 精度达 10 位的
 - 1 对比较器 (可作为 OP 使用)
 - 省电 (休眠) 模式
- 6 个中断源
 - TCC 溢出中断
 - 输入状态改变中断 (休眠模式下唤醒)
 - 外部中断
 - ADC 转换结束中断
 - PWM 周期匹配结束中断
 - 比较器输出高/低电平中断
- 可编程自由运行的看门狗定时器
- 上电电压检测器可检测电压 2.0V \pm 0.1V
- 封装形式:
 - 18 pin DIP300mil: EM78P418ND18J/S
 - 18 pin SOP300mil: EM78P418NSO18J/S
 - 20 pin DIP 300mil: EM78P418ND20J/S
 - 20 pin SOP 300mil: EM78P418NSO20J/S
 - 24 pin skinny DIP 300mil : EM78P418NK24J/S
 - 24 pin SOP 300mil: EM78P418NSO24J/S
 - 24 pin ssop 150mil: EM78P418NSS24J/S

内部 RC 频率	偏移率			
	温度 (-40°C+85°C)	电压 (2.3V~5.5V)	制程	总计
4MHz	$\pm 10\%$	$\pm 5\%$	$\pm 4\%$	$\pm 19\%$
8MHz	$\pm 10\%$	$\pm 6\%$	$\pm 4\%$	$\pm 20\%$
1MHz	$\pm 10\%$	$\pm 5\%$	$\pm 4\%$	$\pm 19\%$
455kHz	$\pm 10\%$	$\pm 5\%$	$\pm 4\%$	$\pm 19\%$

注意:EM78P418N系列产品均为环保产品, 不含对人体有害物质。

3 引脚配置

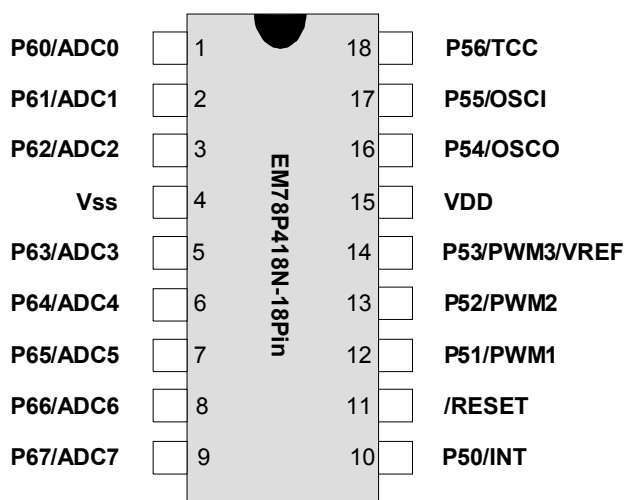


Figure.3-1 EM78P418ND18/SO18

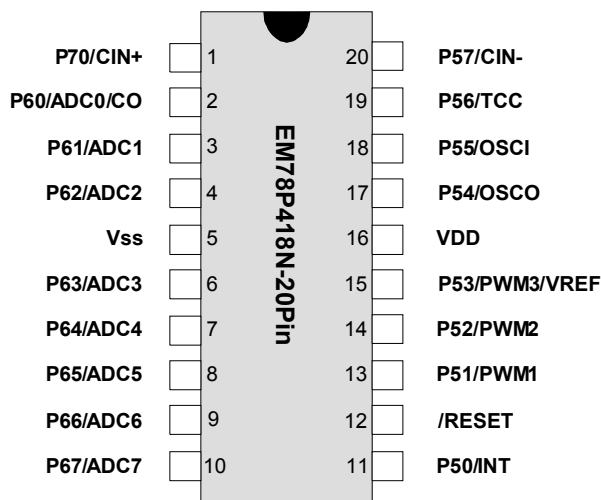


图 3-2 EM78P418ND20/SO20

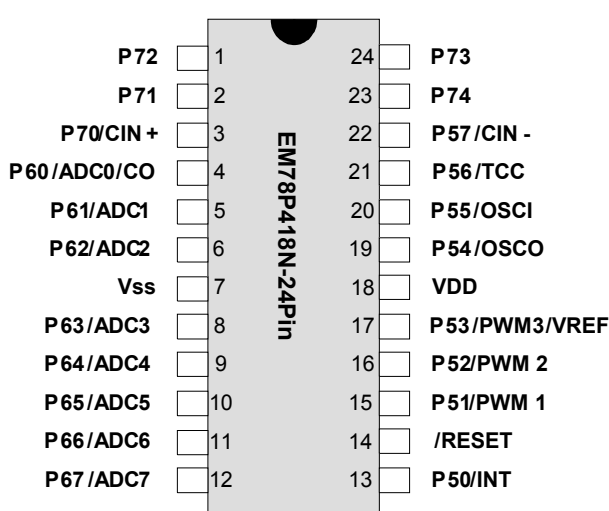


图 3-3 EM78P418NK24/SO24

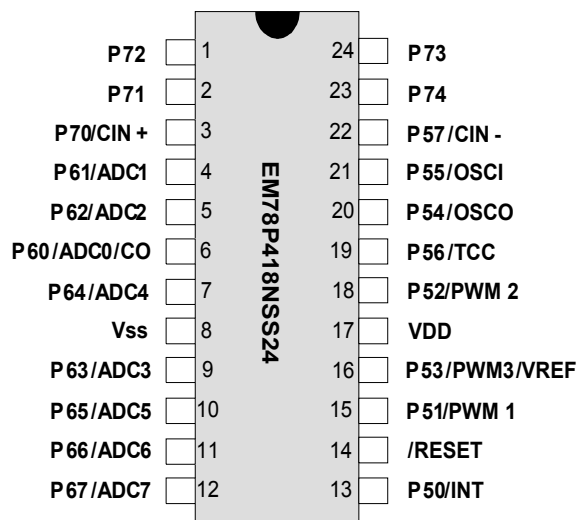


图 3-4 EM78P418NSS24

4 引脚说明

4.1 EM78P418ND18/SO18

符号	引脚序号	类型	功能
VDD	15	-	电源
OSCI	17	I	晶振模式: 晶振输入或外部时钟输入端 RC 模式: RC 振荡器输入引脚
OSCO	16	I/O	晶振模式: 晶振输出端或外部时钟输入引脚 RC 模式: 时钟输出为 1 条指令周期。预分频比由 CONT 寄存器设定。 外部时钟信号输入
P60 ~ P67	1 ~ 3 5 ~ 9	I/O	双向 I/O 引脚 上电复位后设置值为默认值
P50 ~ P56	10, 12~14, 16 ~ 18	I/O	双向 I/O 引脚 上电复位后设置值为默认值
INT	10	I	由下降沿或上升沿触发的外部中断引脚
ADC0 ~ ADC7	1 ~ 3 5 ~ 9	I	AD 转换器 由 ADCON (R9) <0:2> 设置
PWM1 PWM2 PWM3	12, 13, 14	O	脉冲宽度调制输出 由 PWMCON (IOC80) <5:7> 设置
VREF	14	I	为 ADC 提供外部参考电压 由 ADCON (R9) <7> 设置
/RESET	11	I	只用于输入 如果电压持续在低电平, 系统将复位 当输入引脚电平改变时, 由休眠模式唤醒 在正常模式下复位脚 (/RESET) 电压须小于 IC 电源电压 (VDD)
TCC	18	I	施密特触发的实时时钟/计数器输入引脚 不使用时须与 VDD 或 VSS 相连
VSS	5	-	地

4.2 EM78P418ND20/SO20

符号	引脚序号	类型	功能
VDD	16	-	电源
OSCI	18	I	晶振模式: 晶振输入终端或外部时钟输入引脚 RC 模式: RC 振荡器输入引脚
OSCO	17	O	晶振模式: 晶振输出端或外部时钟输入端 RC 模式: 时钟输出为一条指令周期。预分频比由 CONT 寄存器设定。 外部时钟信号输入
P50 ~ P57	11,13~15 17 ~ 20,	I/O	通用 I/O 引脚 上电复位后设置值为默认值
P60 ~ P67	2 ~ 4, 6 ~ 10	I/O	通用 I/O 引脚 上电复位后设置值为默认值
P70	1	I/O	通用 I/O 引脚 上电复位后设置值为默认值
INT	11	I	由下降沿或上升沿触发的外部中断引脚
ADC0~ADC7	2 ~ 4, 6 ~ 10	I	AD 转换器 由 ADCON (R9) <0:2> 设置
PWM1 PWM2 PWM3	13, 14, 15	O	脉冲宽度调制输出 由 PWMCON (IOC80) <5:7> 设置
VREF	15	I	为 ADC 提供外部参考电压 由 ADCON (R9) <7> 设置
CIN- CIN+ CO	20 1 2	I I O	“-” → 比较器 Vin- 输入引脚 “+” → 比较器 Vin+ 输入引脚 比较器输出引脚 CO 由 CMPCON (IOCA0) <0:1> 设置
/RESET	12	I	只用于通用输入 如果电压持续在低电平, 系统将复位 当输入引脚电平改变时, 由休眠模式唤醒 在正常模式下复位脚 (/RESET) 电压须小于 IC 电源电压 (VDD)
TCC	19	I	带有施密特触发实时时钟/计数器输入引脚 不使用时须与 VDD 或 VSS 相连
VSS	5	-	地

4.3 EM78P418NK24/SO24

符号	引脚序号	类型	功能
VDD	18	-	电源
OSCI	20	I	晶振模式: 晶振输入或外部时钟输入端 RC 模式: RC 振荡器输入引脚
OSCO	19	O	晶振模式: 晶振输出端或外部时钟输入端 RC 模式: 时钟输出为 1 条指令周期。预分频比由 CONT 寄存器设定。 外部时钟信号输入
P50 ~ P57	13, 15 ~ 17 19 ~ 22,	I/O	通用 I/O 引脚 上电复位后设置值为默认值
P60 ~ P67	4 ~ 6, 8 ~ 12	I/O	通用 I/O 引脚 上电复位后设置值为默认值
P70 ~ P74	3, 2, 1, 24, 23	I/O	通用 I/O 引脚 上电复位后设置值为默认值
INT	13	I	由下降沿或上升沿触发的外部中断引脚
ADC0 ~ADC7	4 ~ 6, 8 ~ 12	I	AD 转换器 由 ADCON (R9) <0:2> 设置
PWM1 PWM2 PWM3	15, 16, 17	O	脉冲宽度调制输出 由 PWMCON (IOC80) <5:7> 设置
VREF	17	I	为 ADC 提供外部参考电压 由 ADCON (R9) <7> 设置 E
CIN- CIN+ CO	22, 3, 4	I I O	“-” → 比较器 Vin- 输入引脚 “+” → 比较器 Vin+ 输入引脚 比较器输出引脚 CO 由 CMPCON (IOCA0) <0:1> 设置
/RESET	14	I	只用于输入 如果电压持续在低电平, 系统将复位 当输入引脚电平改变时, 由休眠模式唤醒 在正常模式下复位脚 (/RESET) 电压须小于 IC 电源电压 (VDD)
TCC	21	I	施密特触发的实时时钟/计数器输入引脚 不使用时须与 VDD 或 VSS 相连
VSS	7	-	地

5 功能结构图

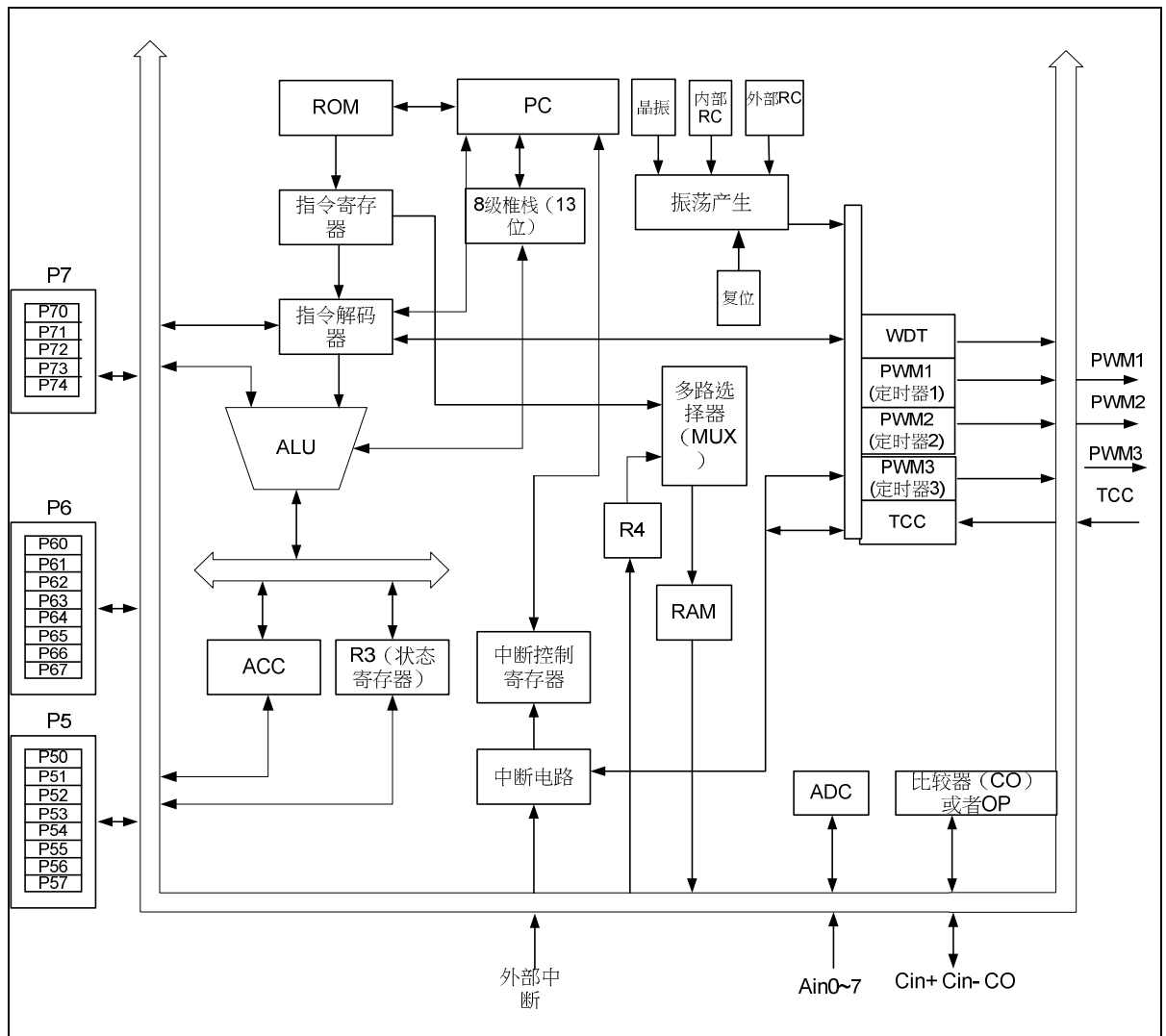


图5 EM78P418N 功能结构图

6 功能描述

6.1 操作寄存器

6.1.1 R0 (间址寄存器)

R0 并非实际存在的寄存器。它的主要功能是作为间接寻址指针。任何以R0为指针的指令实际上是对RAM选择寄存器(R4)所指的数据进行操作。

6.1.2 R1 (定时时钟计数器)

R1通过TCC引脚的外部信号边沿或内部指令周期时钟进行累加。

- 外部TCC触发脉冲宽度必须大于一条指令周期。
- 计数器的信号方式由寄存器CONT的位4和位5设置。
- 与其他寄存器一样可读写。

6.1.3 R2 (程序计数器) 和堆栈

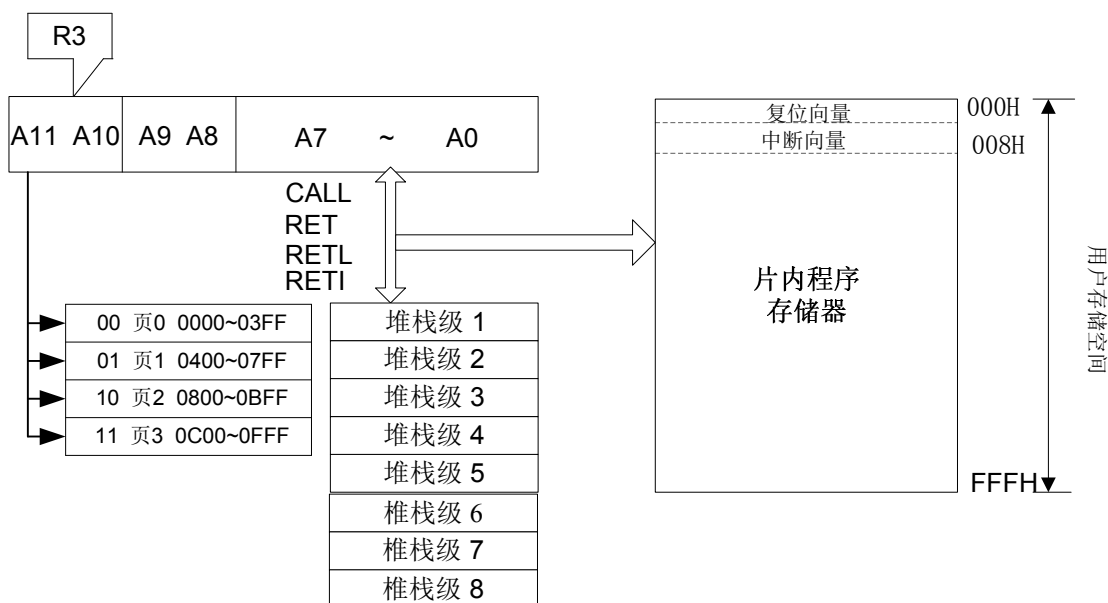


Figure. 6-1 程序计数器组织

- R2 和硬件堆栈为12为宽。其在6.1.3.1节的数据存储器结构中描述（下一节）。
- 产生4K×13位片内ROM 地址以获取对应的程序指令编码。一个程序页是1024字长。
- 复位后R2寄存器的内容被清零。

- “JMP”指令允许直接载入程序计数器R2低10位。因此，“JMP”指令可以在同一个页内任意跳转（1K）。
- “CALL”指令载入PC的低10位，并将PC+1值入栈。因此子程序入口地址可以放在同一页的任一位置（1K）。
- "RET" ("RETL k", "RETI")指令程序计数器的值载入栈项。
- “ADD R2, A”允许把A的相对地址加到当前PC上，同时PC的第九位及以上的逐次增加。
- “MOV R2, A”允许从寄存器A装载到PC的低8位，同时PC的位9及位10(A8 ~ A9)保持不变。
- 任何对R2进行操作的指令(除“ADD R2, A”外)(如“MOV R2, A”, “BC R2, 6”, ……)，PC的位9及位10保持不变。
- 对于EM78P418N, 执行"JMP", "CALL"或任何改变R2的值的指令时, 其最高2位(A11和A10)的值由寄存器R3的PS0~PS1的内容载入。
- 除了改变R2值的指令外, 所有的指令均为一条指令周期(fclk/2 或 fclk/4)。值得注意的是, 这些指令需要一条还是两条指令周期由代码寄存器CYES位决定。

6.1.3.1 数据存储结构

地址	Page Registers				IOC Page Registers				IOC Page Registers			
00	R0 (间接寻址寄存器)				保留				保留			
01	R1 (定时/计数器)				保留				保留			
02	R2 (程序计数器)				保留				保留			
03	R3 (状态寄存器)				保留				保留			
04	R4 (RAM 选择寄存器)				保留				保留			
05	R5 (Port 5)				IOC50 (I/O 控制寄存器)				IOC51 (PRD1: PWM1 的周期)			
06	R6 (Port 6)				IOC60 (I/O 控制寄存器)				IOC61 (PRD2: PWM2 的周期)			
07	R7 (Port 7)				IOC70 (I/O 控制寄存器)				IOC71 (PRD3: PWM3 的周期)			
08	R8 (ADC 输入选择寄存器)				IOC80 (PWM 控制寄存器)				IOC81 (DT1L: PWM1 占空比)			
09	R9 (ADC 控制寄存器)				IOC90 (时间控制寄存器)				IOC91 (DT2L: PWM2 占空比)			
0A	RA (ADC 偏移校准寄存器)				IOCA0 (比较控制寄存器)				IOCA1 (DT3L: PWM3 占空比)			
0B	RB (ADDATA: ADC 转换结果, 位 11 ~ 位 4)				IOCB0 (下拉控制寄存器)				IOCB1 (DTH: PWM 占空比)			
0C	RC (ADDATA1H: ADC 转换结果 位 11 ~ 位 8)				IOCC0 (漏极开路控制寄存器)				IOCC1 (TIMER1L: PWM1 定时器)			
0D	RD (ADDATA1L: ADC 转换结果 位 7 ~ 位 0)				IOCD0 (上拉控制寄存器)				IOCD1 (TIMER2L: PWM2 定时器)			
0E	RE (唤醒控制寄存器)				IOCE0 (WDT 控制寄存器)				IOCE1 (TIMER3L: PWM3 定时器)			
0F	RF (中断状态寄存器)				IOCF0 (中断屏蔽寄存器)				IOCF1 (TMRH: PWM 定时器)			
10 : 1F	一般寄存器											
20 : 3F	Bank 0	Bank 1	Bank 2	Bank 3								

6.1.4 R3 (状态寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
IOCS	PS1	PS0	T	P	Z	DC	C

Bit 7 (IOCS): I/O控制寄存器段选择位

0 = 选择0段 (IOC50 ~ IOCF0)

1 = 选择1段 (IOC51 ~ IOCF1)

Bit 6 ~ Bit 5 (PS1 ~ PS0): 页码选择位。PS0 ~ PS1用于选择程序存储器页码。当执行“JMP”“CALL”或者任何改变程序计数器PS0~PS1的指令（如：MOV R2, A），PS0~PS1的值被载入所选择程序存储器页码所在页对应的程序计数器的位11和位12中。注意的是RET（RETL, TETI）指令不会改变PS0~PS1的值。也就是说，无论当前位PS0~PS1的设置值为多少，都会返回子程序被调用时的页面。

PS1	PS0	程序存储页 [地址]
0	0	页 0 [000-3FF]
0	1	页 1 [400-7FF]
1	0	页 2 [800-BFF]
1	1	页 3 [C00-FFF]

Bit 4 (T): 时间溢出位。

执行指令“SLEP”“WDTC”后或者上电复位时置1，WDT溢出时清零。

Bit 3 (P): 省电标志位。

上电复位或执行“WDTC”指令后置1，执行“SLEP”指令时清零。

注意
位 4 & 位3 (T & P) 为只读。

Bit 2 (Z): 零标志位。算术或逻辑运算的结果为零时置1。

Bit 1 (DC): 辅助进位标志

Bit 0 (C): 进位标志

6.1.5 R4 (RAM选择寄存器)

Bit 7 & Bit 6: 用于选择存储器0 ~ 3。

Bit 5 ~ Bit 0: 在间接寻址的模式下用于选择寄存器（地址：00~3F）。

关于数据存储器结构，请查阅6.1.3.1节的数据存储器配置表格。

6.1.6 R5 ~ R7 (Port 5 ~ Port 7)

R5 & R6 为双向I/O寄存器。

R7 为双向I/O寄存器。R7寄存器的前3位固定设置为零。

6.1.7 R8 (AISR: ADC输入选择寄存器)

AISR寄存器定义PORT6口引脚分别作为模拟输入口或数字I/O口。

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
ADE7	ADE6	ADE5	ADE4	ADE3	ADE2	ADE1	ADE0

Bit 7 (ADE7): AD转换使能P67引脚。。

0 = 禁止ADC7, P67作为I/O引脚。

1 = 使能ADC7, P67作为模拟输入引脚。

Bit 6 (ADE6): AD转换使能P66引脚。

0 = 禁止ADC6, P66作为I/O引脚。

1 = 使能ADC6, P66作为模拟输入引脚。

Bit 5 (ADE5): AD转换使能P65引脚。

0 =禁止ADC5, P65作为I/O引脚。

1 =使能ADC5, P65作为模拟输入引脚。

Bit 4 (ADE4): AD转换使能P64引脚。

0 =禁止ADC4, P64作为I/O引脚。

1 =使能ADC4, P64作为模拟输入引脚。

Bit 3 (ADE3): AD转换使能P63引脚。

0 =禁止ADC3, P63作为I/O引脚。

1 =使能ADC3, P63作为模拟输入引脚。

Bit 2 (ADE2): AD转换使能P62引脚。

0 =禁止ADC2, P62作为I/O引脚。

1 =使能ADC2, P62作为模拟输入引脚。

Bit 1 (ADE1): AD转换使能P61引脚。

0 = 禁止ADC1, P61作为I/O引脚。

1 =使能ADC1, P61作为模拟输入引脚。

Bit 0 (ADE0): AD转换使能P60引脚。

0 = 禁止ADC0, P60作为I/O引脚。

1 =使能ADC0, P60作为模拟输入引脚。

注意

当P60/ADC0作为模拟输入或数字I/O口时，注意IOCA0控制寄存器的位COS1和COS0控制位的优先级。比较器/OP选择位如6.2.6节《IOCA0 (CMPCON: 比较控制寄存器)》表格所示。

P60/ADC0/CO引脚优先级如下：

P60/ADE0/CO 优先级		
高	中	低
CO	ADC0	P60

6.1.8 R9 (ADCON: ADC控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
VREFS	CKR1	CKR0	ADRUN	ADPD	ADIS2	ADIS1	ADIS0

Bit 7 (VREFS): ADC的Vref的输入源。

0 = ADC的Vrdf引脚与Vdd相连（默认值），P53/VREF引脚执行P53的功能。

1 = ADC的Vref与P53/VREF相连。

注意

P53/PWM3/VREF引脚不能同时用作PWM3和VREF功能。如果P53/PWM3/VREF作为VREF模拟输入引脚，那么PWM3E必须设置为“0”。

P53/PWM3/VREF引脚的优先级如下：

P53/PWM3/VREF引脚优先级		
高	中	低
VREF	PWM3	P53

Bit 6 & Bit 5 (CKR1 & CKR0): ADC振荡时钟频率的预分频比

00 = 1: 16 (默认值)

01 = 1: 4

10 = 1: 64

11 = 1: WDT环型振荡器频率

CKR1:CKR0	运行模式	最大运行频率
00	Fosc/16	4 MHz
01	Fosc/4	1 MHz
10	Fosc/64	16MHz
11	内部 RC(WDT 定时基准)	-

Bit 4 (ADRUN): ADC 开始运行位

0 = 转换完成后清零。此标志位不能由软件清零。

1 = AD转换开始。此标志位可由软件设置1。

Bit 3 (ADPD): ADC低功耗模式。

0 = 关闭参考电阻进入省电模式，即使此时CPU在运行。

1 = ADC运行模式。

Bit 2 ~ Bit 0 (ADIS2 ~ ADIS0): 模拟输入选择位

000 = ADIN0/P60

001 = ADIN1/P61

010 = ADIN2/P62

011 = ADIN3/P63

100 = ADIN4/P64

101 = ADIN5/P65

110 = ADIN6/P66

111 = ADIN7/P67

仅当位ADIF（见6.1.14节）和位ADRUN同时为低时，这些标志位可更改。

6.1.9 RA (ADOC: ADC偏移校准寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
CALI	SIGN	VOF[2]	VOF[1]	VOF[0]	"0"	"0"	"0"

Bit 7 (CALI): ADC 偏移校准使能位

0 = 禁止校准功能

1 = 使能校准功能

Bit 6 (SIGN): 偏移电压极性设置

0 = 负电压

1 = 正电压

Bit 5 ~ Bit 3 (VOF[2] ~ VOF[0]): 偏移电压位

VOF[2]	VOF[1]	VOF[0]	EM78P418N	ICE418N
0	0	0	0LSB	0LSB
0	0	1	2LSB	1LSB
0	1	0	4LSB	2LSB
0	1	1	6LSB	3LSB
1	0	0	8LSB	4LSB
1	0	1	10LSB	5LSB
1	1	0	12LSB	6LSB
1	1	1	14LSB	7LSB

Bit 2 ~ Bit 0: 未使用，读取为“0”

6.1.10 RB (ADDATA: ADC转换结果)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
AD11	AD10	AD9	AD8	AD7	AD6	AD5	AD4

当AD转换完成后，结果载入ADDATA中。ADRUN位清零，ADIF位被置1。（见6.1.14章节）

RB为只读。

6.1.11 RC (ADDATA1H: ADC转换结果)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
"0"	"0"	"0"	"0"	AD11	AD10	AD9	AD8

当AD转换完成后，结果载入ADDATA 1H中。ADRUN位清零，ADIF位被置1（见6.1.14章节）。

RC为只读。

6.1.12 RD (ADDATA1L: ADC转换结果)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
AD7	AD6	AD5	AD4	AD3	AD2	AD1	AD0

当AD转换完成后，结果载入ADDATA 1L。ADRUN位清零，ADIF被置1（见6.1.14章节）

RD为只读。

6.1.13 RE (WUCR: 唤醒控制寄存器)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
EM78P418N	"0"	"0"	"0"	"0"	ADWE	CMPWE	ICWE	"0"
ICE418N 仿真器	C3	C2	C1	C0	ADWE	CMPWE	ICWE	"0"

Bit 7 ~ Bit 4: [对于EM78P418N]: 未使用，读取为“0”。

[仿真器上 (C3~C0)]: 在IRC振荡模式下，IRC校准位。对于ICE418N仿真器，在IRC振荡模式下这些数值是IRC的校准位。

C3	C2	C1	C0	频率 (MHz)
0	0	0	0	(1-36%) x F
0	0	0	1	(1-31.5%) x F
0	0	1	0	(1-27%) x F
0	0	1	1	(1-22.5%) x F
0	1	0	0	(1-18%) x F
0	1	0	1	(1-13.5%) x F
0	1	1	0	(1-9%) x F
0	1	1	1	(1-4.5%) x F
1	1	1	1	F (default)
1	1	1	0	(1+4.5%) x F
1	1	0	1	(1+9%) x F
1	1	0	0	(1+13.5%) x F
1	0	1	1	(1+18%) x F
1	0	1	0	(1+22.5%) x F
1	0	0	1	(1+27%) x F
1	0	0	0	(1+31.5%) x F

注意

上述频率值均为理论值，取自一个高频模式的实例。因此这些数据仅供参考。实际值取决于实际的程序。

Bit 3 (ADWE): ADC唤醒使能位

0 = 禁止 ADC唤醒

1 = 使能 ADC唤醒

当带有AD转换完成被用作进入中断向量将EM78P418N从睡眠状态唤醒，ADWE为必须置为使能。

Bit 2 (CMPWE): 比较器唤醒使能位

0 = 禁止比较器唤醒

1 = 使能比较器唤醒

当比较器的输出状态改变用于将EM78P418N由休眠状态唤醒时，CMPWE位必须使能。

Bit 1 (ICWE): Port 6输入状态改变唤醒使能位

0 = 禁止Port 6输入状态改变唤醒

1 = 使能Port 6输入状态改变唤醒

当Port 6输入状态改变用作将EM78P418N由休眠状态唤醒，ICWE位必须使能。

Bit 0: 未使用，读取为“0”

6.1.14 RF (中断状态寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
CMPIF	PWM3IF	PWM2IF	PWM1IF	ADIF	EXIF	ICIF	TCIF

注意

- “1”意味着有中断请求，“0”意味着无中断请求
- RF可以由指令清零但是不能置1
- IOCF0是中断屏蔽寄存器
- 读取到的RF的结果为RF和IOCF0相与（逻辑与）的结果

- Bit 7 (CMPIF):** 比较器中断标志。当比较器输出变化时置1，由软件清零。
- Bit 6 (PWM3IF):** PWM3 (脉冲宽度调制器) 中断标志。当到达设定周期时置1，由软件清零。
- Bit 5 (PWM2IF):** PWM2 (脉冲宽度调制器)中断标志。当到达设定周期时置1，由软件清零。
- Bit 4 (PWM1IF):** PWM1 (脉冲宽度调制器) 中断标志。当到达设定周期时置1，由软件清零。
- Bit 3 (ADIF):** 模数转换中断标志。当AD转换完成时置1，由软件清零。
- Bit 2 (EXIF):** 外部中断标志。在/INT引脚产生下降沿时置1，由软件清零。
- Bit 1 (ICIF):** Port 6端口输入状态改变时产生中断。当PORT6端口输入状态改变时置1，由软件清零。
- Bit 0 (TCIF):** TCC溢出中断标志。溢出时置1，由软件清零。

6.1.15 R10 ~ R3F

所有的寄存器都是8位通用寄存器。

6.2 特殊功能寄存器

6.2.1 A (累加器)

用于内部数据传输或指令操作数暂存，它不可寻址。

6.2.2 CONT (控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INTE	INT	TS	TE	PSTE	PST2	PST1	PST0

Bit 7 (INTE): INT 信号沿

0 = INT引脚上升沿而产生中断

1 = INT引脚下降沿而产生中断

Bit 6 (INT): 中断使能标志位

0 = 由DISI指令或硬件禁止中断

1 = ENI/RETI指令使能中断

此位只能读取。

Bit 5 (TS): TCC信号源

0 = 内部指令周期时钟。如果P56引脚作为I/O口用时,TS必须设置为“0”

1 = TCC引脚转换

Bit 4 (TE): TCC信号沿

0 = TCC引脚信号沿发生由低到高时TCC加1

1 = TCC引脚信号沿发生由高到低时TCC加1

Bit 3 (PSTE): TCC预分频器使能位

0 = 禁止预分频器。TCC预分频比为1: 1。

1 = 使能预分频器。TCC预分频比设置见Bit 2 ~ Bit 0。

Bit 2 ~ Bit 0 (PST2 ~ PST0): TCC预分频比选择位

PST2	PST1	PST0	TCC 预分频比
0	0	0	1:2
0	0	1	1:4
0	1	0	1:8
0	1	1	1:16
1	0	0	1:32
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

注意

Tcc 溢出周期 $[1/Fosc \times \text{预分频比} \times 256 (Tcc\ cnt) \times 1 (CLK=2)]$

Tcc 溢出周期 $[1/Fosc \times \text{预分频比} \times 256 (Tcc\ cnt) \times 2 (CLK=4)]$

6.2.3 IOC50 ~ IOC70 (I/O端口控制寄存器)

- 0 = 定义相应I/O引脚为输出
- 1 = 定义相应I/O引脚为高阻态

IOC50, IOC60, 和IOC70寄存器均为可读写。

注意

使用EM78P418N-18 Pin 和 EM78P418N-20Pin时, 代码选用寄存器(Word 0)的位9必须设置为“1”。使用EM78P418N-18PIN时, 必须设置IOC50的位7和IOC70的位0都设置为“0”。这些设置都不会有额外功耗。

6.2.4 IOC80 (PWMCON: 脉冲宽度调制控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PWM3E	PWM2E	PWM1E	“0”	T1EN	T1P2	T1P1	T1P0

Bit 7 (PWM3E): PWM3使能位

- 0 = PWM3功能关闭（默认值），它的相关引脚执行P53的功能。
- 1 = PWM3 功能开启，它的相关引脚自动设置为输出功能。

注意

P53/PWM3/VREF 引脚不能同时使用PWM3 和 VREF 功能。如果P53/PWM3/VREF 引脚定义为VREF 模拟输入口, 那么PWM3E必须设置为“0”。

P53/PWM3/VREF 使用的优先级如下:

P53/PWM3/VREF引脚优先级		
高	中	低
VREF	PWM3	P53

Bit 6 (PWM2E): PWM2使能位。

- 0 = PWM2功能关闭（默认值），它的相关引脚执行P52的功能。
- 1 = PWM2功能开启，它的相关引脚自动设置为输出功能。

Bit 5 (PWM1E): PWM1使能位。

- 0 = PWM1功能关闭（默认值），它的相关引脚执行P51的功能。
- 1 = PWM1功能开启，它的相关引脚自动设置为输出功能。

Bit 4: 未使用读取为“0”。

Bit 3 (T1EN): TMR1使能位。

- 0 = TMR1功能关闭（默认值）
- 1 = TMR1功能开启

Bit 2 ~ Bit 0 (T1P2 ~ T1P0): TMR1时钟预分频比选择位

T1P2	T1P1	T1P0	预分频比
0	0	0	1:2 (默认)
0	0	1	1:4
0	1	0	1:8
0	1	1	1:16
1	0	0	1:32
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

6.2.5 IOC90 (TMRCON: 定时控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
T3EN	T2EN	T3P2	T3P1	T3P0	T2P2	T2P1	T2P0

Bit 7 (T3EN): TMR3使能位
0 = TMR3功能关闭 (默认值)
1 = TMR3功能开启

Bit 6 (T2EN): TMR2使能位
0 = TMR2功能关闭 (默认值)
1 = TMR2功能开启

Bit 5 ~ Bit 3 (T3P2 ~ T3P0): TMR3时钟预分频比选择位

T3P2	T3P1	T3P0	预分频比
0	0	0	1:2 (默认)
0	0	1	1:4
0	1	0	1:8
0	1	1	1:16
1	0	0	1:32
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

Bit 2~Bit 0 (T2P2: T2P0): TMR2时钟预分频比选择位

T2P2	T2P1	T2P0	预分频比
0	0	0	1:2(默认)
0	0	1	1:4
0	1	0	1:8
0	1	1	1:16
1	0	0	1:32
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

6.2.6 IOCA0 (CMPCON: 比较控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
"0"	"0"	"0"	"0"	"0"	CPOUT	COS1	COS0

Bit 7 ~ Bit 3: 未使用，读取为“0”。

Bit 2 (CPOUT): 比较器的输出结果

Bit 1 ~ Bit 0 (COS1 ~ COS0): 比较器/OP选择位

COS1	COS0	功能描述
0	0	比较器和 OP 未使用，P60 定义为 通用 I/O 引脚。
0	1	定义为比较器，P60 定义为通用 I/O 引脚
1	0	定义为比较器，P60 定义为比较器的输出引脚 (CO)
1	1	定义为 OP，P60 定义为 OP 输出引脚 (CO)

注意

- P60/ADC0/CO 引脚的CO和ADC0功能不能同时使用。
- P60/ADC0/CO 引脚优先级如下：

P60/ADE0/CO 优先级		
高	中	低
CO	ADC0	P60

6.2.7 IOCB0 (下拉控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
/PD7	/PD6	/PD5	/PD4	/PD3	/PD2	/PD1	/PD0

IOCB0寄存器可读写。

Bit 7 (/PD7): P67引脚下拉功能控制位

0 = 使能内部下拉功能

1 = 禁止内部下拉功能

Bit 6 (/PD6): P66引脚下拉功能控制位

Bit 5 (/PD5): P65引脚下拉功能控制位

Bit 4 (/PD4): P64引脚下拉功能控制位

Bit 3 (/PD3): P63引脚下拉功能控制位

Bit 2 (/PD2): P62引脚下拉功能控制位

Bit 1 (/PD1): P61引脚下拉功能控制位

Bit 0 (/PD0): P60引脚下拉功能控制位

6.2.8 IOCC0 (漏极开路控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
/OD7	/OD6	/OD5	/OD4	/OD3	/OD2	/OD1	/OD0

IOCC0寄存器可读写。

Bit 7 (OD7): P57漏极开路引脚控制位
0 = 使能漏极开路输出
1 = 禁止漏极开路输出

Bit 6 (OD6): P56漏极开路引脚控制位

Bit 5 (OD5): P55漏极开路引脚控制位

Bit 4 (OD4): P54漏极开路引脚控制位

Bit 3 (OD3): P53漏极开路引脚控制位

Bit 2 (OD2): P52漏极开路引脚控制位

Bit 1 (OD1): P51漏极开路引脚控制位

Bit 0 (OD0): P50漏极开路引脚控制位

6.2.9 IOCD0 (上拉控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
/PH7	/PH6	/PH5	/PH4	/PH3	/PH2	/PH1	/PH0

IOCD0寄存器可读写。

Bit 7 (/PH7): P67引脚上拉功能控制位
0 = 使能内部上拉功能
1 = 禁止内部上拉功能

Bit 6 (/PH6): P66引脚上拉功能控制位

Bit 5 (/PH5): P65引脚上拉功能控制位

Bit 4 (/PH4): P64引脚上拉功能控制位

Bit 3 (/PH3): P53引脚上拉功能控制位

Bit 2 (/PH2): P52引脚上拉功能控制位

Bit 1 (/PH1): P51引脚上拉功能控制位

Bit 0 (/PH0): P50引脚上拉功能控制位

6.2.10 IOCE0 (WDT控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
WDTE	EIS	PSWE	PSW2	PSW1	PSW0	"0"	"0"

Bit 7 (WDTE): 看门狗定时器控制位

0 = 禁止WDT

1 = 使能WDT

WDTE 可读写。

Bit 6 (EIS): 定义P50 (/INT)引脚控制位

0 = P50作为通用I/O引脚

1 = /INT, 外部中断引脚, 此时P50的I/O控制位 (IOC50的位0) 必须设置为“1”。

注意

- 当EIS的值为“0”时, /INT通道被屏蔽。当EIS的值为“1”时, /INT引脚的状态可由PORT5 (R5) 读取。可参考6.4节的图6-4 (P50 (INT) I/O端口和I/O控制寄存器电路)。
- EIS为可读写。

Bit 5 (PSWE): WDT 预分频器控制位

0 = 禁止预分频器。预分频比为1: 1。

1 = 使能预分频器。WDT预分频比设置见位4~位2。

Bit 4 ~ Bit 2 (PSW2 ~ PSW0): WDT 预分频比选择位。

PSW2	PSW1	PSW0	WDT预分频比
0	0	0	1:2
0	0	1	1:4
0	1	0	1:8
0	1	1	1:16
1	0	0	1:32
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

Bit 1 ~ Bit 0: 未使用, 读取为“0”

6.2.11 IOCF0 (中断屏蔽寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
CMPIE	PWM3IE	PWM2IE	PWM1IE	ADIE	EXIE	ICIE	TCIE

注意

- IOCF0寄存器可读写。
- 各自的中断使能通过设置IOCF0中相应的位值为“1”。
- 全局中断使能使用ENI指令，禁止使用DISI指令。可参考6.6节（中断）中的图6-8（中断输入电路）。

Bit 7 (CMPIE): CMPIF中断控制位

0 = 禁止CMPIF中断

1 = 使能CMPIF中断

当比较器输出状态改变用于进入中断时，CMPIE位必须设置为使能状态。

Bit 6 (PWM3IE): PWM3IF中断控制位

0 = 禁止PWM3中断

1 = 使能PWM3中断

Bit 5 (PWM2IE): PWM2IF中断控制位

0 = 禁止PWM2中断

1 = 使能PWM2中断

Bit 4 (PWM1IE): PWM1IF中断控制位

0 = 禁止PWM1中断

1 = 使能PWM1中断

Bit 3 (ADIE): ADIF 中断控制位

0 = 禁止ADIF中断

1 = 使能ADIF中断

当ADC转换完成用于中断时，ADIE位必须设置为“使能”状态。

Bit 2 (EXIE): EXIF中断控制位

0 = 禁止EXIF中断

1 = 使能EXIF中断

Bit 1 (ICIE): ICIF中断控制位

0 = 禁止ICIF中断

1 = 使能ICIF中断

如Port 6口状态改变用于中断，ICIE位必须设置为“使能”状态。

Bit 0 (TCIE): TCIF中断控制位

0 = 禁止TCIF中断

1 = 使能TCIF中断

6.2.12 IOC51 (PRD1: PWM1 周期)

IOC51的内容为PWM1的周期（时间基准）。PWM1的频率为其周期的倒数。

6.2.13 IOC61 (PRD2: PWM2 周期)

IOC61的内容为PWM2的周期（时间基准）。PWM2的频率为其周期的倒数。

6.2.14 IOC71 (PRD3: PWM3 周期)

IOC71的内容为PWM3的周期（时间基准）。PWM3的频率为其周期的倒数。

6.2.15 IOC81 (DT1L: PWM1 占空比低8位字节(Bit 7 ~ Bit 0))

直到PWM1的值和TMR1的值相等为止，指定的值使PWM1的输出值一直持续于高电平状态。

6.2.16 IOC91 (DT2L: PWM2 占空比低8位字节(Bit 7 ~ Bit 0))

直到PWM2的值和TMR2的值相等为止，指定的值使PWM2的输出值一直持续于高电平状态。

6.2.17 IOCA1 (DT3L: PWM3 占空比低8位字节(Bit 7 ~ Bit 0))

直到PWM3的值和TMR3的值相等为止，指定的值使PWM3的输出值一直持续在高电平状态。

6.2.18 IOCB1 (DTH: PWM 占空比高8位字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
"0"	"0"	PWM3[9]	PWM3[8]	PWM2[9]	PWM2[8]	PWM1[9]	PWM1[8]

Bit 7 & Bit 6: 未使用，读取为“0”

Bit 5 & Bit 4 (PWM3[9], PWM3[8]): PWM3占空比最高位。

Bit 3 & Bit 2 (PWM2[9], PWM2[8]): PWM2占空比最高位。

Bit 1 & Bit 0 (PWM1[9], PWM1[8]): PWM1占空比最高位。

6.2.19 IOCC1 (TMR1L: PWM1 定时器低8位字节(Bit 7 ~ Bit 0))

IOCC1的内容只能读取。

6.2.20 IOCD1 (TMR2L: PWM2定时器低8位字节(Bit 7 ~ Bit 0))

IOCD1的内容只能读取。

6.2.21 IOCE1 (TMR3L: PWM3定时器低8位字节(Bit 7 ~ Bit 0))

IOCE1的内容只能读取。

6.2.22 IOCF1 (TMRH: PWM定时器最高位)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
"0"	"0"	TMR3[9]	TMR3[8]	TMR2[9]	TMR2[8]	TMR1[9]	TMR1[8]

IOCF1的内容只能读取。

Bit 7 & Bit 6: 未使用, 读取为 "0"

Bit 5 & Bit 4 (TMR3 [9], TMR3 [8]): PWM1定时器最高位

Bit 3 & Bit 2 (TMR2 [9], TMR2 [8]): PWM2定时器最高位

Bit 1 & Bit 0 (TMR1 [9], TMR1 [8]): PWM3定时器最高位

¹ VDD=5V, Setup time period = 16.5ms ± 30%.

VDD=3V, Setup time period = 18ms ± 30%.

6.3 TCC/WDT 和预分频器

EM78P418N有2个8位计数器分别供TCC和WDT预分频器使用。CONT寄存器的PST0~PST2位用于设定TCC的预分频器, IOCE0寄存器的PWR0~PWR2位用于设定WDT的预分频器。每次写TCC都会将预分频器清0。WDT和预分频器的值用“WDTC”和“SLEP”指令清零。图6-2(下一页)描述TCC/WDT的结构图。

TCC (R1)是一个8位定时/计数器。TCC时钟沿可作为内部时钟信号或外部信号输入引脚(TCC引脚输入的触发沿可选)。如果时钟源取自内部时钟, TCC会在每个指令周期后加1(无预分频器时)。可参考图6-2, CLK=Fosc/2 或 CLK=Fosc/4由代码寄存器CLKS位决定。若CLKS位为“0”, CLK=Fosc/2; 若CLKS位为“1”, CLK=Fosc/4。如果信号源由外部时钟输入, 处于TCC引脚的每个下降沿或上升沿时TCC会自动加1。TCC引脚输入的时间长度(持续在高电平或低电平)必须大于1CLK。

注意

进入休眠状态, 内部TCC停止运行。然而, 在AD转换期间, 如果RE寄存器的ADWE位使能, 即使TCC载入“SLEP”指令, TCC仍在继续运行。

看门狗定时器的时钟源是一个自由运行的片内RC振荡器。即使振荡器驱动已经关闭（如在休眠模式下），WDT仍在继续运行。通常在运行或休眠模式下，WDT溢出（若WDT处于使能状态）会引起复位。在通常模式下，WDT可在任意时刻由软件使能或禁止。可参考IOCE0寄存器的WDTE位（6.2.10节的IOCE0（WDT控制寄存器））。在无设预分频器时，WDT溢出周期约为18ms¹。

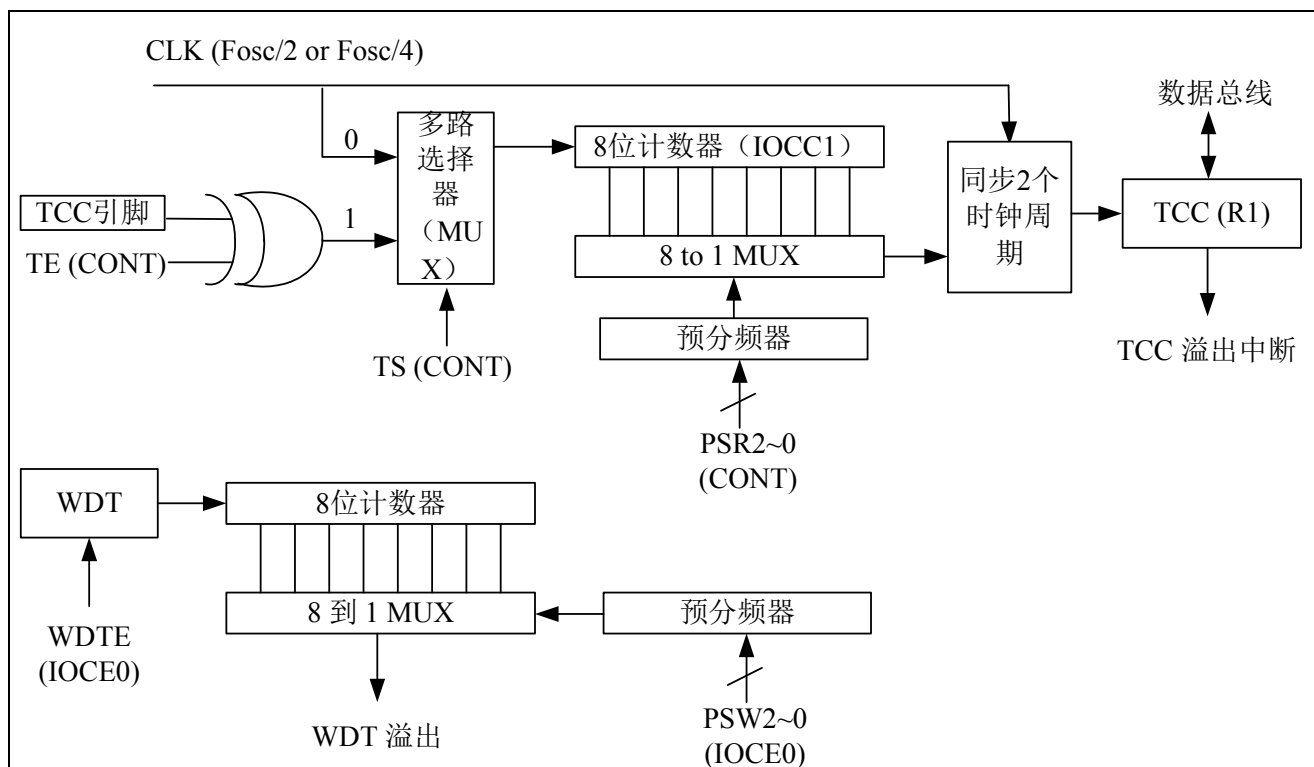
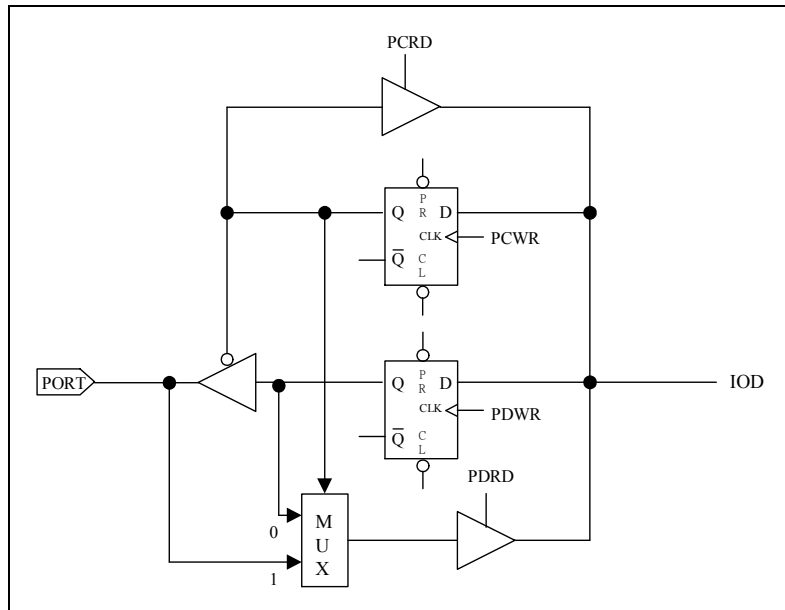


图 6-2 TCC 和 WDT 结构图

6.4 I/O 端口

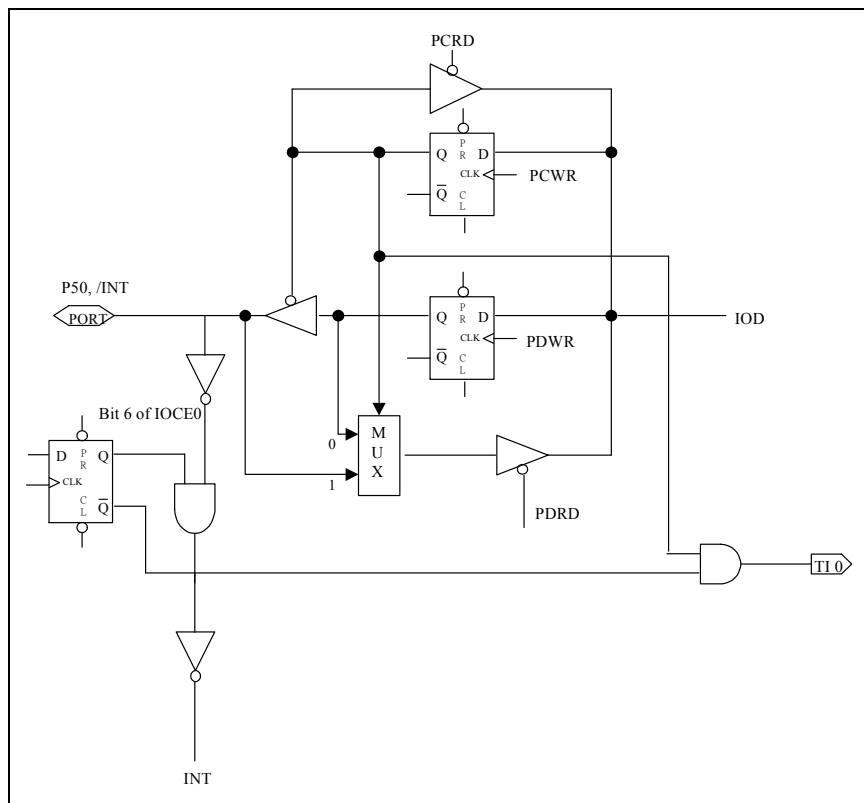
I/O 寄存器 (Port 5, Port 6, Port 7) 为双向三态 I/O 端口。通过 IOCB0, IOCC0 和 IOCD0 分别设置内部上拉，下拉和漏极开路功能。Port 6 端口有输入状态改变中断（或唤醒）功能。通过 I/O 控制寄存器 (IOC50 ~ IOC70)，每个 I/O 引脚可设置为输入或输出引脚。I/O 寄存器和 I/O 控制寄存器均可读写。Port 5, Port 6 和 Port 7 的 I/O 内部电路描述分别见图 6-3, 6-4 和 6-5（下一页）。Port 6 输入状态改变引起中断/唤醒见图 6-6。

¹ VDD=5V, Setup time period = 16.5ms ± 30%. VDD=3V, Setup time period = 18ms ± 30%.
VDD=3V, Setup time period = 18ms ± 30%.



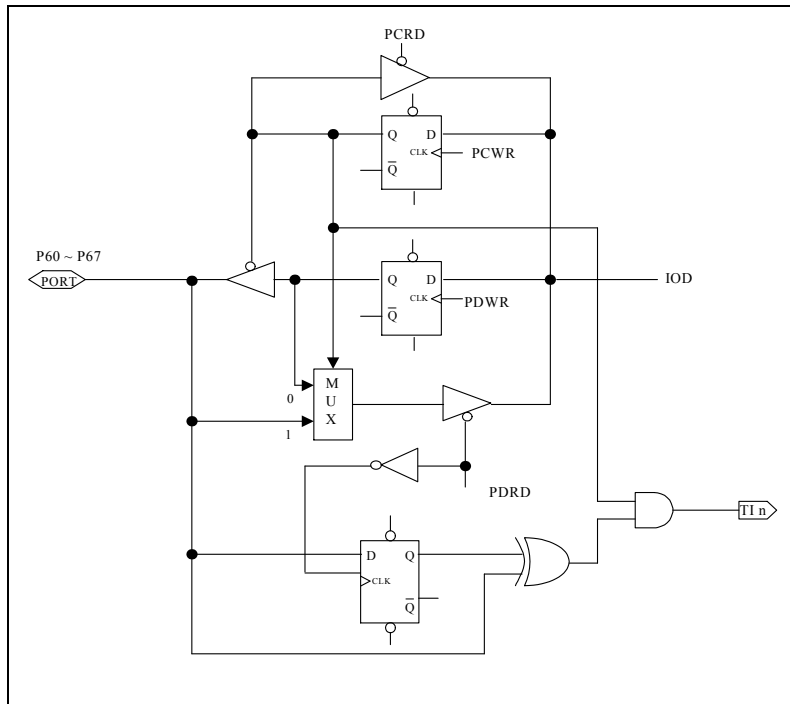
注意: 上拉和漏极开路没在此图中显示。

图 6-3 Port 5 和 Port 7 的 I/O 端口 和 I/O 控制寄存器电路



注意: 上拉和漏极开路不在此图中显示。

图 6-4 P50 (/INT) 的 I/O 端口 和 I/O 控制寄存器电路



注:上/下拉和漏极开路不在此图中显示。

图 6-5 Port 6的I/O 端口和I/O控制寄存器

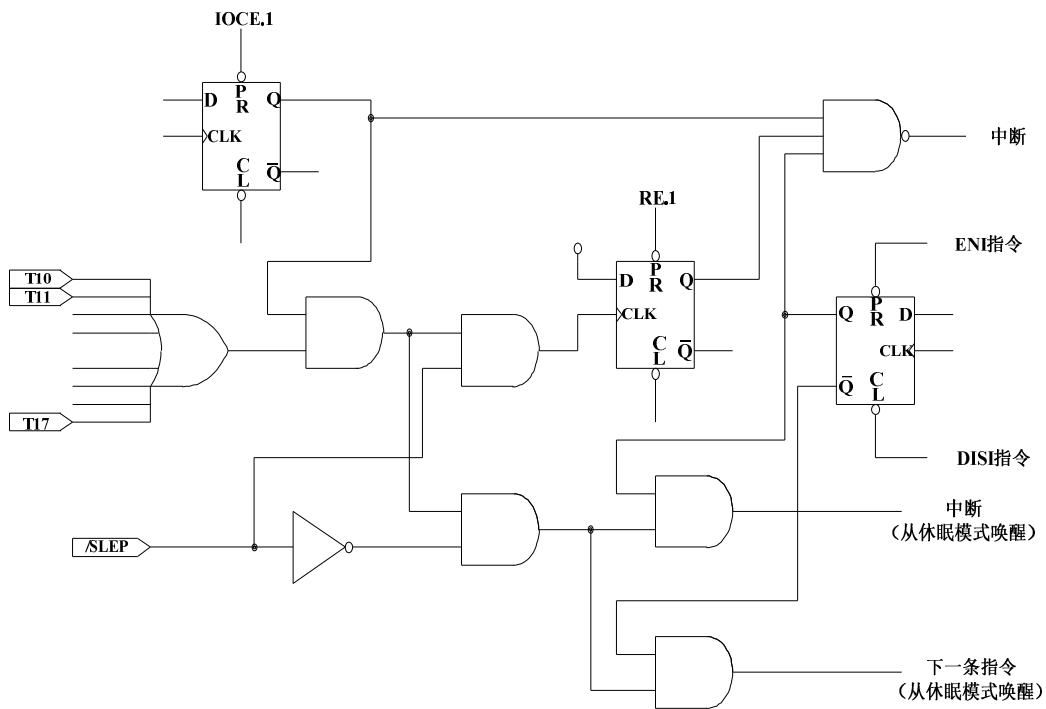


图 6-6 输入状态改变引起中断/唤醒的Port 6结构图

6.4.1 Port 6输入状态改变引起唤醒/中断功能

(1) 唤醒	(2) 唤醒和中断
(a) 休眠前	(a) 休眠前
1. 关WDT	1. 关WDT
2. 读 Port 6(MOV R6,R6)	2. 读 Port 6(MOV R6,R6)
3. 执行“ENI”或“DISI”指令	3. 执行“ENI”或“DISI”指令
4. 使能唤醒位 (设置RE ICWE =1)	4. 使能唤醒位 (设置RE ICWE =1)
5. 执行“SLEP”指令	5. 使能中断(设置 IOCF0 ICIE =1)
(b) 唤醒后	6. 执行“SLEP”指令
→下一条指令	(b) 唤醒后
	1. 若执行"ENI" → 中断入口地址(008H)
	2. 若执行"DISI" → 下一条指令
(3) 中断	
(a) Port 6引脚状态改变前	
1. 读 Port 6(MOV R6,R6)	
2. 执行“ENI”或“DISI”指令	
3. 使能中断(设置 IOCF0 ICIE =1)	
(b) Port 6引脚状态改变 (中断) 后	
1. 若执行"ENI" → 中断入口地址(008H)	
2. 若执行"DISI" → 下一条指令	

6.5 复位和唤醒

6.5.1 复位和唤醒

复位由下列情况之一产生:

1. 上电复位
2. /RESET引脚输入低电平
3. WDT定时器溢出(若使能)

检测到复位后,系统保持复位状态时间约为18 ms²。当在LXT模式时,复位时间为500ms。一旦复位发生,会执行以下功能(起始地址为000h):

- 振荡器继续运行,或起振(若在休眠模式)
- 程序计数器(R2)清零
- 所有I/O引脚设置为输入模式(高阻态)
- 看门狗定时器和预分频器清零
- 上电时,R3的高3位和R4的高2位清零
- IOCB0寄存器所有位置1
- IOCC0寄存器所有位置1
- IOCD0寄存器所有位置1
- IOCE0寄存器的位7置1,位6~位0清零

² VDD=5V, WDT Time-out period = 16.5ms ± 30%.
VDD=3V, WDT Time-out period = 18ms ± 30%.

■ RF寄存器的位0~位6和IOCF0寄存器的位0~位6清零

执行“SLEP”指令后将进入休眠（省电）模式。进入休眠模式后，振荡器，TCC，定时器1，定时器2和定时器3停止运行。WDT（若使能）清零但仍在运行。

控制器可由以下情况唤醒：

- 情况 1 /RESET 引脚输入外部复位信号
- 情况 2 WDT溢出（若使能）
- 情况 3 Port 6输入状态改变（若ICWE使能）
- 情况 4 比较器输出状态改变（若CMPWE使能）
- 情况 5 AD转换完成（若ADWE使能）

前两种情况(1 & 2)会导致EM78P418N复位。R3的标志位T和P可用于确定复位源（唤醒）。第3, 4, & 5种情况程序会继续执行，并由全局中断决定是否进入唤醒后中断的入口地址（执行“ENI”或“DISI”指令）。若在SLEP指令前执行ENI指令，唤醒后指令将由入口地址0X8开始执行。若在SLEP指令前执行DISI指令，唤醒后指令将由SLEP的下一条指令开始执行。

进入休眠模式前，第1至5种情况仅有一种情况使能。也就是：

情况 [a] SLEP指令前WDT使能，RE所有位被禁止。因此，EM78P418N仅由第1或第2种情况唤醒。需要更多的了解，请查阅中断部分的章节（6.6节）。

情况 [b] 如果Port6输入状态改变用于唤醒EM78P418N，并且在SLEP指令前将RE寄存器的ICWE位使能，那么必须将WDT禁止。因此EM78P418N在这种情况下只能由第3种情况唤醒。唤醒时间由振荡器模式决定。在RC模式中，唤醒时间为32个时钟周期（对于频率稳定的振荡器）。在高晶振模式，唤醒时间为2ms加32个时钟周期（对于频率稳定的振荡器）；在低晶振模式，唤醒时间为500ms。

情况 [c] 如果比较器输出状态改变用于唤醒EM78P418N，并且在SLEP指令前将RE寄存器的CMPWE位使能，那么必须用软件将WDT禁止。因此，EM78P418N只能由第4种情况唤醒。

唤醒时间由振荡器模式决定。在RC模式下，唤醒时间为32个时钟周期（对于频率稳定的振荡器）。在高晶振模式下，唤醒时间为2ms加32个时钟周期（对于频率稳定的振荡器）；在低晶振模式下，唤醒时间为500ms。

情况 [d] 如果AD转换完成用于唤醒EM78P418N，并且RE寄存器的ADWE位在SLEP指令前使能，那么必须用软件将WDT禁止。因此只能用第5种情况将EM78P418N唤醒。唤醒时间为15个TAD（ADC时钟周期）。

若Port6端口输入状态变化中断用于EM78P418N（如上述情况b），在SLEP指令前必须执行以下指令：

```
BC R3, 7 ; 选择控制寄存器段0
MOV A, @001110xxb ; 设置WDT预分频器和关闭WDT
IOW IOCE0
WDTC ; 清WDT和预分频器
MOV R6, R6 ; 读取Port6的值
ENI (or DISI) ; 使能（或禁止）全局中断
MOV A, @00000x1xb ; 将Port6输入状态变化唤醒位使能
MOV RE
MOV A, @00000x1xb ; 将Port6输入状态变化中断位使能
IOW IOCF0
SLEP ; 进入休眠
```

同样地，如果比较器中断用于唤醒EM78P418N（上述情况c），以下指令必须在SLEP指令前执行：

```
BC R3, 7 ; 选择控制寄存器段0
MOV A, @xxxxxxx10b ; 选择比较器并将P60设置为CO引脚
IOW IOCA0
MOV A, @001110xxb ; 设置WDT预分频器和关闭WDT
IOW IOCE0
WDTC ; 清WDT和预分频器
ENI (or DISI) ; 使能（或禁止）全局中断
MOV A, @000001xxb ; 将比较器输出状态变化唤醒位使能
MOV RE
MOV A, @000001xxb ; 将比较器输出状态变化中断位使能
IOW IOCF0
SLEP ; 进入休眠
```

6.5.1.1 唤醒和中断模式应用摘要

所有类型的唤醒模式和中断模式如下概述:

信号类型	休眠模式	正常模式
TCC 溢出	N/A	DISI + IOCF0 (TCIE) Bit 0 = 1 下一条指令+设置 RF (TCIF) = 1 ENI + IOCF0 (TCIE) Bit 0 = 1 中断向量 (0x08)+ 设置 RF (TCIF) = 1
Port 6 端口输入状态改变	RE (ICWE) Bit 1 = 0, IOCF0 (ICIE) Bit 1 = 0 振荡器, TCC 和 TIMERX 停止工作 Port 6 输入状态改变的唤醒功能失效	IOCF0 (ICIE) Bit1 = 0 Port 6 输入状态改变的中断功能失效
	RE (ICWE) Bit 1 = 0, IOCF0 (ICIE) Bit 1 = 1 设置 RF (ICIF) = 1, 振荡器, TCC 和 TIMERX 停止工作 Port 6 输入状态改变的唤醒功能失效	
	RE (ICWE) Bit 1 = 1, IOCF0 (ICIE) Bit 1 = 0 唤醒+下条指令 振荡器, TCC 和 TIMERX 停止工作	
	RE (ICWE) Bit 1 = 1, DISI + IOCF0 (ICIE) Bit 1 = 1 唤醒+下条指令+设置 Set RF (ICIF) = 1 振荡器, TCC 和 TIMERX 停止工作	DISI + IOCF0 (ICIE) Bit 1 = 1 下条指令+设置 RF (ICIF) = 1
	RE (ICWE) Bit 1 = 1, ENI + IOCF0 (ICIE) Bit 1 = 1 唤醒+中断向量(0x08)+设置 RF (ICIF)=1 振荡器, TCC 和 TIMERX 停止工作	ENI + IOCF0 (ICIE) Bit 1 = 1 中断向量(0x08)+设置 RF (ICIF) = 1
INT 引脚	N/A	DISI + IOCF0 (EXIE) Bit 2 = 1 下条指令+设置 RF (EXIF) = 1 ENI + IOCF0 (EXIE) Bit 2 = 1 中断向量 (0X08) + 设置 RF (EXIF) = 1
AD 转换	RE (ADWE) Bit 3 = 0, IOCF0 (ADIE) Bit 3 = 0 清 R9 (ADRUN)=0, ADC 停止运行 AD 转换唤醒失效 振荡器, TCC 和 TIMERX 停止工作	IOCF0 (ADIE) Bit 1 = 0 AD 转换中断失效 c
	RE (ADWE) Bit 3=0, IOCF0 (ADIE) Bit 3 = 1 设置 RF (ADIF)=1, R9 (ADRUN) = 0, AD 转换 (ADC) 停止 AD 转换唤醒失效 振荡器, TCC 和 TIMERX 停止工作	
	RE (ADWE) Bit 3 = 1, IOCF0 (ADIE) Bit 3 = 0 唤醒+下条指令 振荡器, TCC 和 TIMERX 继续运行 当 AD 转换 (ADC) 完成时, ADC 唤醒	
	RE (ADWE) Bit 3 = 1, DISI + IOCF0 (ADIE) Bit 3 = 1 唤醒+下条指令+ RF (ADIF) = 1 振荡器, TCC 和 TIMERX 继续运行 当 AD 转换 (ADC) 完成时, ADC 唤醒	DISI + IOCF0 (ADIE) Bit 3 = 1 下条指令+ RF (ADIF) = 1
	RE (ADWE) Bit 3 = 1, ENI + IOCF0 (ADIE) Bit 3 = 1 唤醒+中断向量(0x08)+ RF (ADIF) = 1, 振荡器, TCC 和 TIMERX 继续运行 当 AD 转换 (ADC) 完成时, ADC 唤醒	ENI + IOCF0 (ADIE) Bit 3 = 1 中断向量(0x08)+ 设置 RF (ADIF) = 1
PWMX (PWM1,PWM2,PWM3) (TIMERX 与 PWMX 周期 (PRDX) 匹配时)	N/A	DISI + IOCF0 (PWMXIE) = 1 下条指令+设置 RF (PWMXIF) = 1 ENI + IOCF0 (PWMXIE) = 1 中断向量(0x08)+设置 RF (PWMXIF) = 1

信号类型	休眠模式	正常模式
比较器 (比较器输出状态改变)	RE (CMPWE) Bit 2 = 0, IOCF0 (CMPIE) Bit 7 = 0 比较器输出状态改变的唤醒功能失效 振荡器, TCC 和 TIMERX 停止工作	IOCF0 (CMPIE) Bit 7 = 0 比较器输出状态改变中断功能失效
	RE (CMPWE) Bit 2 = 0, IOCF0 (CMPIE) Bit 7 = 1 设置 RF (CMPIF) = 1, 比较器输出状态改变的唤醒功能失效 振荡器, TCC 和 TIMERX 停止工作	
	RE (CMPWE) Bit 2 = 1, IOCF0 (CMPIE) Bit 7 = 0 唤醒+下条指令 振荡器, TCC 和 TIMERX 停止工作	
	RE (CMPWE) Bit 2 = 1, DISI + IOCF0 (CMPIE) Bit 7 = 1 唤醒+下条指令+设置 RF (CMPIF)=1, 振荡器, TCC 和 TIMERX 停止工作	DISI + IOCF0 (CMPIE) Bit 7 = 1 下条指令+ 设置 RF (CMPIF) = 1
	RE (CMPWE) Bit 2 = 1, ENI + IOCF0 (CMPIE) Bit 7 = 1 唤醒+中断向量(0x08)+ 设置 RF (CMPIF) = 1, 振荡器, TCC 和 TIMERX 停止工作	ENI + IOCF0 (CMPIE) Bit 7 = 1 中断向量(0x08)+ 设置 RF (CMPIF) = 1
WDT 溢出 IOCE (WDTE) Bit 7 = 1	唤醒+ 复位 (地址 0x00)	复位 (地址 0x00)

6.5.1.2 复位后寄存器的初值

寄存器初值概括如下:

地址	名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
N/A	IOC50	位 名称	C57	C56	C55	C54	C53	C52	C51	C50
		上电	1	1	1	1	1	1	1	1
		/RESET & WDT 溢出	1	1	1	1	1	1	1	1
		引脚变化唤醒	P	P	P	P	P	P	P	P
N/A	IOC60	位 名称	C67	C66	C65	C64	C63	C62	C61	C60
		上电	1	1	1	1	1	1	1	1
		/RESET&WDT 溢出	1	1	1	1	1	1	1	1
		引脚变化唤醒	P	P	P	P	P	P	P	P
N/A	IOC70	位 名称	-	-	-	C74	C73	C72	C71	C70
		上电	0	0	0	1	1	1	1	1
		/RESET&WDT 溢出	0	0	0	1	1	1	1	1
		引脚变化唤醒	P	P	P	P	P	P	P	P
N/A	IOC80 (PWMCON)	位 名称	PWM3E	PWM2E	PWM1E	-	T1EN	T1P2	T1P1	T1P0
		上电	0	0	0	0	0	0	0	0
		/RESET&WDT 溢出	0	0	0	0	0	0	0	0
		引脚变化唤醒	P	P	P	P	P	P	P	P

地址	引脚名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
N/A	IOC90 (TMRCON)	位名称	T3EN	T2EN	T3P2	T3P1	T3P0	T2P2	T2P1	T2P0
		上电	0	0	0	0	0	0	0	0
		/RESET&WDT 溢出	0	0	0	0	0	0	0	0
		引脚变化唤醒	P	P	P	P	P	P	P	P
N/A	IOCA0 (CMPCON)	位名称	-	-	-	-	-	CPOUT	COS1	COS0
		上电	0	0	0	0	0	0	0	0
		/RESET&WDT 溢出	0	0	0	0	0	0	0	0
		引脚变化唤醒	P	P	P	P	P	P	P	P
N/A	IOCB0	位名称	/PD7	/PD6	/PD5	/PD4	/PD3	/PD2	/PD1	/PD0
		上电	1	1	1	1	1	1	1	1
		/RESET&WDT 溢出	1	1	1	1	1	1	1	1
		引脚变化唤醒	P	P	P	P	P	P	P	P
N/A	IOCC0	位名称	/OD7	/OD6	/OD5	/OD4	/OD3	/OD2	/OD1	/OD0
		上电	1	1	1	1	1	1	1	1
		/RESET&WDT 溢出	1	1	1	1	1	1	1	1
		引脚变化唤醒	P	P	P	P	P	P	P	P
N/A	IOCD0	位名称	/PH7	/PH6	/PH5	/PH4	/PH3	/PH2	/PH1	/PH0
		上电	1	1	1	1	1	1	1	1
		/RESET&WDT 溢出	1	1	1	1	1	1	1	1
		引脚变化唤醒	P	P	P	P	P	P	P	P
N/A	IOCE0	位名称	WDTE	EIS	PSWE	PSW2	PSW1	PSW0	-	-
		上电	0	0	0	0	0	0	0	0
		/RESET&WDT 溢出	0	0	0	0	0	0	0	0
		引脚变化唤醒	P	P	P	P	P	P	P	P
N/A	IOCF0	位名称	CMPIE	PMW3IE	PMW2IE	PMW1IE	ADIE	EXIE	ICIE	TCIE
		上电	0	0	0	0	0	0	0	0
		/RESET&WDT 溢出	0	0	0	0	0	0	0	0
		引脚变化唤醒	P	P	P	P	P	P	P	P
N/A	IOC51 (PRD1)	位名称	PRD1[7]	PRD1[6]	PRD1[5]	PRD1[4]	PRD1[3]	PRD1[2]	PRD1[1]	PRD1[0]
		上电	0	0	0	0	0	0	0	0
		/RESET&WDT 溢出	0	0	0	0	0	0	0	0
		引脚变化唤醒	P	P	P	P	P	P	P	P



地址	引脚名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
N/A	IOC61 (PRD2)	位名称	PRD2[7]	PRD2[6]	PRD2[5]	PRD2[4]	PRD2[3]	PRD2[2]	PRD2[1]	PRD2[0]
		上电	0	0	0	0	0	0	0	0
		/RESET&WDT 溢出	0	0	0	0	0	0	0	0
		引脚变化唤醒	P	P	P	P	P	P	P	P
N/A	IOC71 (PRD3)	位名称	PRD3[7]	PRD3[6]	PRD3[5]	PRD3[4]	PRD3[3]	PRD3[2]	PRD3[1]	PRD3[0]
		上电	0	0	0	0	0	0	0	0
		/RESET&WDT 溢出	0	0	0	0	0	0	0	0
		引脚变化唤醒	P	P	P	P	P	P	P	P
N/A	IOC81 (DT1L)	位名称	DT1[7]	DT1[6]	DT1[5]	DT1[4]	DT1[3]	DT1[2]	DT1[1]	DT1[0]
		上电	0	0	0	0	0	0	0	0
		/RESET&WDT 溢出	0	0	0	0	0	0	0	0
		引脚变化唤醒	P	P	P	P	P	P	P	P
N/A	IOC91 (DT2L)	位名称	DT2[7]	DT2[6]	DT2[5]	DT2[4]	DT2[3]	DT2[2]	DT2[1]	DT2[0]
		上电	0	0	0	0	0	0	0	0
		/RESET&WDT 溢出	0	0	0	0	0	0	0	0
		引脚变化唤醒	P	P	P	P	P	P	P	P
N/A	IOCA1 (DT3L)	位名称	DT3[7]	DT3[6]	DT3[5]	DT3[4]	DT3[3]	DT3[2]	DT3[1]	DT3[0]
		上电	0	0	0	0	0	0	0	0
		/RESET&WDT 溢出	0	0	0	0	0	0	0	0
		引脚变化唤醒	P	P	P	P	P	0	P	P
N/A	IOCB1 (DT1H, 2H, 3H)	位名称	-	-	DT3[9]	DT3[8]	DT2[9]	DT2[8]	DT1[9]	DT1[8]
		上电	0	0	0	0	0	0	0	0
		/RESET&WDT 溢出	0	0	0	0	0	0	0	0
		引脚变化唤醒	P	P	P	P	P	P	P	P
N/A	IOCC1 (TMR1L)	位名称	TMR1[7]	TMR1[6]	TMR1[5]	TMR1[4]	TMR1[3]	TMR1[2]	TMR1[1]	TMR1[0]
		上电	0	0	0	0	0	0	0	0
		/RESET&WDT 溢出	0	0	0	0	0	0	0	0
		引脚变化唤醒	P	P	P	P	P	P	P	P
N/A	IOCD1 (TMR2L)	位名称	TMR2[7]	TMR2[6]	TMR2[5]	TMR2[4]	TMR2[3]	TMR2[2]	TMR2[1]	TMR2[0]
		上电	0	0	0	0	0	0	0	0
		/RESET&WDT 溢出	0	0	0	0	0	0	0	0
		引脚变化唤醒	P	P	P	P	P	P	P	P

地址	引脚名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
N/A	IOCE1 (TMR3L)	位名称	TMR3[7]	TMR3[6]	TMR3[5]	TMR3[4]	TMR3[3]	TMR3[2]	TMR3[1]	TMR3[0]
		上电	0	0	0	0	0	0	0	0
		/RESET&WDT 溢出	0	0	0	0	0	0	0	0
		引脚变化唤醒	P	P	P	P	P	P	P	P
N/A	IOCF1 (TMR1H, 2H, 3H)	位名称	-	-	TMR3[9]	TMR3[8]	TMR2[9]	TMR2[8]	TMR1[9]	TMR1[8]
		上电	0	0	0	0	0	0	0	0
		/RESET&WDT 溢出	0	0	0	0	0	0	0	0
		引脚变化唤醒	P	P	P	P	P	P	P	P
N/A	CONT	位名称	INTE	INT	TS	TE	PSTE	PST2	PST1	PST0
		上电	0	0	0	0	0	0	0	0
		/RESET&WDT 溢出	0	0	0	0	0	0	0	0
		引脚变化唤醒	P	P	P	P	P	P	P	P
0x00	R0(IAR)	位名称	-	-	-	-	-	-	-	-
		上电	U	U	U	U	U	U	U	U
		/RESET&WDT 溢出	P	P	P	P	P	P	P	P
		引脚变化唤醒	P	P	P	P	P	P	P	P
0x01	R1(TCC)	位名称	-	-	-	-	-	-	-	-
		上电	0	0	0	0	0	0	0	0
		/RESET&WDT 溢出	0	0	0	0	0	0	0	0
		引脚变化唤醒	P	P	P	P	P	P	P	P
0x02	R2(PC)	位名称	-	-	-	-	-	-	-	-
		上电	0	0	0	0	0	0	0	0
		/RESET&WDT 溢出	0	0	0	0	0	0	0	0
		引脚变化唤醒	跳到地址 0x08 或者继续执行下一条指令							
0x03	R3(SR)	位名称	IOCS	PS1	PS0	T	P	Z	DC	C
		上电	0	0	0	1	1	U	U	U
		/RESET&WDT 溢出	0	0	0	t	t	P	P	P
		引脚变化唤醒	P	P	P	t	t	P	P	P
0x04	R4(RSR)	位名称	BS7	BS6	-	-	-	-	-	-
		上电	0	0	U	U	U	U	U	U
		/RESET&WDT 溢出	0	0	P	P	P	P	P	P
		引脚变化唤醒	P	P	P	P	P	P	P	P



地址	引脚名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0x05	R5	位名称	P57	P56	P55	P54	P53	P52	P51	P50
		上电	1	1	1	1	1	1	1	1
		/RESET&WDT 溢出	1	1	1	1	1	1	1	1
		引脚变化唤醒	P	P	P	P	P	P	P	P
0x06	P6	位名称	P67	P66	P65	P64	P63	P62	P61	P60
		上电	1	1	1	1	1	1	1	1
		/RESET&WDT 溢出	1	1	1	1	1	1	1	1
		引脚变化唤醒	P	P	P	P	P	P	P	P
0x7	R7	位名称	-	-	-	P74	P73	P72	P71	P70
		上电	0	0	0	1	1	1	1	1
		/RESET&WDT 溢出	0	0	0	1	1	1	1	1
		引脚变化唤醒	P	P	P	P	P	P	P	P
0x8	R8 (AISR)	位名称	ADE7	ADE6	ADE5	ADE4	ADE3	ADE2	ADE1	ADE0
		上电	0	0	0	0	0	0	0	0
		/RESET&WDT 溢出	0	0	0	0	0	0	0	0
		引脚变化唤醒	P	P	P	P	P	P	P	P
0x9	R9 (ADCON)	位名称	VREFS	CKR1	CKR0	ADRUN	ADPD	ADIS2	ADIS1	ADIS0
		上电	0	0	0	0	0	0	0	0
		/RESET&WDT 溢出	0	0	0	0	0	0	0	0
		引脚变化唤醒	P	P	P	P	P	P	P	P
0xA	RA (ADOC)	位名称	CALI	SIGN	VOF[2]	VOF[1]	VOF[0]	-	-	-
		上电	0	0	0	0	0	0	0	0
		/RESET&WDT 溢出	0	0	0	0	0	0	0	0
		引脚变化唤醒	P	P	P	P	P	P	P	P
0xB	RB (ADDDATA)	位名称	AD11	AD10	AD9	AD8	AD7	AD6	AD5	AD4
		上电	U	U	U	U	U	U	U	U
		/RESET&WDT 溢出	U	U	U	U	U	U	U	U
		引脚变化唤醒	P	P	P	P	P	P	P	P
0xC	RC (ADDDATA1H)	位名称	-	-	-	-	AD11	AD10	AD9	AD8
		上电	0	0	0	0	U	U	U	U
		/RESET&WDT 溢出	0	0	0	0	U	U	U	U
		引脚变化唤醒	P	P	P	P	P	P	P	P

地址	引脚名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0xD	RD (ADDATA1L)	位名称	AD7	AD6	AD5	AD4	AD3	AD2	AD1	AD0
		上电	U	U	U	U	U	U	U	U
		/RESET&WDT 溢出	U	U	U	U	U	U	U	U
		引脚变化唤醒	P	P	P	P	P	P	P	P
0xE	RE (WUCR)	位名称	-	-	-	-	ADWE	CMPWE	ICWE	-
		上电	0	0	0	0	0	0	0	0
		/RESET&WDT 溢出	0	0	0	0	0	0	0	0
		引脚变化唤醒	P	P	P	P	P	P	P	P
0xF	RF (ISR)	位名称	CMP1F	PWM31F	PWM21F	PWM11F	AD1F	EX1F	IC1F	TC1F
		上电	0	0	0	0	0	0	0	0
		/RESET&WDT 溢出	0	0	0	0	0	0	0	0
		引脚变化唤醒	P	P	P	P	P	P	P	P
0x10 ~ 0x3F	R10 ~ R3F	位名称	-	-	-	-	-	-	-	-
		上电	U	U	U	U	U	U	U	U
		/RESET&WDT 溢出	P	P	P	P	P	P	P	P
		引脚变化唤醒	P	P	P	P	P	P	P	P

Legend: - : 未使用
 U: 未知
 t: 请参阅 6.5.2 节的“复位类型”表
 P: 复位前值

6.5.1.3 控制器复位方块图

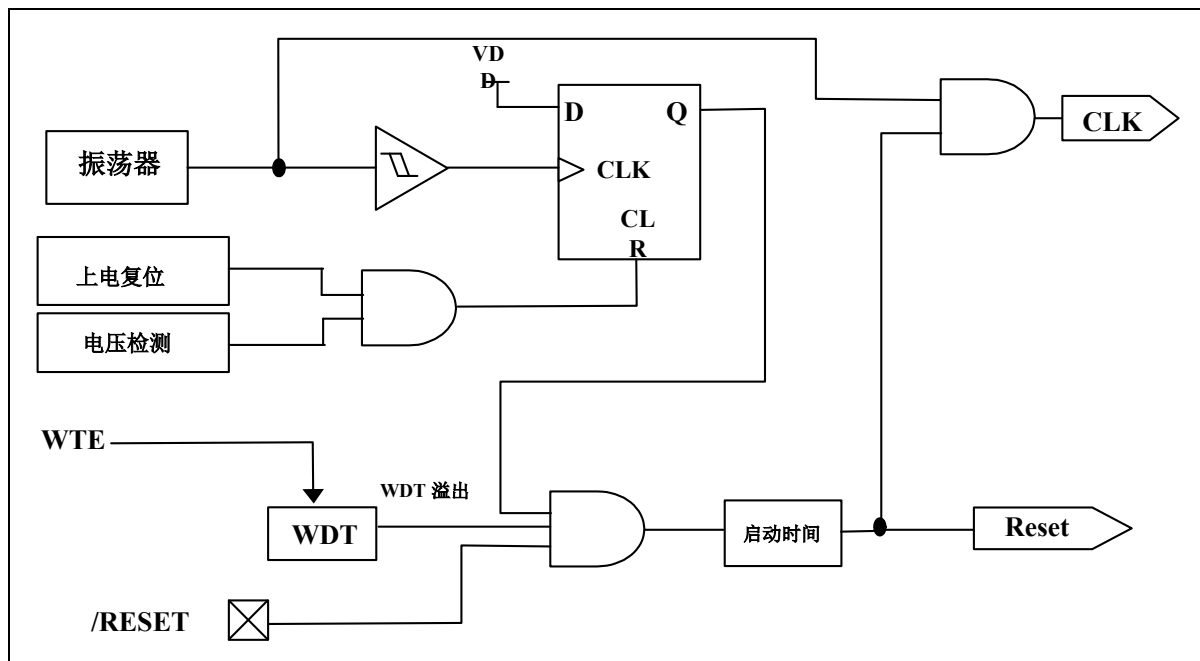


图 6-7 控制器复位结构图

6.5.2 状态寄存器的T和P状态

复位状态由以下情况产生：

1. 上电复位
2. /RESET引脚输入“低电平”
3. WDT溢出（若使能）

下表中的T和P值用于检查系统的复位类型。

复位类型	T	P
上电	1	1
在运行模式下/RESET 引脚复位	*P	*P
在休眠模式/RESET 引脚唤醒	1	0
在运行模式下 WDT 溢出	0	*P
在休眠模式下 WDT 溢出唤醒	0	0
在休眠模式下，引脚状态改变唤醒	1	0

*P: 复位前的状态

复位事件发生后对T和P状态的影响如下：

事件	T	P
上电	1	1
WDTC 指令	1	1
WDT 溢出	0	*P
SLEP 指令	1	0
在休眠中引脚状态改变唤醒	1	0

*P: 复位前的初值

6.6 中断

EM78P418N有6种中断方式：

1. TCC溢出中断
2. Port 6引脚输入状态改变中断
3. 外部中断[(P50, /INT) 引脚]
4. AD转换完成
5. 在PWM模式中TMR1/TMR2/TMR3分别与PRD1/PRD2/PRD3相匹配
6. 比较器输出状态改变（仅对于EM78P418N-20Pin和EM78P418N-24Pin）

在Port 6输入状态改变使能前，读Port 6端口状态(例如：“MOV R6, R6”)是必要的。当引脚状态改变时，每个Port 6引脚都具备这个功能。输出引脚，包括作为/INT的P50引脚，不具备此功能。当通过执行SLEP指令使控制器进入休眠模式前，Port 6输入状态改变功能被使能，Port 6 输入状态改变中断将EM78P418N从休眠模式唤醒。

唤醒状态发生后，如果全局中断禁止，控制器将执行随后的程序。如果中断使能，将进入中断向量008H。

外部中断有一个数字噪声抑制电路。如果脉冲低于8个系统时钟，将作为干扰信号清除。边沿选择尽可能使用/INT引脚。数字噪音的防止请查阅Word 1 中位 8~7 (6.14.2节, 代码选用寄存器(Word 1)) 部分。

RF寄存器是中断状态寄存器，在相应的标志位中记录了中断请求的情况。IOCF0寄存器是中断屏蔽状态寄存器。全局中断由ENI指令使能中断，由DISI指令禁止中断。当其中的一个中断（使能）产生时，下一条指令由中断地址008H取出。一旦进入中断程序，可轮流检测RF寄存器的标志位决定中断源。在离开中断程序前由指令将中断标志位清除，以免重复中断。

当有中断请求时，不管其相应中断使能位的状态如何或者是否执行了ENI指令使能全局中断，中断状态寄存器（RF）中的相应标志位（ICIF位除外）都将被置1。值得注意的是，RF的结果是由RF和IOCF0逻辑与的结果（参见下图）。RETI指令结束中断程序并使能全局中断（ENI指令执行）。

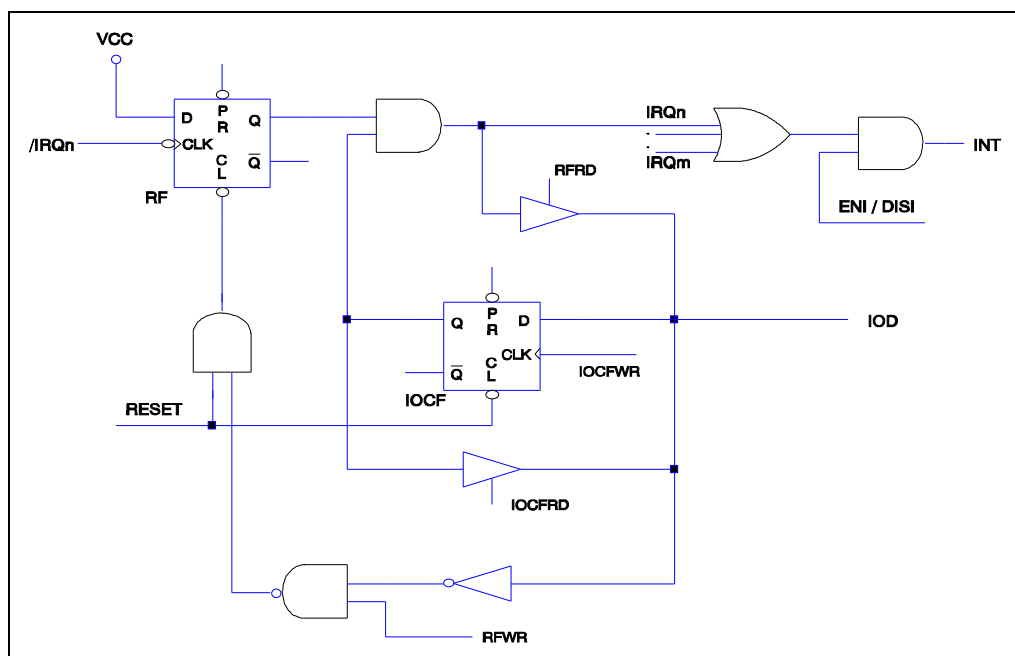


图 6-8 中断输入电路

6.7 模拟数字转换器(ADC)

AD转换电路包括一个8位模拟多路器，3个控制寄存器(AISR/R8, ADCON/R9, & ADOC/RA)，3个数据寄存器(ADDATA1/RB, ADDATA1H/RC, & ADDATA1L/RD) 和1个带12位精度的AD转换器，其功能图如下所示。模拟参考电压(Vref)和模拟地由不同的引脚接入。

ADC 模块利用逐次逼近的方式将未知的模拟信号转换为数字值，结果存入 ADDATA, ADDATA1H 和 ADDATA1L 中。输入通道被模拟输入多路器经 ADCON 寄存器选择。接入外部 VREF 比接入内部 VDD 的结果更为精确。

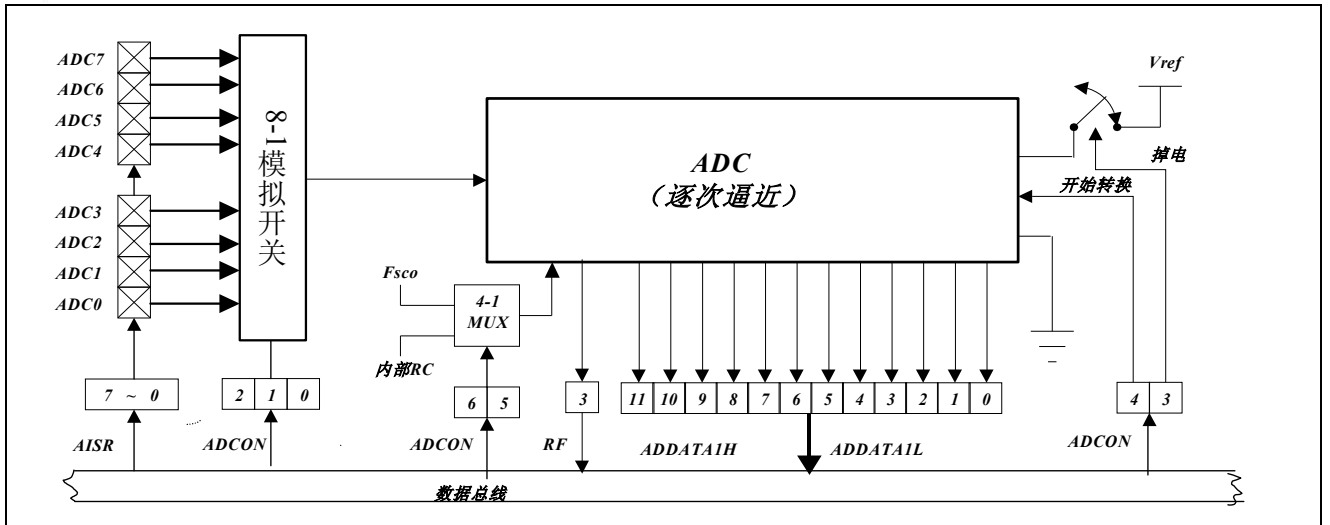


图 6-9 AD 转换器功能图

6.7.1 ADC控制寄存器 (AISR/R8, ADCON/R9, ADOC/RA)

6.7.1.1 R8 (AISR: ADC 输入选择寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
符号	ADE7	ADE6	ADE5	ADE4	ADE3	ADE2	ADE1
*初值	0	0	0	0	0	0	0

AISR 寄存器定义Port6引脚分别作为模拟输入或数字输出端口。

Bit 7 (ADE7): P67引脚AD转换使能位

- 0 = ADC7禁止, P67设置为I/O引脚
- 1 = ADC7使能, 该引脚作为模拟输入引脚

Bit 6 (ADE6): P66引脚AD转换器使能位

- 0 = ADC6禁止, P66设置为I/O引脚
- 1 = ADC6使能, 该引脚作为模拟输入引脚

Bit 5 (ADE5): P65引脚AD转换器使能位

- 0 = ADC5禁止, P65设置为I/O 引脚
- 1 = ADC5使能, 该引脚作为模拟输入引脚

Bit 4 (ADE4): P64引脚AD转换器使能位

- 0 = ADC4禁止, P64设置为I/O 引脚
- 1 = ADC4使能, 该引脚作为模拟输入引脚

Bit 3 (ADE3): P63引脚AD转换器使能位

0 = ADC3禁止, P63设置为I/O 引脚

1 = ADC3使能, 该引脚作为模拟输入引脚

Bit 2 (ADE2): P62引脚AD转换器使能位

0 = ADC2禁止, P62设置为I/O 引脚

1 = ADC2使能, 该引脚作为模拟输入引脚

Bit 1 (ADE1): P61引脚AD转换器使能位

0 = ADC1禁止, P61设置为I/O 引脚

1 = ADC1使能, 该引脚作为模拟输入引脚

Bit 0 (ADE0): P60引脚AD转换器使能位

0 = ADC0禁止, P60设置为I/O 引脚

1 = ADC1使能, 该引脚作为模拟输入引脚

注意

当P60/ADC0设置为模拟输入或数字I/O时, 注意IOCA0控制寄存器的COS1和COS0控制位的优先级。比较器/OP的选择位见6.2.6节表所示。

P60/ADC0/CO 引脚优先级如下:

P60/ADE0/CO 优先级		
高	中	低
CO	ADC0	P60

6.7.1.2 R9 (ADCON: ADC 控制器)

Bit	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
符号	VREFS	CKR1	CKR0	ADRUN	ADPD	ADIS2	ADIS1	ADIS0
*初值	0	0	0	0	0	0	0	0

注意: *初值: 上电复位初值

ADCON 寄存器控制AD转换操作并决定当前所使用的引脚。

Bit 7(VREFS): ADC的Vref 输入源

0 = ADC的Vref 引脚与VDD相连 (默认值), P53/VREF 执行P53功能

1 = ADC的Vref 引脚与P53/VREF相连

注意

P53/PWM3/VREF 引脚不能同时应用于PWM3和VREF。如果P53/PWM3/VREF 设置为VREF模拟输入引脚，那么PWM3E必须设置“0”。

P53/PWM3/VREF 引脚优先级如下：

P53/PWM3/VREF 引脚优先级		
高	中	低
VREF	PWM3	P53

Bit 6 ~ Bit 5 (CKR1 ~ CKR0): ADC振荡时钟预分频比

00 = 1:16 (默认值)

01 = 1: 4

10 = 1: 64

11 = 1: WDT 环形电路振荡器频率

CKR1:CKR0	工作模式	最大工作频率
00	Fosc/16	4MHz
01	Fosc/4	1 MHz
10	Fosc/64	16MHz
11	内部 RC	-

Bit 4 (ADRUN): ADC 开始运行

0 = 转换完成后清零。该位不能由软件清零。

1 = AD转换开始。该位可由软件设置。

Bit 3 (ADPD): ADC 省电模式

0 = 关闭参考电阻以省电，即使CUP在运行状态。

1 = ADC运行模式

Bit 2 ~ Bit 0 (ADIS2 ~ ADIS0): 模拟输入选择

000 = AN0/P60

001 = AN1/P61

010 = AN2/P62

011 = AN3/P63

100 = AN4/P64

101 = AN5/P65

110 = AN6/P66

111 = AN7/P67

在ADIF位和ADRUN位同时为低电平时，这几个位方可改变。

6.7.1.3 RA (ADOC: ADC 偏移校准寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
CALI	SIGN	VOF[2]	VOF[1]	VOF[0]	"0"	"0"	"0"

Bit 7 (CALI): ADC偏移校准使能位

0 = 禁止ADC校准

1 = 使能ADC校准

Bit 6 (SIGN): 偏移电压极性

0 = 负电压

1 = 正电压

Bit 5 ~ Bit 3 (VOF[2] ~ VOF[0]): 偏移电压位

VOF[2]	VOF[1]	VOF[0]	EM78P418N	ICE418N
0	0	0	0LSB	0LSB
0	0	1	2LSB	1LSB
0	1	0	4LSB	2LSB
0	1	1	6LSB	3LSB
1	0	0	8LSB	4LSB
1	0	1	10LSB	5LSB
1	1	0	12LSB	6LSB
1	1	1	14LSB	7LSB

Bit 2 ~ Bit 0: 未使用，读取为“0”

6.7.2 ADC数据寄存器 (ADDATA/RB, ADDATA1H/RC, ADDATA1L/RD)

当AD转换完成后，结果载入ADDATA, ADDATA1H 和 ADDATA1L 寄存器中。ADRUN 位被清零，ADIF位被置1。

6.7.3 ADC 采样时间

逐次逼近的AD转换器的准确性，线性和速度跟AD转换器（ADC）和比较器的特性相关。源电阻和内部采样电阻直接影响到采样保持电容充电所需时间。应用程序控制采样时间以满足特定精度的需求。总而言之，在电阻模拟源下程序等待时间为 $2\mu\text{s}/K\Omega$ ，在低电阻源下程序至少等待 $2\mu\text{s}$ 。在 $V_{\text{dd}}=5\text{V}$ ，模拟源的最大推荐电阻是 $10\text{K}\Omega$ 。模拟通道选定后，在转换开始前，必须满足所需的等待时间。

6.7.4 AD转换时间

根据指令周期，CKR1和CKR0用于选择转换时间(Tct)。这允许MCU运行于最大工作频率，对AD转换精度毫无影响。对于EM78P418N而言，转换时间约为 $4\mu\text{s}/\text{位}$ 。Tct与最大工作频率的关系见下表所示：

CKR1:CKR0	工作模式	最大工作频率	最大转换比率/位	最大转换比率
00	Fosc/16	4MHz	250kHz (4 μ s)	15*4 μ s=60 μ s (16.7kHz)
01	Fosc/4	1MHz	250kHz (4 μ s)	15*4 μ s=60 μ s (16.7kHz)
10	Fosc/64	16MHz	250kHz (4 μ s)	15*4 μ s=60 μ s (16.7kHz)
11	内部 RC	-	14kHz (71 μ s)	15*71 μ s=1065 μ s (0.938kHz)

注意

- 引脚不用于模拟输入引脚时可作为通用输入或输出引脚。
- 在转换期间，不执行输出指令以确保所有引脚的精度。

6.7.5 休眠期间ADC的运行

为获得更高精度和减少功耗，AD转换可以在休眠模式下运行。当执行SLEP指令后，除振荡器、TCC、定时器1、定时器2、定时器3和AD转换仍在工作的外，其他系统将停止运行。

决定AD转换完成的标志：

1. R9的ADRUN 位清零
2. 程序由AD转换唤醒(在休眠期间,程序仍处于运行状态)

当AD转换完成后,其结果反馈到ADDATA, ADDATA1H和 ADDATA1L寄存器中。如果ADWE使能，系统将会唤醒。否则，无论ADPD位处于什么状态，AD转换被关闭。

6.7.6 编程步骤事项

6.7.6.1 编程步骤

遵循以下步骤，从ADC中获得数据：

1. 在R8 (AISR) 寄存器写入8位 (ADE7: ADE0)，以定义R6的特性 (数字I/O, 模拟通道, 或参考电压引脚)
2. 写入R9/ADCON寄存器以设置AD模块:
 - a) 选用ADC输入通道 (ADIS2:ADIS0)
 - b) 定义AD转换时钟比率(CKR1:CKR0)
 - c) 选择ADC的VREFS输入源
 - d) 将ADPD位置1开始采样
3. 若启用唤醒功能，设置ADWE位
4. 若启用中断功能，设置ADIE位
5. 若启用中断功能，写入“ENI”指令
6. 设置ADRUN位为1
7. 写入“SLEP”指令或循环检测
8. 等待唤醒或ADRUN位被清零

9. 读取ADDATA 或ADDATA1H 和 ADDATA1L转换数据寄存器的值。如果ADC输入通道此时改变，ADDATA, ADDATA1H, 和ADDATA1L的值清零。
10. 中断标志位（ADIF）清零
11. 对于下一次转换，需要执行步骤1和步骤2。在下次采样前至少等待2 Tct 时间。

注意

为获得精确的采样值，在AD转换过程中，需要在I/O引脚上传输数据。

6.7.6.2 程序示例

A. 定义通用寄存器

```
R0==0           ;间接寻址
PSW==3         ;状态寄存器
PORT5==5
PORT6==6
RE==0XE       ;唤醒控制寄存器
RF==0XF       ;中断状态寄存器
```

B. 定义控制寄存器

```
IOC50 == 0X5       ; Port 5控制寄存器
IOC60 == 0X6       ; Port 6控制寄存器
C_INT== 0XF       ; 中断控制寄存器
```

C. 定义ADC控制寄存器

```
ADDATA == 0xB     ; ADC转换结果
AISR == 0x08     ; ADC 输入选择
ADCON == 0x9     ; 7   6   5   4   3   2   1   0
                  ; VREFS CKR1 CKR0 ADRUN ADPD ADIS2 ADIS1 ADIS0
```

D. 定义ADCON寄存器中的位

```
ADRUN == 0x4     ; ADC 运行控制位
ADPD == 0x3     ; ADC电源控制位
```

E. 程序开始

```
ORG 0           ; 复位地址
JMP INITIAL    ;
ORG 0x08       ; 中断向量
; (User program section)
CLR RF         ; 清 ADIF 位
BS ADCON, ADRUN ; AD转换开始

RETI
INITIAL:
MOV A, @0B0000001 ; P60 定义为输入
```

```

MOV AISR,A
MOV A,@0B00001000           ; P60 作为AD输入通道 打开 AD 电源

MOV ADCON,A                 ; P60 作为输入 选择时钟 fosc/16

En_ADC:
MOV A, @0BXXXXXXXX1        ; P60 作为输入

IOW PORT6                   ;其它口的设置取决于应用
MOV A, @0BXXXXX1XXX        ;使能 ADWE 唤醒

MOV RE,A
MOV A, @0BXXXXX1XXX        ; 使能 AD中断

IOW C INT
ENI                           ; 开总中断
BS ADCON, ADRUN             ; AD开始转换
                           ;如果使能中断下面三行可以被忽略

POLLING:
JBC ADCON, ADRUN           ; 检测 ADRUN位

JMP POLLING                ; ADRUN 为0 AD转换完成

;
;
; (User program section)
;

```

6.8 PWM (脉冲宽度调制器)

6.8.1 概述

在PWM模式中，PWM1, PWM2, 和 PWM3引脚产生精度高达10位的脉冲宽度调制输出（结构功能图如下所示）。一个PWM输出包含一个周期和一个占空比，它保持输出高。PWM的频率是其周期的倒数，图6-11（PWM输出周期）描述了周期与占空比的关系。

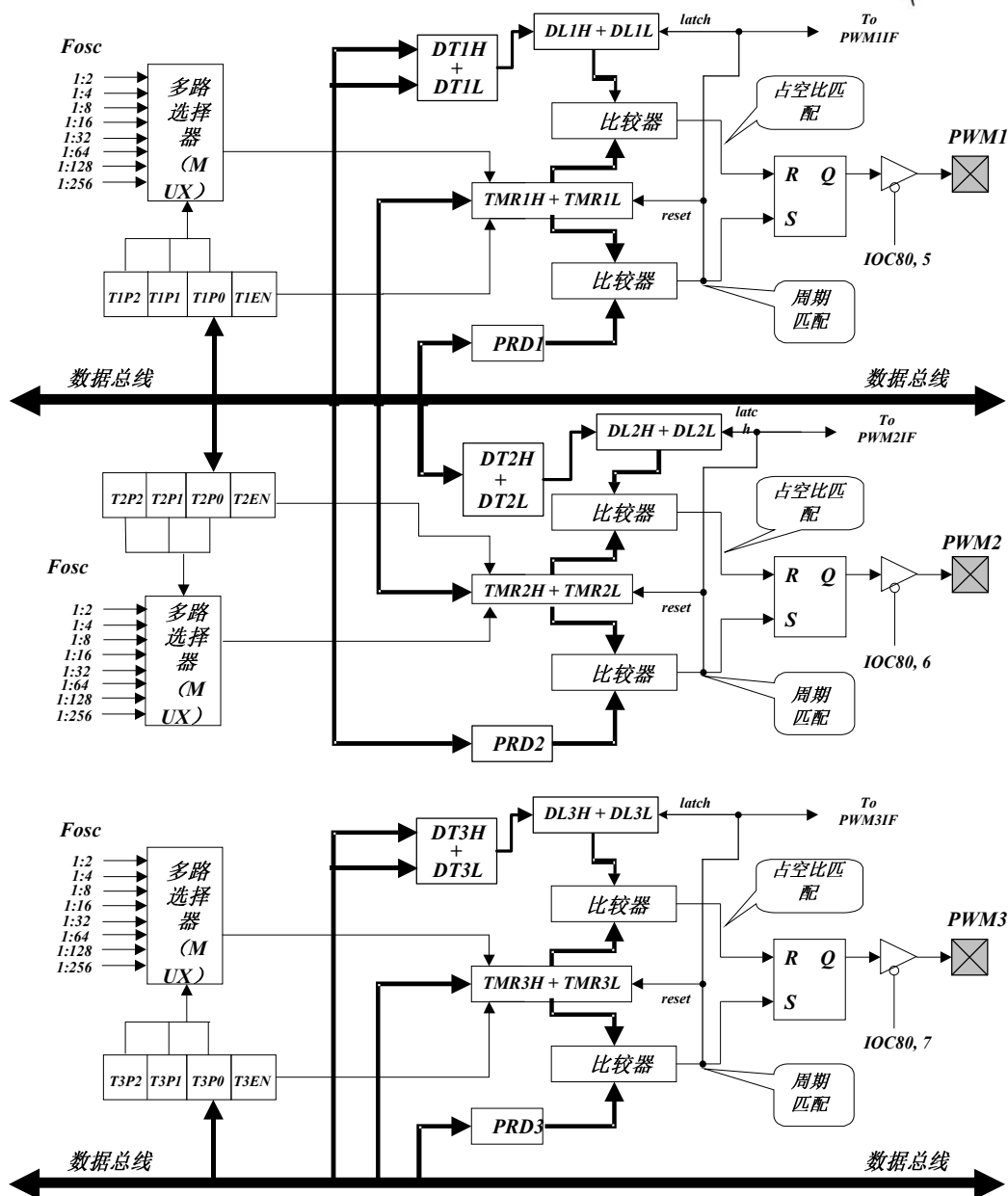


图 6-10 3个PWM的结构功能图

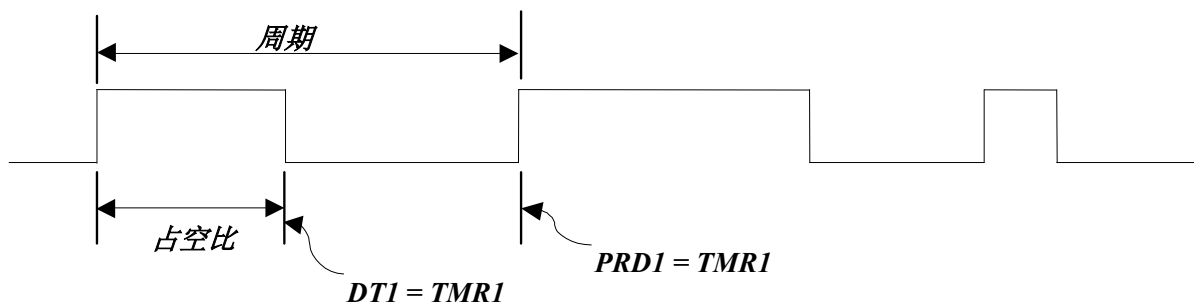


图. 6-11 PWM 输出周期

6.8.2 累加定时器/计数器(TMRX: TMR1H/TWR1L, TMR2H/TWR2L, 或 TMR3H/TWR3L)

TMRX是带有预分频可编程的10位时钟计数器。它们设置为PWM模式的波特率发生器。TMRX为只读。若使用,可通过将T1EN位[IOC80<3>], T2EN位 [IOC90<6>] 或 T3EN位 [IOC90<7>] 设置为零, 关闭转换电源。

6.8.3 PWM周期 (PRDX: PRD1 或 PRD2)

PWM周期由写入PRDX寄存器来定义。当TMRX寄存器的值与PRDX寄存器的值相等时, 在下个增量循环周期会产生以下事件:

- TMRX被清零
- PWMX引脚设置为1
- PWM占空比由DT1/DT2/DT3 锁存至DL1/DL2/DL3。

注意

若占空比为“0”时, PWM输出不能设置。

- PWMXIF设置为“1”

以下公式描述了如何计算PWM周期:

$$\text{PERIOD} = (\text{PRDX} + 1) * 4 * (1/\text{Fosc}) * \text{CLKS}/2 * (\text{TMRX prescale value})$$

例如:

PRDX=49; Fosc=4MHz; CLKS bit of Code Option Register =0 (2 oscillator periods); TMRX (0,0,0)=1:2, then PERIOD=(49 + 1) * 4 * (1/4M) * 2/2 * 2 =100us

6.8.4 PWM占空比 (DTX: DT1H/DT1L, DT2H/DT2L 和 DT3H/DT3L; DLX: DL1H/DL1L, DL2H/DL2L and DL3H/DL3L)

PWM占空比由写入DTX寄存器来定义，当TMRX清零时由DTX锁存入DLX。当DLX与TMRX相等时，PWMX引脚被清零。DTX随时可载入。然而，只有当DLX的当前值等于TMRX时，其值才锁存至DLX。

以下公式描述如何计算PWM占空比：

$$\text{Duty Cycle} = (\text{DTX}) * (1/\text{Fosc}) * \text{CLKS}/2 * (\text{TMRX prescale value})$$

例如：

DTX=10; Fosc=4MHz; CLKS bit of Code Option Register =0 (2 oscillator periods); TMRX(0,0,0)=1:2, then Duty Cycle=10 * (1/4M) * 2/2 * 2 =5us

6.8.5 比较器X

匹配发生时，输出状态改变，同时设置TMRXIF标志位。

6.8.6 PWM 编程过程/步骤

将PWM周期载入PRDX

1. 将PWM占空比载入DTX。
2. 如需要，写入IOCF0使能中断功能。
3. 通过写入IOC80一个期望值，设置PWMX引脚为输出。
4. 载入IOC51一个期望值设置TMRX预分频比，并将PWMX和TMRX使能。

6.9 定时器

6.9.1 概述

Timer 1 (TMR1), Timer 2 (TMR2), 和 Timer 3 (TMR3) (TMRX) 是带预分频可编程的10位时钟计数器。它们用于PWM模块作为波特率时钟发生器。TMRX为只读。在休眠模式下AD转换停止，定时器1 (Timer 1)、定时器2 (Timer 2) 和定时器3 (Timer 3) 将停止运行。然而，在休眠模式下同时运行AD转换，定时器1 (Timer 1)、定时器2 (Timer 2) 和定时器 (Timer 3) 将继续运行。

6.9.2 功能描述

下图为TMRX的功能框图。各信号和功能块如下图所示：

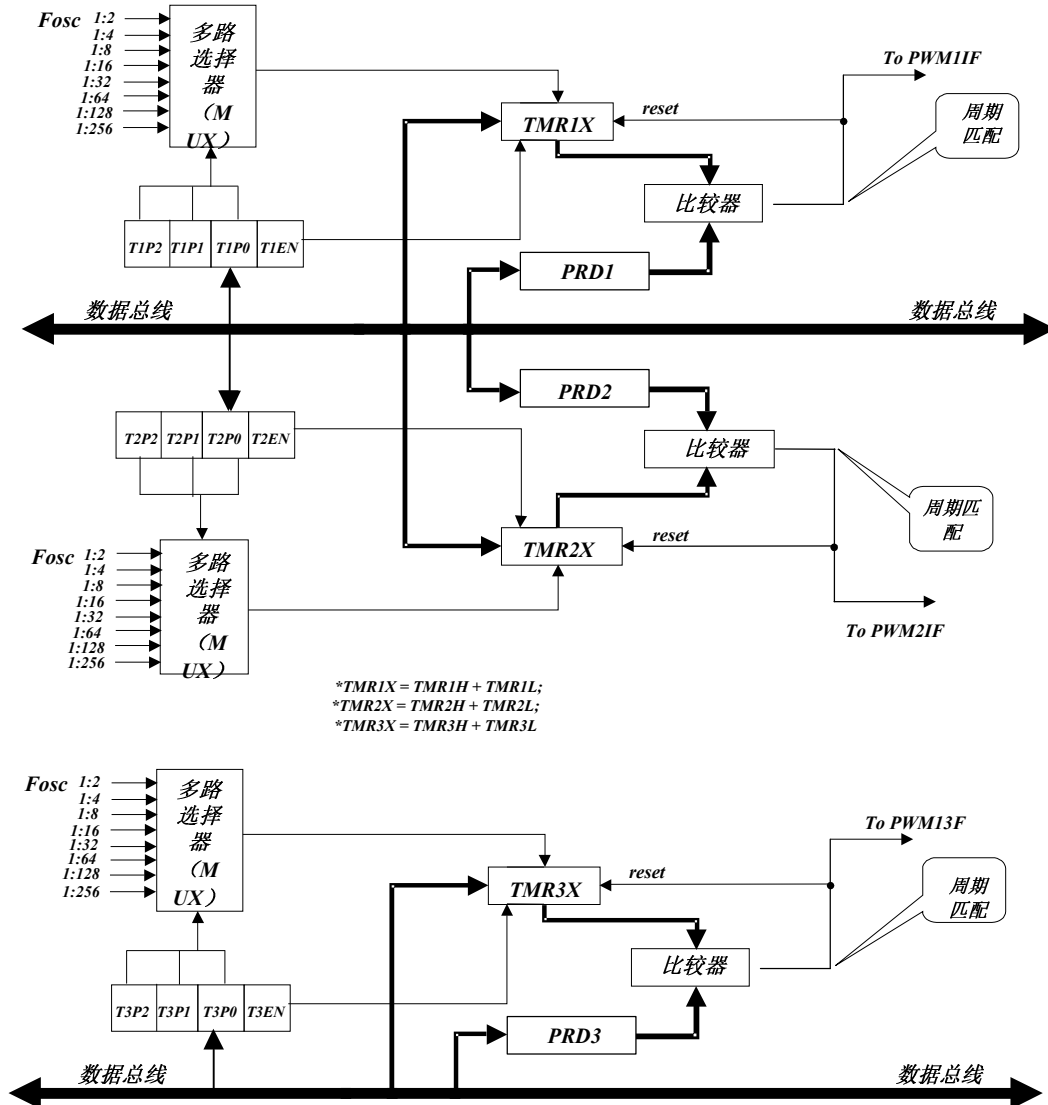


图 6-12 TMRX 功能图

Fosc: 输入时钟

预分频比(T1P2, T1P1 和 T1P0 / T2P2, T2P1 和 T2P0 / T3P2, T3P1 和 T3P0): 1:2, 1:4, 1:8, 1:16, 1:32, 1:64, 1:128, 和 1:256的选项由TMRX定义。任何形式的复位产生时都被清零。

TMR1X, TMR2X and TMR3X (TMR1H/TWR1L, TMR2H/TMR2L, & TMR3H/TMR3L):
 TIMERX寄存器, TMRX自动加1, 直到其值与PRDX匹配时复位为1 (默认值)。
PRDX (PRD1, PRD2 and PRD3):
 PWM 周期寄存器。

Comparator X (Comparator 1 and Comparator 2):
 匹配发生时, TMRX复位。同时, TMRXIF标志位置1。

6.9.3 相关寄存器编程

相关的寄存器定义TMRX见下表。必须注意的是，如果它们的相关寄存器TMRXs在使用时，PWMX位必须禁止。也就是，PWMCON寄存器的位7~位5必须设置为“0”。

6.9.3.1 TMR1, TMR2 和 TMR3 的相关控制寄存器

地址	引脚名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
IOC80	PWMCON/IOC80	PWM3E	PWM2E	PWM1E	“0”	T1EN	T1P2	T1P1	T1P0
IOC90	TMRCON/IOC90	T3EN	T2EN	T3P2	T3P1	T3P0	T2P2	T2P1	T2P0

6.9.4 定时器编程过程/步骤

1. 将定时器周期载入PRDX
2. 若需要，写入IOCF0将中断功能使能
3. 载入一个期望值到PWMCON和TMRCON，将TMRX使能和将PWMX禁止

6.10 比较器

EM78P418N 拥有一个包含两个模拟输入和一个输出的比较器。在休眠模式下，可以利用比较器将EM78P418N唤醒。比较器的原理图描述如下所示。

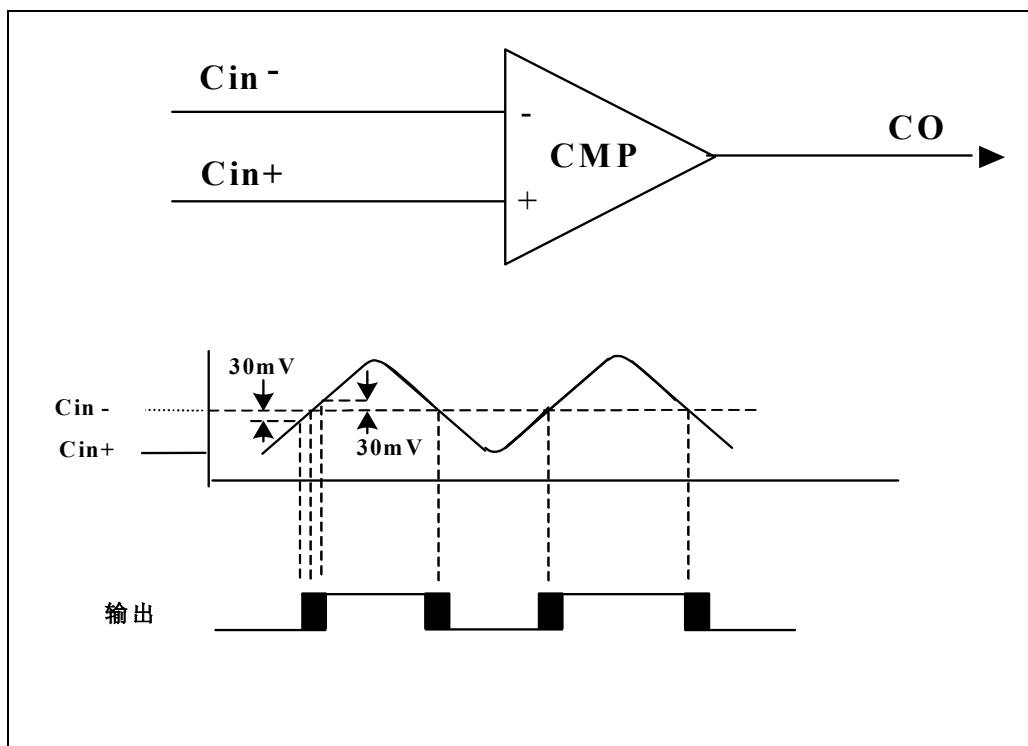


图 6-13 比较器电路图和工作模式

6.10.1 外部参考信号

当前的模拟信号Cin-与Cin+相比较，比较器的数字输出(CO)根据以下注意事项进行调整：

注意

- 参考信号电压必须介于Vss和Vdd之间
- 参考电压可用于比较器的其中一个引脚
- 极值检测器应用可为同一参考信号
- 比较器可运行于相同或不同的参考源

6.10.2 比较器输出

- 比较器的结果存储于IOCA0寄存器的CMPOUT位中。
- 通过程序将IOCA0寄存器的位1，位0 <COS1, COS0> 设置为<1, 0>将比较器的输出送到CO (P60)。见6.2.6节IOCA0 (CMPCON: 比较控制寄存器P)的比较器/OP选择位的功能描述。

注意

- P60/ADE0/CO引脚的CO和ADE0功能不能同时使用
- P60/ADE0/CO引脚的优先级如下：

P60/ADE0/CO 优先级		
高	中	低
CO	ADE0	P60

比较器的输出功能图如下。

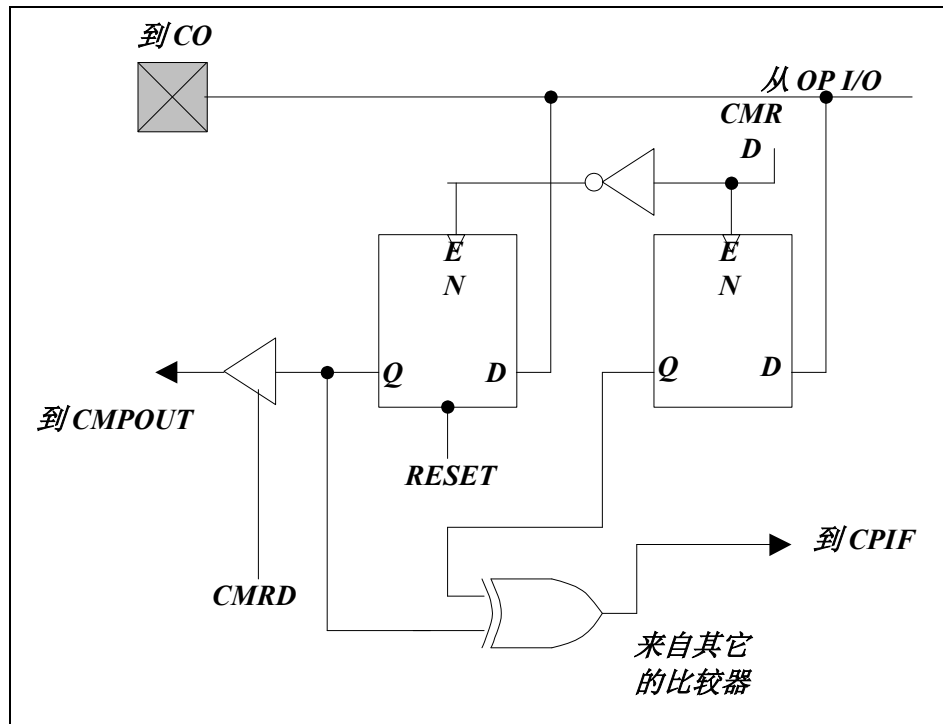


图 6-14 比较器输出结构

6.10.3 用比较器作运算放大器使用

如果在比较器的输入与输出端外接一个反馈电阻，比较器可用作运算放大器。在这种情况下，可通过将IOCA0寄存器的位1, 位0<COS1, COS0>分别设置为<1, 1>，禁止施密特触发器以省电。请参考6.2.6节，IOCA0 (CMPCON: 比较控制寄存器)比较器/OP选择位的功能描述。

6.10.4 比较器中断

- 必须将CMPIE (IOCF0.7)使能并通过“ENI”指令，以使中断生效
- 比较器的输出引脚状态改变时，中断产生
- 实际的引脚状态的变化可通过读取IOCA0寄存器的位2 CMPOUT的值
- 比较器的中断标志位CMPIF (RF.7), 只能由软件清零。

6.10.5 从休眠状态唤醒

- 若使能，即使处于休眠模式，比较器和中断的功能仍在持续。
- 如果失去匹配，中断将从休眠模式唤醒。
- 为维持能量，功耗必须考虑在内。
- 如果休眠模式下不需要该项功能，应在进入休眠模式前关闭比较器。

6.11 振荡器

6.11.1 振荡器模式

EM78P418N 可在四种不同的振荡器模式下工作，如高频晶振模式(HXT)，低频晶振模式(LXT)，外部RC振荡器模式(ERC)，和内部RC振荡模式(IRC)。通过在代码寄存器的OSC2, OCS1, and OSC0中编程，选择其中的一种振荡器模式。

由OSC2, OCS1 和 OSC0定义的振荡器模式，如下所述。

振荡器模式	OSC2	OSC1	OSC0
ERC ¹ (内部 RC 振荡模式); P54/OSCO 引脚设置为 P54	0	0	0
ERC ¹ (外部 RC 振荡模式); P54/OSCO 引脚设置为 OSCO	0	0	1
IRC ² (内部 RC 振荡模式); P54/OSCO 引脚设置为 P54	0	1	0
IRC ² (内部 RC 振荡模式); P54/OSCO 引脚设置为 OSCO	0	1	1
LXT ³ (低频晶振振荡模式)	1	1	0
HXT ³ (高频晶振振荡模式) (默认值)	1	1	1

注意

从睡眠2模式唤醒之后，WDT自动使能。WDT从睡眠2模式唤醒的使能/禁止操作应该由软件定义。在HXT和LXT之间暂态点的系统频率为400kHz。

- 1** 在 ERC 模式下，OSCI用作晶振引脚， OSCO/P54由代码选项Word 0的位6~位4 定义。
- 2** 在 IRC 模式下，P55作为通用I/O引脚。 OSCO/P54由代码选项Word 0的位6~位4 定义。
- 3** 在 LXT 和HXT 模式， OSCI and OSCO 用做振荡器的引脚。这些引脚不能定义位通用I/O 引脚。

在不同的VDD下，晶振/谐振器的最大工作频率如下：

条件	电源电压 VDD	最大频率 (MHz)
2 个时钟周期	2.3	4
	3.0	8
	5.0	20

6.11.2 晶体振荡/陶瓷谐振器（晶体）

EM78P418N 可以由OSCO引脚输入外部时钟驱动，插图如下。

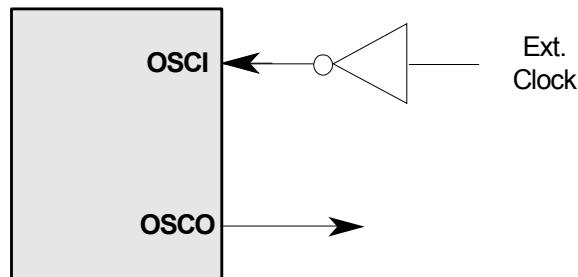


图 6-15 外部时钟输入电路

大多数应用情况下, OSCI 引脚和OSCO 引脚连接晶体或是陶瓷谐振器来产生振荡。图 6-16为电路图。此类电路适用于 HXT模式和 LXT模式。

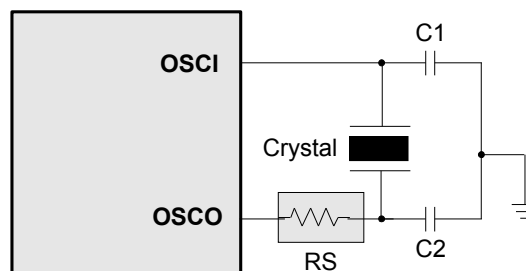


Figure. 6-16 Crystal/Resonator Circuit

C1,C2的推荐值如下表, 每个谐振器有自己的特性, 用户应根据谐振器规格选择C1,C2的合适值。串联电阻RS对AT切片晶体和低频模式是必需的。

晶体振荡或陶瓷谐振器电容选用指南:

振荡器类型	频率模式	频率	C1 (pF)	C2 (pF)
陶瓷振荡器	HXT	455kHz	100~150	100~150
		2.0 MHz	20~40	20~40
		4.0 MHz	10~30	10~30
晶体振荡器	LXT	32.768kHz	25	15
		100kHz	25	25
		200kHz	25	25
	HXT	455kHz	20~40	20~150
		1.0 MHz	15~30	15~30
		2.0 MHz	15	15
		4.0 MHz	15	15

6.11.3 外部RC振荡模式

在一些不需要精确计时的应用中,使用RC振荡(如图6-17)可节省成本。然而应当注意到RC的振荡频率受电压,电阻值(Rext),电容值(Cext)甚至工作温度影响。而且由于制造工艺的不同,不同的芯片频率也略有差异。

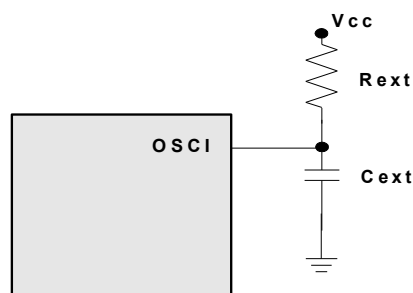


图6-17 外部RC振荡模式电路

为了获得稳定的系统频率,电容值不应低于20pF,电阻值不应大于1MΩ。如果不能保证在这个范围,频率很容易受噪声,湿度,漏电流的影响。

在RC模式中,电阻越小,频率越大。相反,Rext越小,例如1KΩ,由于NMOS不能正确将电容放电,振荡器振荡将变得不稳定。

基于以上原因,必须牢记操作电压,工作温度,RC振荡器的元件,封装形式,PCB布线都会对系统的频率有影响。

RC 振荡频率:

Cext	Rext	Fosc 平均值 5V, 25°C	Fosc 平均值 3V, 25°C
20 pF	3.3k	3.5 MHz	3.2 MHz
	5.1k	2.5 MHz	2.3 MHz
	10k	1.30 MHz	1.25 MHz
	100k	140 kHz	140 kHz
100 pF	3.3k	1.27 MHz	1.21 MHz
	5.1k	850 kHz	820 kHz
	10k	450 kHz	450 kHz
	100k	48 kHz	50 kHz
300 pF	3.3k	560 kHz	540 kHz
	5.1k	370 kHz	360 kHz
	10k	196 kHz	192 kHz
	100k	20 kHz	20 kHz

注意: ¹: 以直插封装形式测量
²: 这些值仅供设计参考
³: 频率偏差大约在 $\pm 30\%$

6.11.4 内部 RC 振荡模式

EM78P418N有一个通用的内部RC模式，默认频率是 4MHz。内部振荡模式还有其他频率 (1MHz, 8MHz, 和 455kHz) 可以通过代码选项 (Word 1) RCM1, RCM0设置。下表列出了内部RC频率在电压，温度，制程下的漂移。

内部 RC 漂移比率(Ta=25°C, VDD=5V±5%, VSS=0V)

内部 RC 频率	漂移比率			
	温度 (-40°C~+85°C)	电压(2.3V~5.5V)	制程	Total
4MHz	±10%	± 5%	± 4%	±19%
8MHz	±10%	± 6%	± 4%	±20%
1MHz	±10%	± 5%	± 4%	±19%
455kHz	±10%	± 5%	± 4%	±19%

注意: 理论值仅供参考，实际值跟实际制程有关。

6.12 上电探讨

在提供电压稳定之前，任何微控制器不能保证开始正常工作。

EM78P418N有一个检测电压 1.7V 到 1.9V的片内上电电压检测器(POVD)。电路中减少了外部复位电路。如果电压上升足够快(时间低于50 ms)，它将正常工作。然而在要求严格的应用下，仍然需要附加的外部电路来协助解决上电问题。

6.12.1 外部上电复位电路

图 6-18 的电路为外部 RC 产生复位脉冲的电路。脉冲宽度（时间常数）应保持足够长的时间使 VDD 达到最小工作电压。这个电路应用在电源电压上升时间比较慢的情况。

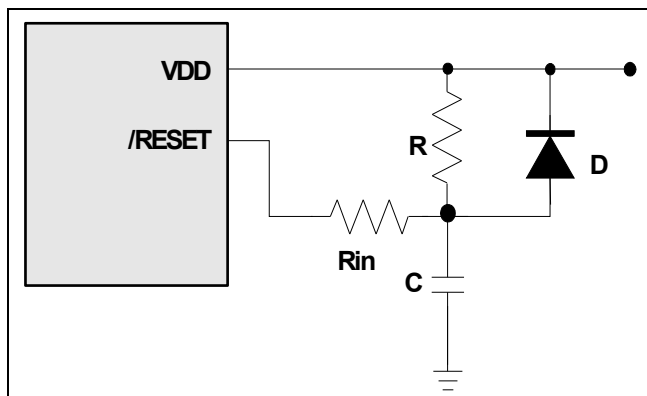


图 6-18 外部上电复位电路

因为 /RESET 引脚上的漏电流大约 $\pm 5\mu\text{A}$ ，所以建议 R 值不应大于 40K。这种方法使复位引脚上的电压低于 0.2V。二极管 (D) 在掉电时作为短路回路，电容 C 将迅速充分放电，限流电阻 Rin 防止大电流或 ESD 进入复位引脚。

6.12.2 残留电压保护

更换电池时，单片机的电源 VDD 断开，但仍然存在残留电压。残留电压可能小于最小工作电压，但不为 0。这样将引起不正常复位。图 6-16 和图 6-20 为残留电压的保护电路。

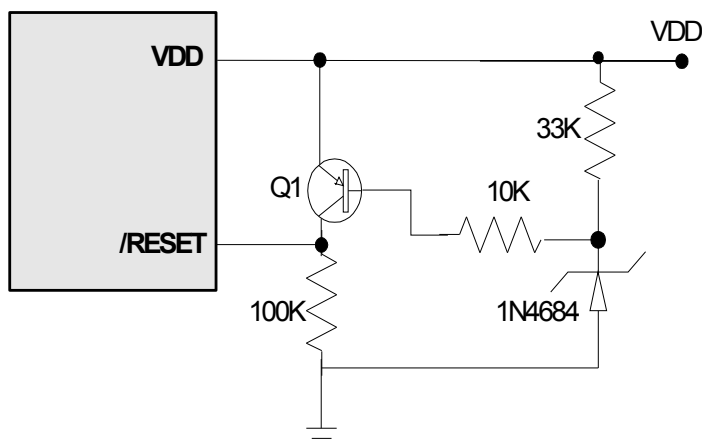


图 6-19 残留电压保护电路1

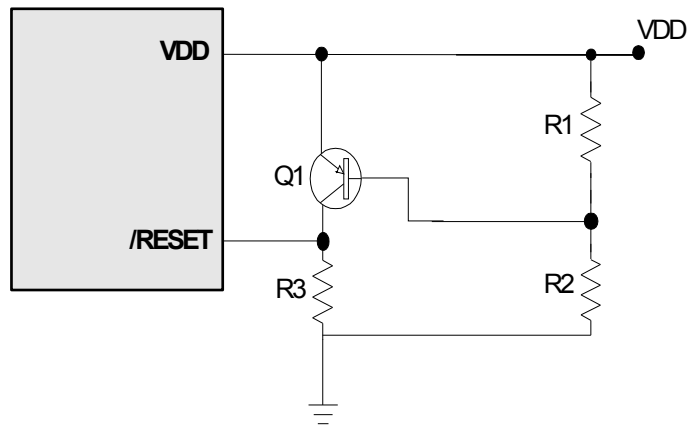


图. 6-20 残留电压保护电路2

6.13 代码选项

EM78P418N有两个代码选项位和一个用户ID位，它们不属于一般程序存储器的一部分。

Word 0	Word 1	Word 2
Bit 12 ~ Bit 0	Bit 12 ~ Bit 0	Bit 12 ~ Bit 0

6.13.1 代码选项寄存器(Word 0)

Word 0													
Bit	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
助记符	-	-	-	TYPE	CLKS	ENWDTB	OSC2	OSC1	OSC0	HLP	Protect		
1	-	-	-	高	4clocks	禁止	高	高	高	高	禁止		
0	-	-	-	低	2clocks	使能	低	低	低	低	使能		

Bit 12 ~ 10: 未使用（保留），这些位始终置“1”

Bit 9 (TYPE): 类型选择位

0 = EM78P418N-24Pin

1 = EM78P418N-18Pin/EM78P418N-20Pin (默认值)

Bit 8 (CLKS): 指令周期选项位

0 = 2个时钟周期

1 = 4个时钟周期(默认值)

指令设置，请参见6.15节

Bit 7 (ENWDTB): 看门狗定时器使能位

0 = 使能

1 = 禁止(默认值)

Bits 6, 5 & 4 (OSC2, OSC1 & OSC0): 振荡器模式选择位

振荡器模式	OSC2	OSC1	OSC0
ERC ¹ (外部 RC 振荡模式); P54/OSCO 设置为 P54	0	0	0
ERC ¹ (外部 RC 振荡模式); P54/OSCO 设置为 OSC0	0	0	1
IRC ² (内部 RC 振荡模式); P54/OSCO 设置为 P54	0	1	0
IRC ² (内部 RC 振荡模式); P54/OSCO 设置为 OSC0	0	1	1
LXT ³ (低频晶振模式)	1	1	0
HXT ³ (高频晶振模式) (默认值)	1	1	1

注意: 在HXT和LXY模式间系统的瞬间频率大约在400KHz。

¹ ERC模式, OSCI 作为振荡引脚, OSC0/P54定义通过代码选项Word 0 Bit 6 ~ Bit 4来设置。

² IRC模式, P55普通I/O引脚, OSC0/P54定义通过 Word 0 Bit 6 ~ Bit 4来设置。

³ LXT 和 HXT 模式; OSCI 和 OSC0用作振荡引脚, 这些引脚不能定义为普通I/O。

Bit 3 (HLP): 功耗选择位

0 = 低功耗, 适用于工作频率为4MHz或低于4MHz

1 = 高功耗, 适用于工作频率高于4MHz

Bits 2 ~ 0 (Protect): 保护位

0 : 使能

1 : 禁止

6.13.2 代码选项寄存器(Word 1)

Word 1													
Bit	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
助记符	-	-	-	-	NRHL	NRE	CYES	C3	C2	C1	C0	RCM ₁	RCM0
1	-	-	-	-	32/fc	使能	² cycles	1	1	1	1	1	1
0	-	-	-	-	8/fc	禁止	¹ cycle	0	0	0	0	0	0

Bits 12 ~ 9: 未使用 (保留), 这些位始终置 “1”

Bit 8 (NRHL): 防噪音高/低脉冲设置1。INT引脚为上升沿或下降沿触发。

0 = 脉冲等于8/fc [s] 视为信号

1 = 脉冲等于32/fc [s] 视为信号 (默认值)

注意

在LXT模式和休眠模式, 防噪音功能被关闭。

Bit 7 (NRE): 防噪音使能位
0 = 禁止防噪音
1 = 使能防噪音（默认值），但在低频晶振（LXT）模式，防噪音电路通常禁止。

Bit 6 (CYES): 指令循环选项位
0 = 1个指令周期
1 = 2个指令周期（默认值）

Bits 5, 4, 3 & Bit 2 (C3, C2, C1, & C0): 内部RC模式校准位。这些位始终置“1”（自动校正）。

Bit 1 & Bit 0 (RCM1 & RCM0): RC模式选择位

RCM 1	RCM 0	频率(MHz)
1	1	4
1	0	8
0	1	1
0	0	455kHz

6.13.3 用户 ID 寄存器(Word 2)

Word 2												
Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
x	x	x	x	x	x	x	x	x	x	x	x	x

Bits 12 ~ 0: 客户代码

6.14 指令集

指令集中的每条指令均是13位。指令分为一个操作码和一个或多个操作数。一般情况下，除非指令的执行改变了程序计数器的值（“MOV R2, A”，“ADD R2, A”）或者对R2的算术或逻辑操作（例如，“SUB R2, A”，“BS (C) R2, 6”，“CLR R2”，...），否则执行所有的指令都只占用单个指令周期（一个指令周期包含2个时钟周期）。对于前面两种特殊的指令，需要一个或两个指令周期，这由代码寄存器的CYES位决定。

另外，指令集有以下特性：

1. 任何寄存器的每个位可以被置1，清零，或直接测试
2. I/O 寄存器能作为一般寄存器，即相同指令可以对I/O寄存器进行操作

以下符号用于指令集，如下表：

惯例：

R = 寄存器指示符，指定寄存器（包括工作寄存器和通用寄存器）中的哪个寄存器被使用，R4的位6和7选择寄存器BANK。

b = 表示一个位指示符，指定位于R寄存器中会影响操作的位

k = 代表一个8位或10位常数或立即数

二进制指令	十六进制	助记符	操作	受影响的标志位
0 0000 0000 0000	0000	NOP	无操作	无
0 0000 0000 0001	0001	DAA	寄存器 A 的数由二进制调整为 BCD 码	C
0 0000 0000 0010	0002	CONTW	A → CONT	无
0 0000 0000 0011	0003	SLEP	0 → WDT, 停止振荡	T, P
0 0000 0000 0100	0004	WDTC	0 → WDT	T, P
0 0000 0000 rrrr	000r	IOW R	A → IOCR	无 ¹
0 0000 0001 0000	0010	ENI	使能中断	无
0 0000 0001 0001	0011	DISI	禁止中断	无
0 0000 0001 0010	0012	RET	[栈顶] → PC	无
0 0000 0001 0011	0013	RETI	[栈顶] → PC, 使能中断	无
0 0000 0001 0100	0014	CONTR	CONT → A	无
0 0000 0001 rrrr	001r	IOR R	IOCR → A	无
0 0000 01rr rrrr	00rr	MOV R,A	A → R	无
0 0000 1000 0000	0080	CLRA	0 → A	Z
0 0000 11rr rrrr	00rr	CLR R	0 → R	Z
0 0001 00rr rrrr	01rr	SUB A,R	R-A → A	Z, C, DC
0 0001 01rr rrrr	01rr	SUB R,A	R-A → R	Z, C, DC
0 0001 10rr rrrr	01rr	DECA R	R-1 → A	Z
0 0001 11rr rrrr	01rr	DEC R	R-1 → R	Z
0 0010 00rr rrrr	02rr	OR A,R	A ∨ VR → A	Z
0 0010 01rr rrrr	02rr	OR R,A	A ∨ VR → R	Z

二进制指令	十六进制	助记符	操作	受影响的标志位
0 0010 10rr rrrr	02rr	AND A,R	$A \& R \rightarrow A$	Z
0 0010 11rr rrrr	02rr	AND R,A	$A \& R \rightarrow R$	Z
0 0011 00rr rrrr	03rr	XOR A,R	$A \oplus R \rightarrow A$	Z
0 0011 01rr rrrr	03rr	XOR R,A	$A \oplus R \rightarrow R$	Z
0 0011 10rr rrrr	03rr	ADD A,R	$A + R \rightarrow A$	Z, C, DC
0 0011 11rr rrrr	03rr	ADD R,A	$A + R \rightarrow R$	Z, C, DC
0 0100 00rr rrrr	04rr	MOV A,R	$R \rightarrow A$	Z
0 0100 01rr rrrr	04rr	MOV R,R	$R \rightarrow R$	Z
0 0100 10rr rrrr	04rr	COMA R	$\neg R \rightarrow A$	Z
0 0100 11rr rrrr	04rr	COM R	$\neg R \rightarrow R$	Z
0 0101 00rr rrrr	05rr	INCA R	$R+1 \rightarrow A$	Z
0 0101 01rr rrrr	05rr	INC R	$R+1 \rightarrow R$	Z
0 0101 10rr rrrr	05rr	DJZA R	$R-1 \rightarrow A$, 值为零则跳过下条指令	无
0 0101 11rr rrrr	05rr	DJZ R	$R-1 \rightarrow R$, 值为零则跳过下条指令	无
0 0110 00rr rrrr	06rr	RRCA R	$R(n) \rightarrow A(n-1), R(0) \rightarrow C, C \rightarrow A(7)$	C
0 0110 01rr rrrr	06rr	RRC R	$R(n) \rightarrow R(n-1), R(0) \rightarrow C, C \rightarrow R(7)$	C
0 0110 10rr rrrr	06rr	RLCA R	$R(n) \rightarrow A(n+1), R(7) \rightarrow C, C \rightarrow A(0)$	C
0 0110 11rr rrrr	06rr	RLC R	$R(n) \rightarrow R(n+1), R(7) \rightarrow C, C \rightarrow R(0)$	C
0 0111 00rr rrrr	07rr	SWAPA R	$R(0-3) \rightarrow A(4-7), R(4-7) \rightarrow A(0-3)$	无
0 0111 01rr rrrr	07rr	SWAP R	$R(0-3) \leftrightarrow R(4-7)$	无
0 0111 10rr rrrr	07rr	JZA R	$R+1 \rightarrow A$, 值为零则跳过下条指令	无
0 0111 11rr rrrr	07rr	JZ R	$R+1 \rightarrow R$, 值为零则跳过下条指令	无
0 100b brrr rrrr	0xxx	BC R,b	$0 \rightarrow R(b)$	无 ²
0 101b brrr rrrr	0xxx	BS R,b	$1 \rightarrow R(b)$	无 ³
0 110b brrr rrrr	0xxx	JBC R,b	如果 $R(b)=0$, 跳过下条指令	无
0 111b brrr rrrr	0xxx	JBS R,b	如果 $R(b)=1$, 跳过下条指令	无
1 00kk kkkk kkkk	1kkk	CALL k	$PC+1 \rightarrow [SP], (Page, k) \rightarrow PC$	无
1 01kk kkkk kkkk	1kkk	JMP k	$(Page, k) \rightarrow PC$	无
1 1000 kkkk kkkk	18kk	MOV A,k	$k \rightarrow A$	无
1 1001 kkkk kkkk	19kk	OR A,k	$A \vee k \rightarrow A$	Z
1 1010 kkkk kkkk	1Akk	AND A,k	$A \& k \rightarrow A$	Z
1 1011 kkkk kkkk	1Bkk	XOR A,k	$A \oplus k \rightarrow A$	Z
1 1100 kkkk kkkk	1Ckk	RETL k	$k \rightarrow A, [栈顶] \rightarrow PC$	无
1 1101 kkkk kkkk	1Dkk	SUB A,k	$k-A \rightarrow A$	Z, C, DC
1 1111 kkkk kkkk	1Fkk	ADD A,k	$k+A \rightarrow A$	Z, C, DC

注意:¹ 这条指令只应用于 IOC50~IOCF0, IOC51 ~ IOCF1

²这条指令建议不要使用在RF寄存器上

³这条指令建议不要对RF进行操作

7 最大绝对值

项目	范围		
工作温度	-40°C	to	85°C
储存温度	-65°C	to	150°C
输入电压	Vss-0.3V	to	Vdd+0.5V
输出电压	Vss-0.3V	to	Vdd+0.5V
工作电压	2.5V	to	5.5V
工作频率	DC	to	20MHz

8 直流电气特性

Ta= 25 °C, VDD= 5.0V, VSS= 0V

符号	参数	条件	最小值	典型值	最大值	单位
FXT	晶振: VDD to 5V	指令周期为 2 个时钟周期	DC	-	20	MHz
	晶振: VDD to 3V		DC	-	8	MHz
	ERC: VDD to 5V	R: 5.1KΩ, C: 100 pF	F±30%	850	F±30%	kHz
VIHRC	输入高临界电压(施密特触发)	OSCI 在 RC 模式	-	3.5	-	V
VILRC	输入低临界电压 (施密特触发)	OSCI 在 RC 模式	-	1.5	-	V
IIL	输入引脚输入漏电流	VIN = VDD, VSS	-1.0	0	1.0	μA
VIH1	输入高电压 (施密特触发)	Ports 5, 6, 7	-	3.75	-	V
VIL1	输入低电压 (施密特触发)	Ports 5, 6, 7	-	1.25	-	V
VIHT1	输入高临界电压(施密特触发)	/RESET	-	2.0	-	V
VILT1	输入低临界电压 (施密特触发)	/RESET	-	1.0	-	V
VIHT2	输入高临界电压 (施密特触发)	TCC, INT	-	3.75	-	V
VILT2	输入低临界电压 (施密特触发)	TCC, INT	-	1.25	-	V
VIHX1	时钟输入高电压	OSCI 在晶振模式	-	3.5	-	V
VILX1	时钟输入低电压	OSCI 在晶振模式	-	1.5	-	V
IOH1	输出高电压 (Ports 5, 6, 7)	VOH = VDD-0.5V (IOH = -6mA)	-	-6.0	-	mA
IOL1	输出低电压 (Ports 5, 6, 7)	VOL = GND+0.5V (IOL = 12mA)	-	12.0	-	mA
IPH	上拉电流	激活上拉, 输入引脚接 VSS	-50	-75	-240	μA
IPL	下拉电流	激活下拉, 输入引脚接 Vdd	25	40	120	μA
ISB1	省电电流	所有的输入引脚和 I/O 引脚接 VDD, 输出引脚悬空 WDT 禁止	-	1.0	2.0	μA
ISB2	省电电流	所有输入引脚和 I/O 引脚接 VDD, 输出引脚悬空 WDT 使能	-	-	15	μA

符号	参数	条件	最小值	典型值	最大值	单位
ICC1	2个时钟周期的工作电流	/RESET= '高', Fosc=32kHz (晶振类型, CLKS="0"), 输出引脚悬空, WDT 禁止	15	20	35	μA
ICC2	2个时钟周期的工作电流	/RESET= '高', Fosc=32kHz (晶振类型, CLKS="0"), 输出引脚悬空, WDT 使能	-	25	35	μA
ICC3	2个时钟周期的工作电流	/RESET= '高', Fosc=4MHz (晶振类型, CLKS="0"), 输出引脚悬空 WDT 使能	-	1.7	2.2	mA
ICC4	2个时钟周期的工作电流	/RESET= '高', Fosc=10MHz (晶振类型, CLKS="0"), 输出引脚悬空, WDT 使能	-	3.0	3.5	mA

内部RC电气特性 (Ta=25°C, VDD=5 V, VSS=0V)

内部 RC	漂移率				
	温度	电压	最小值	典型值	最大值
4MHz	25°C	5 V	3.84MHz	4MHz	4.16MHz
8MHz	25°C	5 V	7.68MHz	8MHz	8.32MHz
1MHz	25°C	5 V	0.96MHz	1MHz	1.04MHz
455kHz	25°C	5 V	436.8kHz	455kHz	473.2kHz

内部RC电气特性(Ta=-40 ~85°C, VDD=2.2~5.5 V, VSS=0V)

内部 RC	漂移率				
	温度	电压	最小值	典型值	最大值
4MHz	-40 ~85°C	2.2~5.5 V	3.24MHz	4MHz	4.76MHz
8MHz	-40 ~85°C	2.2~5.5 V	6.4MHz	8MHz	9.6MHz
1MHz	-40 ~85°C	2.2~5.5 V	0.81MHz	1MHz	1.19MHz
455kHz	-40 ~85°C	2.2~5.5 V	368kHz	455kHz	542kHz

8.1 AD 转换器特性

Vdd=2.5V to 5.5V, Vss=0V, Ta=25°C

符号	参数	条件	最小值	典型值	最大值	单位
VREF	模拟参考电压	VREF – VSS ≥ 2.5V	2.5	–	VDD	V
VSS			VSS	–	VSS	V
VAI	模拟输入电压	–	VSS	–	VREF	V
IAI1	模拟工作电流	VDD=VREF=5.0V, VSS = 0.0V (V 参考来自 VDD)	750	850	1000	μA
			-10	0	+10	μA
IAI2	模拟工作电流	VDD=VREF=5.0V, VSS = 0.0V (V 参考来自 VREF)	500	600	820	μA
			200	250	300	μA
RN1	分辨率	ADREF=0, 内部 VDD VDD=5.0V, VSS = 0.0V	–	9	10	Bits
RN2	分辨率	ADREF=1, 外部 VREF VDD=VREF=5.0V, VSS = 0.0V	–	11	12	Bits
LN1	线性误差	VDD= 2.5 to 5.5V Ta=25°C	0	±4	±8	LSB
LN2	线性误差	VDD= 2.5 to 5.5V Ta=25°C	0	±2	±4	LSB
DNL	差分非线性误差	VDD= 2.5 to 5.5V Ta=25°C	0	±0.5	±0.9	LSB
FSE1	满刻度误差	VDD=5.0V, VASS = 0.0V	±0	±4	±8	LSB
FSE2	满刻度误差	VDD=VREF=5.0V, VSS = 0.0V	±0	±2	±4	LSB
OE	偏移误差	VDD=VREF=5.0V, VSS = 0.0V	±0	±2	±4	LSB
ZAI	推荐的模拟电压源阻抗	–	0	8	10	KΩ
ADIV	A/D 输入电压范围	VDD =VREF=5.0V, VSS = 0.0V	0	–	VREF	V
ADOV	A/D 输出电压波动	VDD =VREF=5.0V, VSS = 0.0V, RL=10KΩ	0	0.2	0.3	V
			4.7	4.8	5	
TAD	A/D 周期	VDD=VREF=5.0V, VSS = 0.0V	4	–	–	μs
TCN	A/D 转换时间	VDD=VREF=5.0V, VSS = 0.0V	15	–	15	TAD
PSR	电源滤波	VDD=5.0V±0.5V	±0	–	±2	LSB

- 注意:**
1. 这些参数是理论值（非测试值），仅供参考。
 2. 与漏电流不同，当ADC关闭时不耗电。
 3. 当输入电压减少时，AD转换结果不会减少，无遗漏码
 4. 规格可能会随时改变。

8.2 比较器(OP) 特性

Vdd = 5.0V, Vss=0V, Ta=25°C

符号	参数	条件	最小值	典型值	最大值	单位
SR	回转比率	-	0.1	0.2	-	V/μs
IVR	输入电压范围	Vdd =5.0V, Vss =0.0V	0		5	V
OVS	输出电压波动	Vd =5.0V, Vss =0.0V, RL=10KΩ	0	0.2	0.3	V
			4.7	4.8	5	
Iop	OP 的工作电流	-	250	350	500	μA
Ico	比较器的工作电流	-	-	300	-	μA
PSRR	OP 的电源饱和量	Vdd= 5.0V, Vss =0.0V	50	60	70	dB
Vs	工作范围	-	2.5		5.5	V

注意: 1. 这些参数是理论值(非测试值), 仅供参考。
 2. 规格可能会随时改变。

8.3 器件特性

以下所列图所示特性取自有限的样品, 并不保证它的准确性, 在此仅用作参考。有些图片所示数据可能超出规格指定的工作范围。

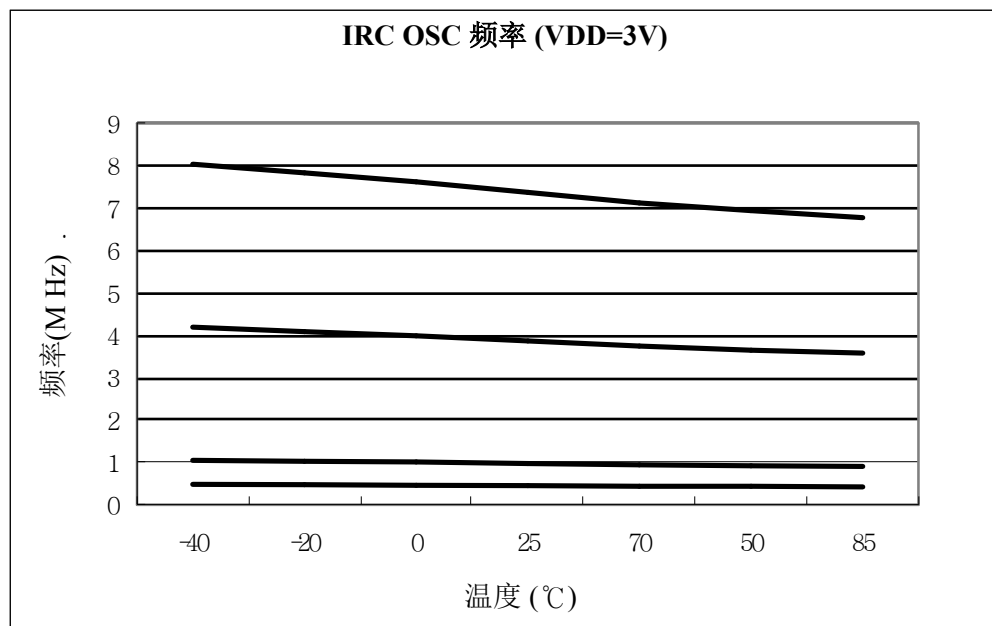


图 8-1 内部RC 晶振频率 vs. 温度 VDD=3V

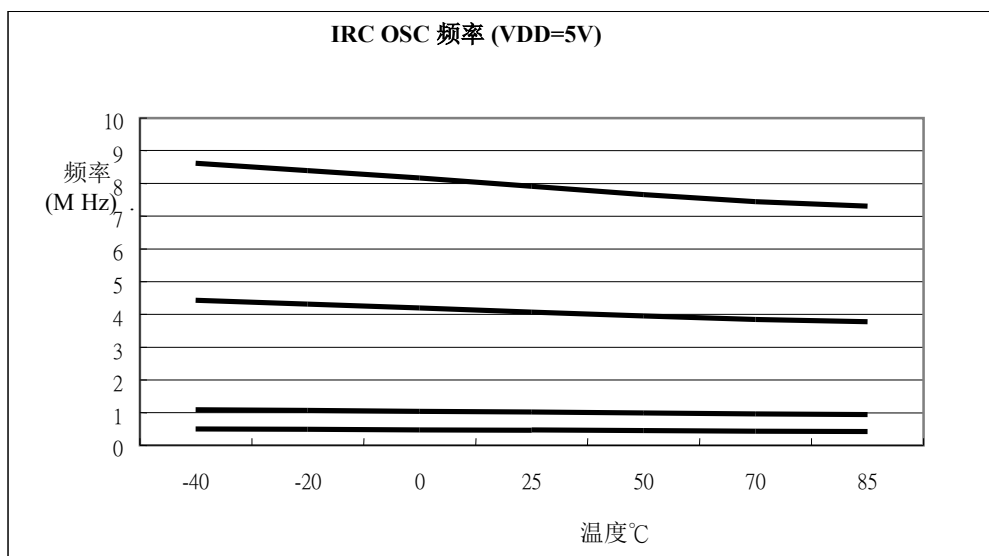


图 8-2 内部 RC 晶振频率 vs. 温度, VDD=5V

9 AC电气特性

Ta=25°C, VDD=5V±5%, VSS=0V

符号	参数	条件	最小值	典型值	最大值	单位
Dclk	输入时钟的占空比	-	45	50	55	%
Tins	指令周期 (CLKS="0")	晶振类型	100	-	DC	ns
		RC 类型	500	-	DC	ns
Ttcc	TCC 输入时间周期 T	-	(Tins+20)/N*	-	-	ns
Tdrh	器件复位持续时间	Ta = 25°C	11.3	16.2	21.6	ms
Trst	/RESET 脉冲宽度	Ta = 25°C	2000	-	-	ns
Twdt	看门狗定时器时间	Ta = 25°C	11.3	16.2	21.6	ms
Tset	输入引脚建立时间	-	-	0	-	ns
Thold	输入引脚保持时间	-	15	20	25	ns
Tdelay	输出引脚延迟时间	Cload=20pF	45	50	55	ns
Tdrc	外部 RC 延迟时间	Ta = 25°C	1	3	5	ns

注意: * N =选择预分频比

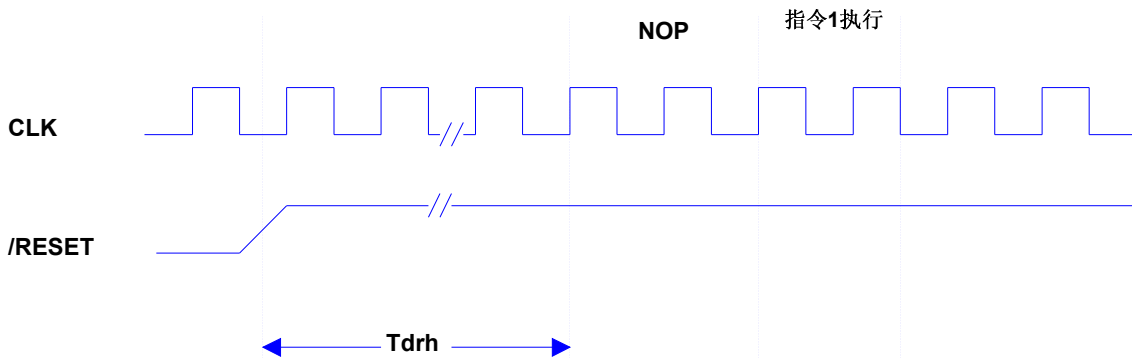
10 时序

交流测试输入输出波形

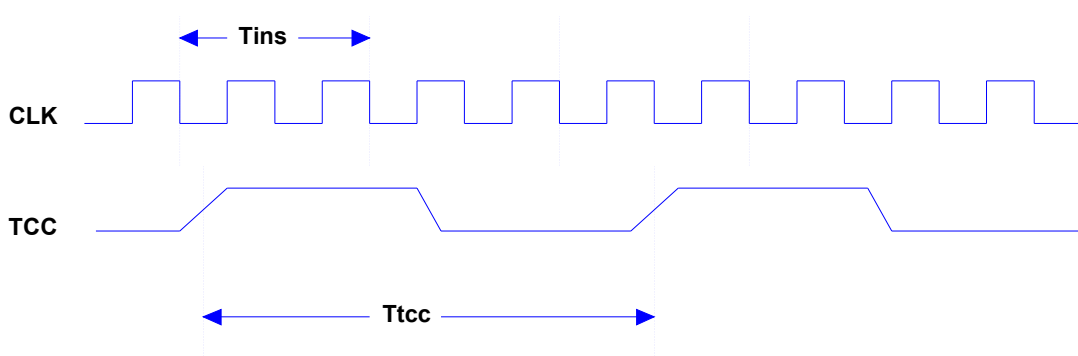


交流测试：输入电压在-0.5V时代表逻辑“1”，在+0.5V时代表逻辑“0”。时序测料是以0.75VDD代表逻辑“1”，0.25VDD代表逻辑“0”。

复位时序 (CLK=0)



TCC输入时序 (CLK=0)



附录

A 封装类型

OTP MCU	封装类型	引脚数	封装尺寸
EM78P418ND18J/S	DIP	18 pin	300mil
EM78P418NSO18J/S	SOP	18 pin	300mil
EM78P418ND20J/S	DIP	20 pin	300mil
EM78P418NSO20J/S	SOP	20 pin	300mil
EM78P418NK24J/S	Skinny DIP	24 pin	300mil
EM78P418NSO24J/S	SOP	24 pin	300mil
EM78P418NSS24J/S	SSOP	24 pin	150mil

绿色产品不含有害物。

符合Sony SS-00259 第三版标准。

Pb 含量小于 100ppm

Pb 含量符合 Sony 规格说明

项目	EM78P418NS/J
电镀类型	纯锡
成份 (%)	Sn:100%
熔点(°C)	232°C
电阻率 ($\mu\Omega$ -cm)	11.4
硬度(hv)	8~10
伸长 (%)	>50%

B 封装形式

B.1 EM78P418ND18

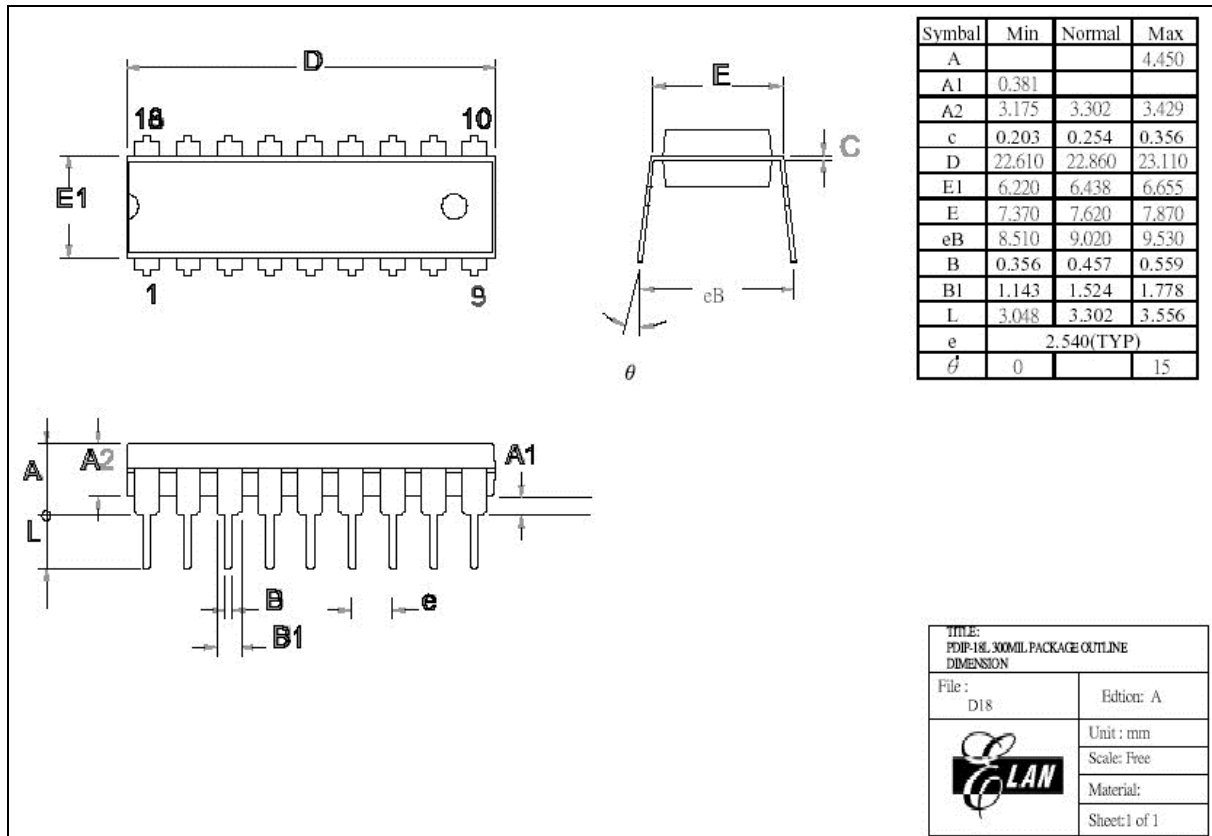


图 B-1 EM78P418N 18-pin 直插封装型号

B.2 EM78P418NSO18

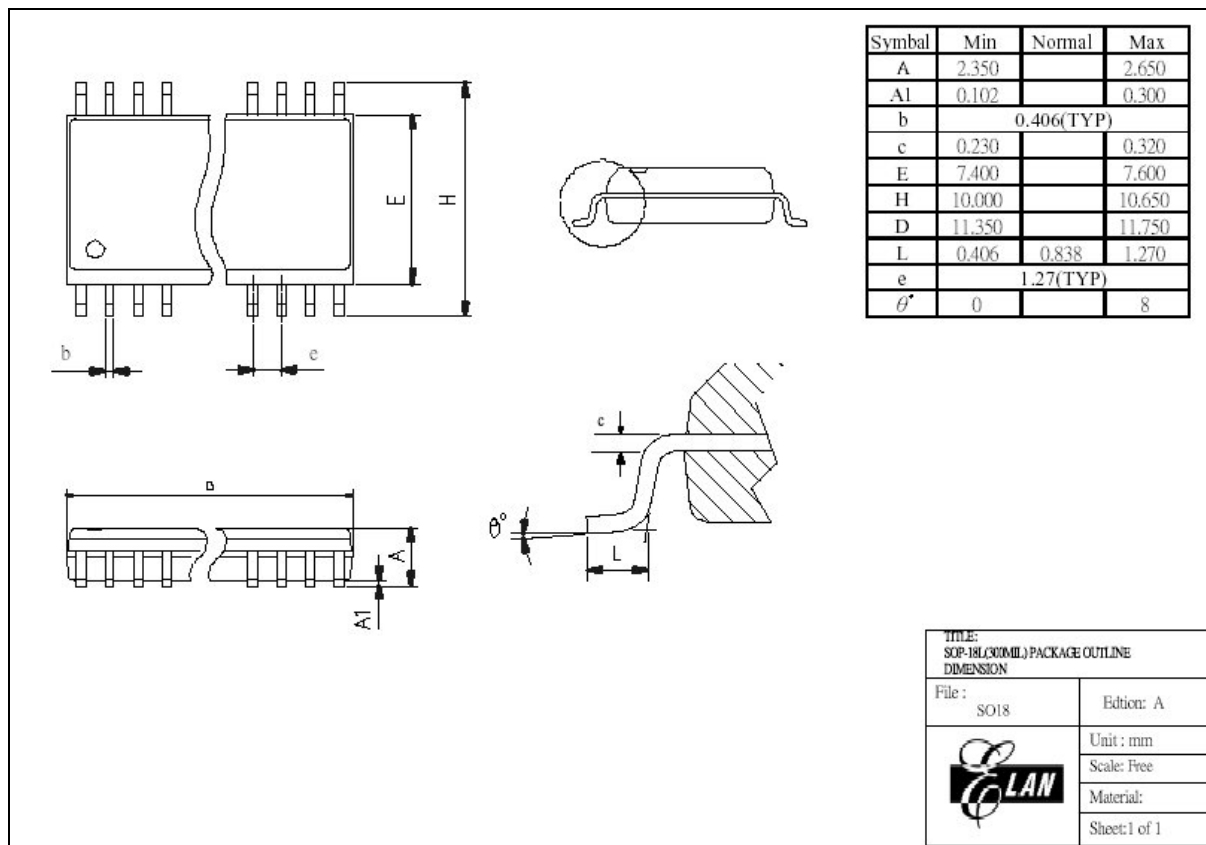
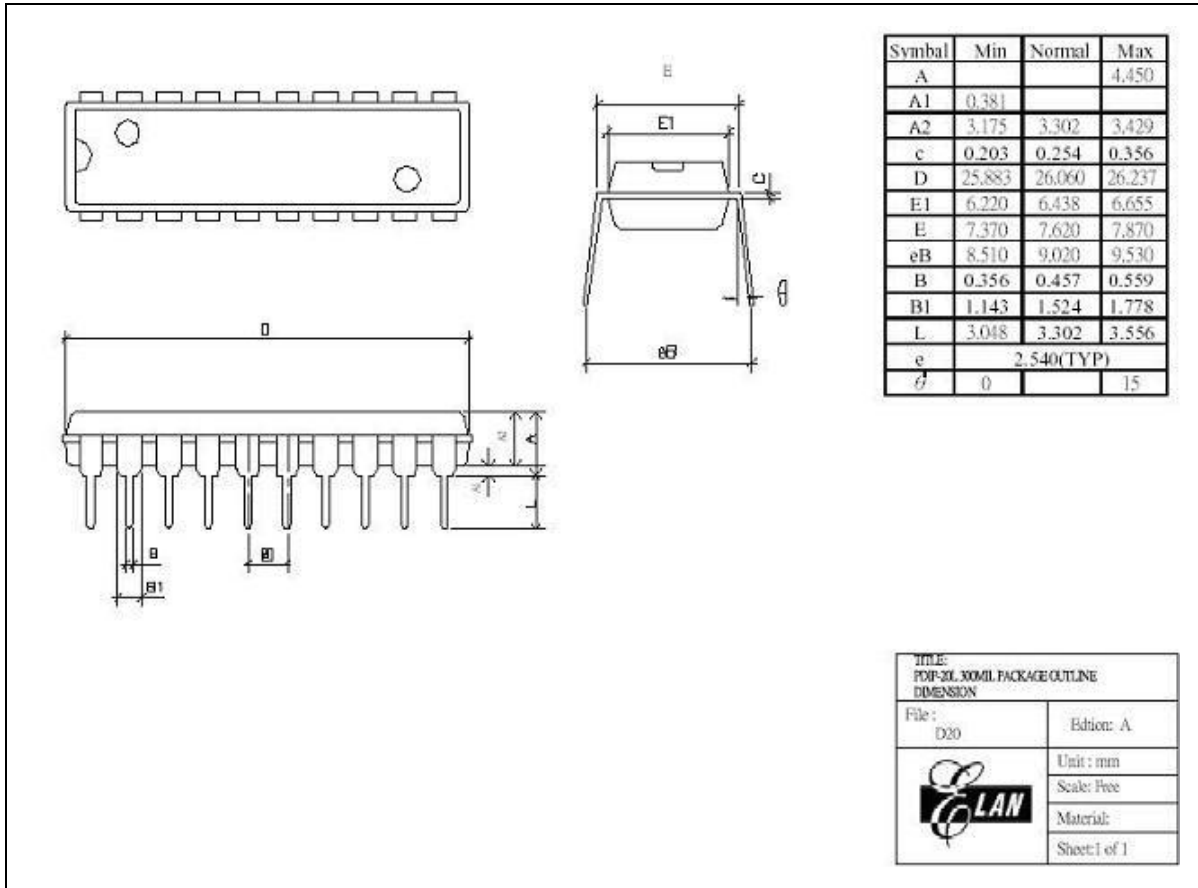


图 B-2 EM78P418N 18-pin SOP 封装型号

B.3 EM78P418ND20


图B-3 EM78P418N 20-pin 直插封装型号

B.4 EM78P418NSO20

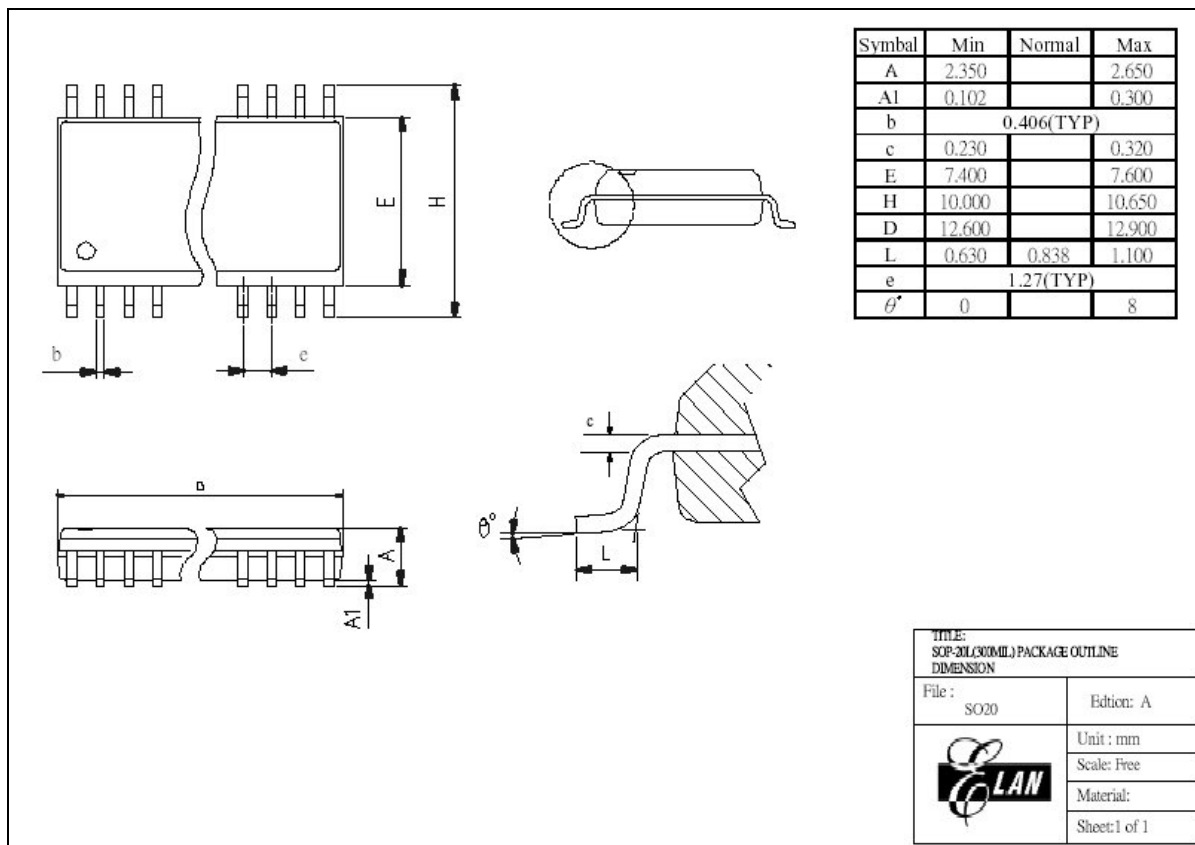


图 B-4 EM78P418N 20-pin SOP 封装型号

B.5 EM78P418NK24

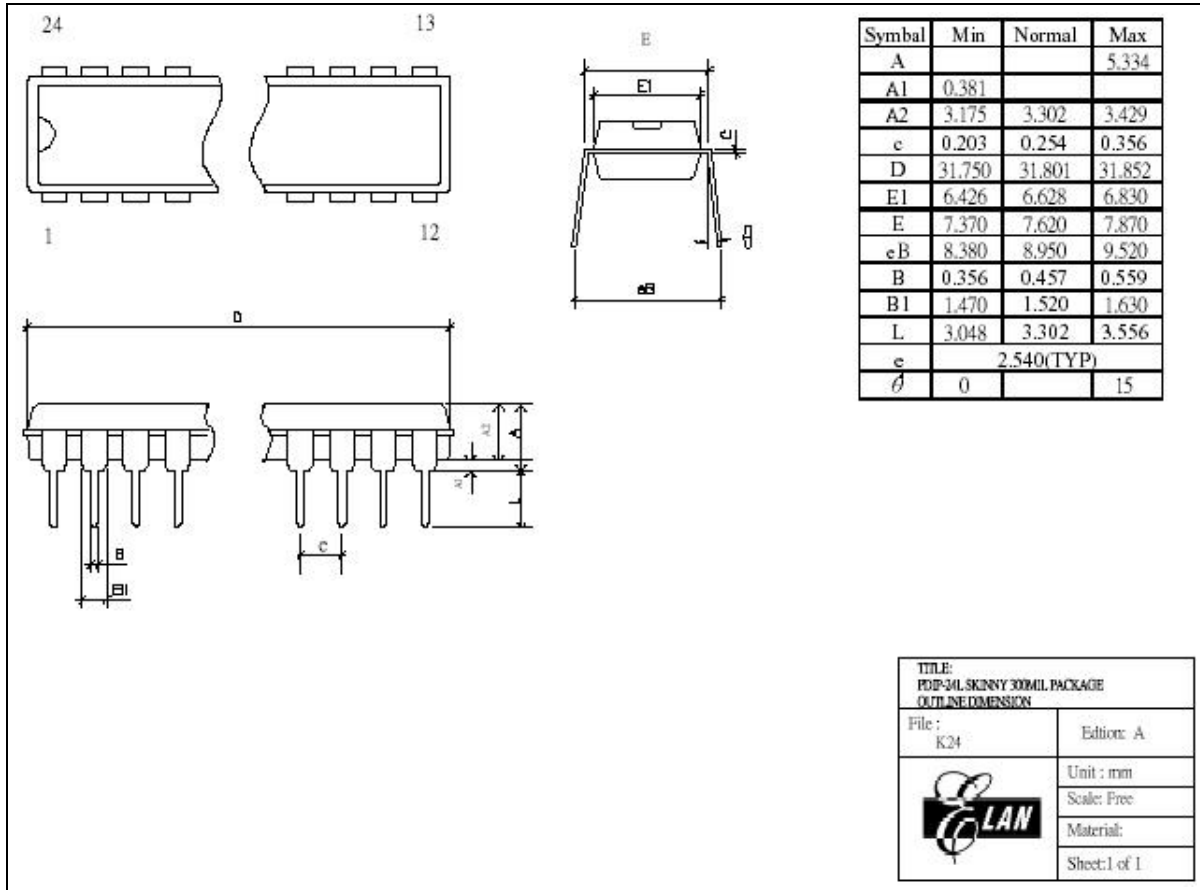


图 B-5 EM78P418N 24-pin 小型直插 DIP 封装型号

B.6 EM78P418NSO24

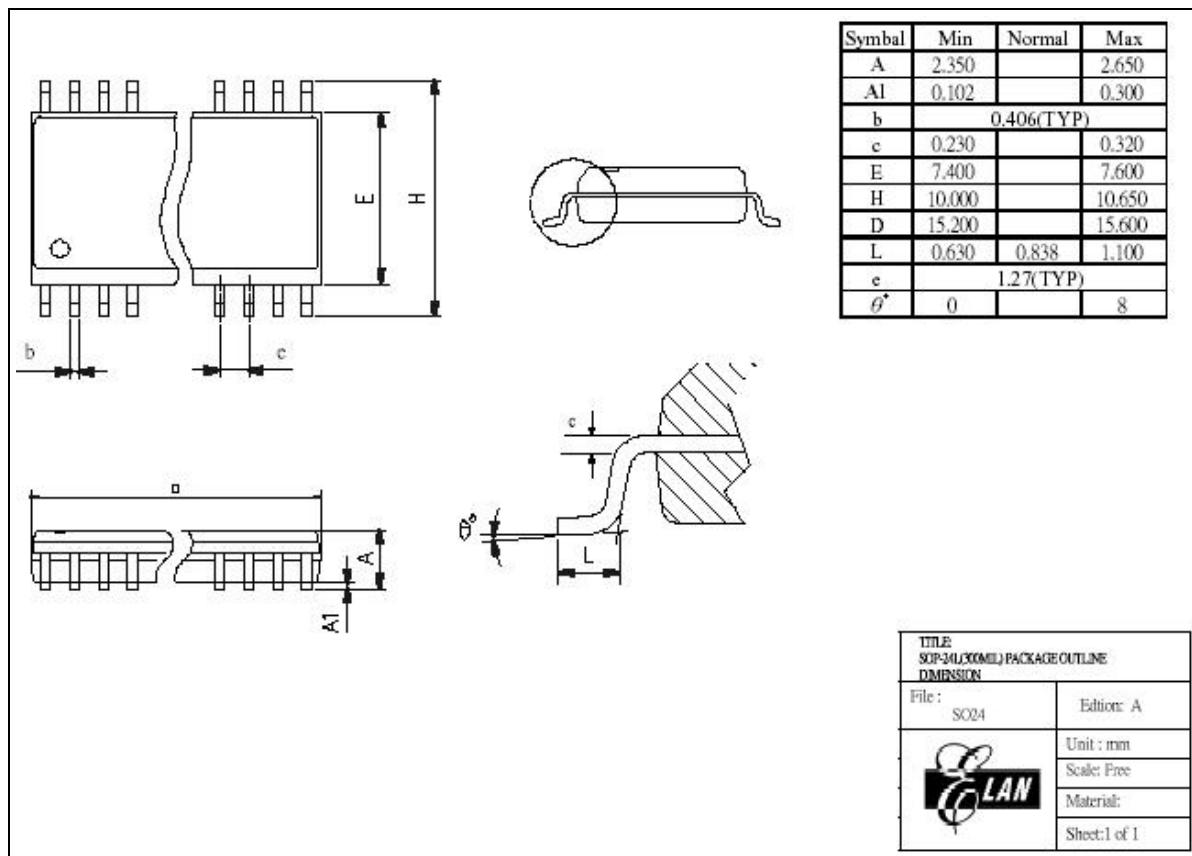


图 B-6 EM78P418N 24-pin SOP 封装型号

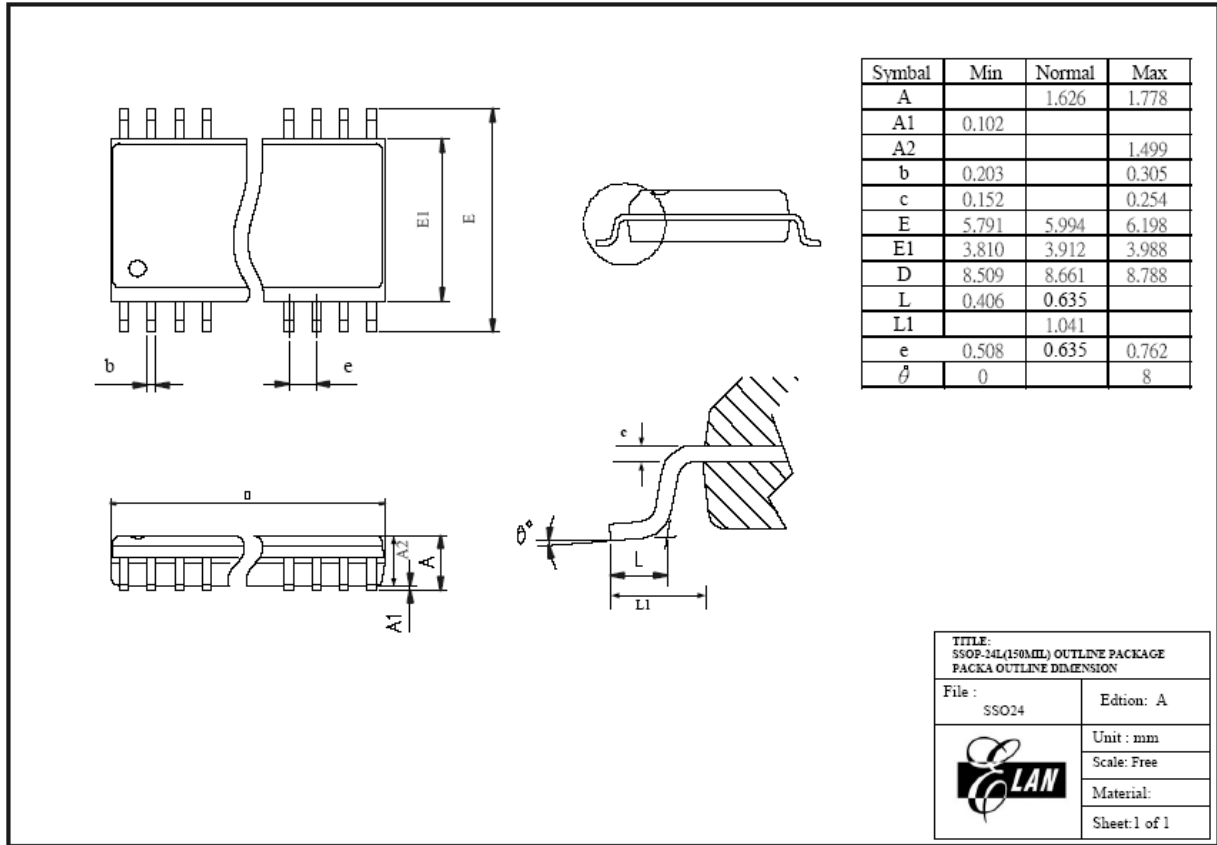
B.7 EM78P418NSS24


图 B-7 EM78P418N 24-pin SSOP 封装类型

C EM78P418N 烧录引脚

在下面的IC列表,“引脚#号”表示这个引脚被连接到DWTR烧录器的Socket上。

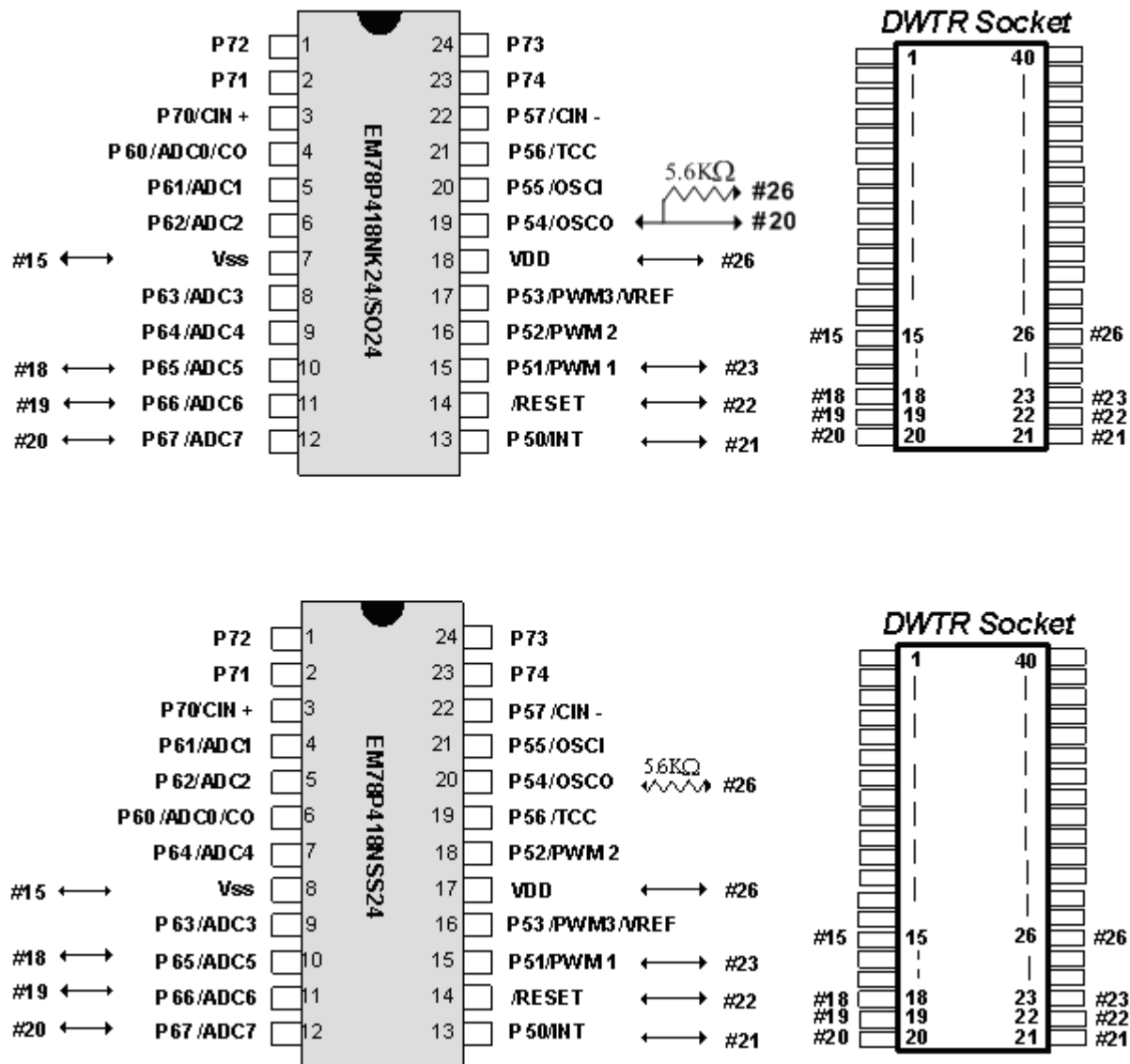


图 C-1 引脚设置, 相关引脚的设置到WETR的插座中

D 品质保证和可靠性

测试类别	测试条件	备注
可焊性	焊料温度=245±5°C, 使用松香在上面停留 5 秒	-
前提条件	步骤 1: TCT, 65°C (15 分钟)~150°C (分钟), 10 次	适合 SMD IC (例如 SOP, QFP, SOJ 等)
	步骤 2: 在 125°C 烤, TD (持久性)=24 小时	
	步骤 3: 储存在 30°C/60%, D (持久性)=192 小时	
	步骤 4: IR 变化 3 次 (Pkg 厚度 ≥ 2.5mm or Pkg 体积 ≥ 350mm ³ ----225 ± 5°C) (Pkg 厚度 ≤ 2.5mm or Pkg v 体积 ≤ 350mm ³ ----240 ± 5°C)	
温度周期测试	-65° (15 分钟)~150°C (15 分钟), 200 次	-
高压测试	TA =121°C, RH=100%, 压力=2 atm, TD (持续性) = 96 小时	-
高温 /高湿测试	TA=85°C, RH=85%, TD (持续性)=168, 500 hrs	-
高温保存期	TA=150°C, TD (持续性)=500, 1000 hrs	-
高温工作寿命	TA=125°C, VCC=最大工作电压, TD (持续性) =168, 500, 1000 hrs	-
Latch-up	TA=25°C, VCC=最大工作电压, 150mA/20V	-
ESD (HBM)	TA=25°C, ≥ ± 3KV	IP_ND,OP_ND,IO_ND IP_NS,OP_NS,IO_NS IP_PD,OP_PD,IO_PD, IP_PS,OP_PS,IO_PS, VDD-VSS(+),VDD_VSS (-)模式
ESD (MM)	TA=25°C, ≥ ± 300V	

D.1 地址陷阱检测

地址陷阱检测是MCU嵌入式自动防止故障危害功能的一种，检测MCU由噪声或类似造成的功能故障。无论何时MCU试图从ROM区获取一条指令，内部恢复电路将自动开始。如果检测到噪声引起地址错误，MCU重复执行程序直到噪声消除。MCU将继续执行下一条指令。