
EM78P259N

8位

OTP微控制器

产品规格书

版本 1.4

义隆电子股份有限公司

2008.01



商标告知:

IBM 为一个注册商标, PS/2 是 IBM 的商标之一。

Windows 是微软公司的商标。

ELAN 和 ELAN 标志  是义隆电子股份有限公司的商标。

版权所有 © 2009~2010 义隆电子股份有限公司

所有权利保留

台湾印制

本规格书内容如有变动恕不另作通知。关于该规格书的准确性、适当性或者完整性, 义隆电子股份有限公司不承担任何责任。义隆电子股份有限公司不承诺对本规格书之内容及信息有更新及校正之义务。本规格书的内容及信息将为符合确认之指示而变更。

在任何情况下, 义隆电子股份有限公司对本规格书中的信息或内容的错误、遗漏, 或者其它不准确性不承担任何责任。由于使用本规格书中的信息或内容而导致的直接, 间接, 特别附随的或结果的损害, 义隆电子股份有限公司没有义务负责。

本规格书中提到的软件 (如果有), 都是依据授权或保密合约所合法提供的, 并且只能在这些合约的许可条件下使用或者复制。

义隆电子股份有限公司的产品不是专门设计来应用于生命维持的用具, 装置或者系统。义隆电子股份有限公司的产品不支持而且禁止在这些方面的应用。

未经义隆电子股份有限公司书面同意, 任何个人或公司不得以任何形式或方式对本规格书的内容之任一部分进行复制或传输。



义隆电子股份有限公司

总公司:

地址: 台湾新竹科学园区
创新一路 12 号
电话: +886 3 563-9977
传真: +886 3 563-9966
webmaster@emc.com.tw
<http://www.emc.com.tw>

香港分公司:

义隆电子 (香港) 有限公司
九龙观塘巧明街 95 号世达中心
19 楼 A 室
电话: +852 2723-3376
传真: +852 2723-7780

USA:

**Elan Information
Technology Group (USA)**
P.O. Box 601
Cupertino, CA 95015
USA
Tel: +1 408 366-8225
Fax: +1 408 366-8225

Korea:

**Elan Korea Electronics
Company, Ltd.**
301 Dong-A Building
632 Kojan-Dong,
Namdong-ku
Incheon City, KOREA
Tel: +82 32 814-7730
Fax: +82 32 813-7730

深圳分公司:

义隆电子 (深圳) 有限公司
地址: 深圳市高新技术产业园南区
高新南一道国微大厦 3F
邮编: 518057
电话: +86 755 2601-0565
传真: +86 755 2601-0500
elan-sz@elanic.com.cn

上海分公司:

义隆电子 (上海) 有限公司
地址: 上海市浦东新区张江高科
升路 289 弄 3 号 101 室
邮编: 201203
电话: +86 21 5080-3866
传真: +86 21 5080-0273
elan-sh@elanic.com.cn

Contents

| | | |
|----------|-----------------------------|----------|
| 1 | 综述 | 1 |
| 2 | 功能特性 | 1 |
| 3 | 引脚配置 | 2 |
| 4 | 引脚说明 | 3 |
| 4.1 | EM78P259ND14/SO14 | 3 |
| 4.2 | EM78P259NSO16A | 4 |
| 4.3 | EM78P259ND18/SO18 | 5 |
| 4.4 | EM78P259ND20/SO20/SS20 | 6 |
| 5 | 功能结构描述图 | 7 |
| 6 | 功能描述 | 8 |
| 6.1 | 操作寄存器 | 8 |
| 6.1.1 | R0 (间接寻址寄存器) | 8 |
| 6.1.2 | R1 (定时时钟/计数器) | 8 |
| 6.1.3 | R2 (程序计数器)和堆栈 | 8 |
| 6.1.4 | R3 (状态寄存器) | 11 |
| 6.1.5 | R4 (RAM 选择寄存器) | 11 |
| 6.1.6 | R5 ~ R6 (Port 5 ~ Port 6) | 11 |
| 6.1.7 | R7 (Port 7) | 12 |
| 6.1.8 | R8 (AISR: ADC 输入选择寄存器) | 12 |
| 6.1.9 | R9 (ADCON: ADC 控制寄存器) | 13 |
| 6.1.10 | RA (ADOC: ADC 补偿校准寄存器) | 14 |
| 6.1.11 | RB (ADDATA: ADC 转换结果) | 15 |
| 6.1.12 | RC (ADDATA1H: ADC 转换结果) | 15 |
| 6.1.13 | RD (ADDATA1L: ADC 转换结果) | 15 |
| 6.1.14 | RE (中断状态 2 和唤醒控制寄存器) | 15 |
| 6.1.15 | RF (中断状态 2 寄存器) | 16 |
| 6.1.16 | R10 ~ R3F | 17 |
| 6.2 | 特殊功能寄存器 | 17 |
| 6.2.1 | A (累加器) | 17 |
| 6.2.2 | CONT (控制寄存器) | 17 |
| 6.2.3 | IOC50 ~ IOC70 (I/O 端口控制寄存器) | 18 |
| 6.2.4 | IOC80 (比较器和 TCCA 控制寄存器) | 18 |
| 6.2.5 | IOC90 (TCCB 和 TCCC 控制寄存器) | 19 |
| 6.2.6 | IOCA0 (IR 和 TCCC 分频控制寄存器) | 20 |
| 6.2.7 | IOCB0 (下拉控制寄存器) | 21 |
| 6.2.8 | IOCC0 (漏极开路控制寄存器) | 21 |
| 6.2.9 | IOCD0 (上拉控制寄存器) | 22 |
| 6.2.10 | IOCE0 (WDT 控制和中断屏蔽寄存器 2) | 22 |
| 6.2.11 | IOCF0 (中断屏蔽寄存器) | 23 |

| | | |
|--------|---|----|
| 6.2.12 | IOC51 (TCCA 计数器) | 24 |
| 6.2.13 | IOC61 (TCCB 计数器) | 24 |
| 6.2.14 | IOC71 (TCCBH/MSB 计数器) | 24 |
| 6.2.15 | IOC81 (TCCC 计数器) | 25 |
| 6.2.16 | IOC91 (低电平定时寄存器) | 25 |
| 6.2.17 | IOCA1 (高电平时间寄存器) | 26 |
| 6.2.18 | IOCB1 (高/低电平定时分频比控制寄存器) | 26 |
| 6.2.19 | IOCC1 (TCC 预分频计数器) | 27 |
| 6.3 | TCC/WDT 和预分频比 | 27 |
| 6.4 | I/O 端口 | 29 |
| 6.4.1 | Port 5 输入状态改变唤醒/中断功能的使用 | 31 |
| 6.5 | 复位和唤醒 | 31 |
| 6.5.1 | 复位和唤醒操作 | 31 |
| 6.5.2 | 状态寄存器(R3)的 T, P 状态 | 41 |
| 6.6 | 中断 | 41 |
| 6.7 | A/D 转换 (ADC) | 43 |
| 6.7.1 | ADC 控制寄存器(AISR/R8, ADCON/R9, ADOC/RA) | 44 |
| 6.7.2 | ADC 数据寄存器 (ADDATA/RB, ADDATA1H/RC, ADDATA1L/RD) | 46 |
| 6.7.3 | ADC 采样时间 | 46 |
| 6.7.4 | AD 转换时间 | 47 |
| 6.7.5 | 休眠期间的 A/D 转换 | 47 |
| 6.7.6 | 编程步骤/考虑的事项 | 47 |
| 6.8 | 红外遥控应用/PWM 波形产生 | 50 |
| 6.8.1 | 概述 | 50 |
| 6.8.2 | 功能描述 | 51 |
| 6.8.3 | 程序相关的寄存器 | 53 |
| 6.9 | 定时器/计数器 | 53 |
| 6.9.1 | 概述 | 53 |
| 6.9.2 | 功能描述 | 53 |
| 6.9.3 | 程序的相关控制寄存器 | 54 |
| 6.10 | 比较器 | 56 |
| 6.10.1 | 外部参考信号 | 56 |
| 6.10.2 | 比较器输出 | 56 |
| 6.10.3 | 用比较器作运算放大器使用 | 57 |
| 6.10.4 | 比较器中断 | 57 |
| 6.10.5 | 由休眠模式唤醒 | 57 |
| 6.11 | 振荡器 | 58 |
| 6.11.1 | 振荡器模式 | 58 |
| 6.11.2 | 晶体振荡器/陶瓷谐振器 (晶振) | 58 |
| 6.11.3 | 外部 RC 振荡器模式 | 60 |

| | | |
|-----------|-------------------------|-----------|
| 6.11.4 | 内部 RC 振荡模式..... | 61 |
| 6.12 | 上电的问题 | 61 |
| 6.12.1 | 可编程 WDT 溢出周期 | 61 |
| 6.12.2 | 外部上电复位电路..... | 62 |
| 6.12.3 | 残留电压保护 | 62 |
| 6.13 | 代码选项 | 63 |
| 6.13.1 | 代码选项寄存器(Word 0) | 63 |
| 6.13.2 | 代码选项寄存器(Word 1) | 64 |
| 6.13.3 | 客户 ID 寄存器(Word 2) | 65 |
| 6.14 | 指令集..... | 65 |
| 7 | 绝对最大值 | 67 |
| 8 | DC 电气特性..... | 68 |
| 8.1 | AD 转换特性 | 70 |
| 8.2 | 比较器(运算放大器) 特性 | 71 |
| 8.3 | 器件特性 | 71 |
| 9 | 交流电气特性..... | 72 |
| 10 | 时序图 | 73 |
| 附录 | | |
| A | 封装类型..... | 74 |
| B | 封装形式..... | 75 |
| B.1 | EM78P259ND14 | 75 |
| B.2 | EM78P259NSO14 | 76 |
| B.3 | EM78P259NSO16A | 77 |
| B.4 | EM78P259ND18 | 78 |
| B.5 | EM78P259NSO18..... | 79 |
| B.6 | EM78P259ND20 | 80 |
| B.7 | EM78P259NSO20 | 81 |
| B.8 | EM78P259NSS20 | 82 |
| C | 品质保证和可靠性 | 83 |
| C.1 | 地址缺陷检测..... | 83 |

规格版本历史

| 版本号 | 版本描述 | 日期 |
|-----|--|------------|
| 1.0 | 首发行版 | 2005/06/16 |
| 1.1 | 在特性中增加 IRC 漂移率 | 2006/05/29 |
| 1.2 | 1. 特性部分修订了内容和格式 :图 4-1 EM78P259N/260N 功能方框图, 图 6-2 TCC 和 WDT 方框图, 和图 6-11 IR/PWM 系统方框图 2. 修订了 6.7 节模数转换器(ADC) 3. 修订了 6.13.1 节代码选项寄存器 (Word 0) 和 6.13.2 节代码选项寄存器 (Word 1) 4. 增加内部 RC 电气特性 5. 修订了 8.1 节 AD 转换特性, 8.2 节比较器 (OP) 特性和附录 A 的封装型 | 2007/05/18 |
| 1.3 | 增加了 EM78P2581N SOP 16-pin 封装 | 2007/10/23 |
| 1.4 | 1. 增加了 DIP, SOP 14-pin 封装 2. 将 EM78P2581N, EM78P259N, EM78P260N 重命名为 EM78P259N | 2008/01/25 |

1 综述

EM78P259N 是采用低功耗高速 CMOS 工艺设计开发的 8 位微控制器。控制器带有 2Kx13 位片内一次性可编程只读存储器(OTP-ROM)，它还提供一个加密位防止程序被读取的。拥有两个代码选项字节来满足用户的需要。

EM78P259N 带有增强的 OTP-ROM 特性，能够为用户开发和校验程序提供便利。而且此 OTP 设备提供了便捷的程序更新，使用开发和编程工具的优势。用户可以利用义隆烧录器容易地烧写自己的开发代码。

2 功能特性

- CPU 配置
 - 2K×13 位片内 ROM
 - 80×8位片内寄存器(SRAM)
 - 8级堆栈用于子程序嵌套
 - 5V/4MHz，耗电电流小于1.9 mA
 - 3V/32kHz，耗电电流典型值为15 μA
 - 休眠模式，耗电电流典型值为 1 μA
- I/O 端口结构
 - 3 个双向 I/O 端口：P5, P6, P7
 - 17 个 I/O 引脚
 - 唤醒端口：P5
 - 8 个可编程下拉 I/O 引脚
 - 8 个可编程上拉 I/O 引脚
 - 8 个可编程漏极开路 I/O 引脚
 - 外部中断引脚：P60
- 工作电压范围
 - 工作电压：2.3V~5.5V (商业级)
 - 工作电压：2.5V~5.5V (工业级)
- 工作温度范围
 - 工作温度：0°C ~70°C (商业级)
 - 工作温度：-40°C ~85°C (工业级)
- 工作频率范围
 - 晶振模式：
 - DC~20MHz/2clks @ 5V, DC~100ns inst. cycle @ 5V
 - DC~8MHz/2clks @ 3V, DC~250ns inst. cycle @ 3V
 - ERC 模式：
 - DC~16MHz/2clks @ 5V, DC~125ns inst. cycle @ 5V
 - DC~8MHz/2clks @ 3V, DC~250ns inst. cycle @ 3V
 - IRC 模式：
 - 振荡模式：4MHz, 8MHz, 1MHz, 455kHz
- 这四个主频可以通过编程设置ICE259N仿真的四个校正位来校正。OTP在烧录的时候由义隆烧录器自动校正
- 外设配置
 - 8位可选择时钟源，边沿触发和溢出中断的实时时钟/计数器
 - 8位实时时钟/计数器(TCCA, TCCC)和16位实时时钟/计数器(TCCB)，可选择时钟源、边沿触发和溢出中断。
 - Vref模式下，带有12位分辨率的4通道的AD转换器
 - 易实现IR (红外遥控) 应用电路
 - 一对比较器或OP
- 6 个中断源：
 - TCC, TCCA, TCCB, TCCC 溢出中断
 - 输入状态改变中断（从休眠模式唤醒）
 - 外部中断
 - ADC 完成中断
 - 比较器状态改变中断
 - IR/PWM中断
- 特性
 - 可编程自由运行的看门狗定时器 (4.5ms : 18ms)
 - 省电的休眠模式
 - 可选择的晶振模式
 - 上电电压检测器 (2.0V ± 0.1V)
- 封装类型：
 - 14-pin DIP 300mil: EM78P259ND14J/S
 - 14-pin SOP 150mil : EM78P259NSO14J/S
 - 16-pin SOP 150mil : EM78P259NSO16AJ/S
 - 18-pin DIP 300mil : EM78P259ND18J/S
 - 18-pin SOP 300mil : EM78P259NSO18J/S
 - 20-pin DIP 300mil : M78P259ND20J/S
 - 20-pin SOP 300mil : EM78P259NSO20J/S
 - 20-pin SSOP 209mil:EM78P259NSS20J/S

注: 绿色产品不含有害物质

| 内部 RC 频率 | 漂移率 | | | |
|----------|--------------------|-------------------|-----|------|
| | 温度 (-40°C~85°C) | 电压 (2.3V~5.5V) | 制程 | 总计 |
| 4 MHz | ±10% | ±5% | ±4% | ±19% |
| 8 MHz | ±10% | ±6% | ±4% | ±20% |
| 1 MHz | ±10% | ±5% | ±4% | ±19% |
| 455kHz | ±10% | ±5% | ±4% | ±19% |

3 引脚配置

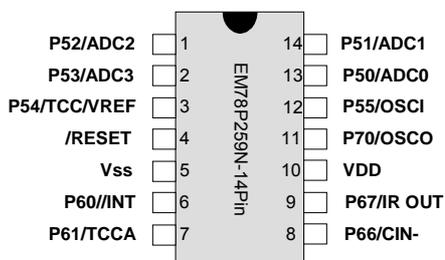


图 3-1 EM78P259ND14/SO14

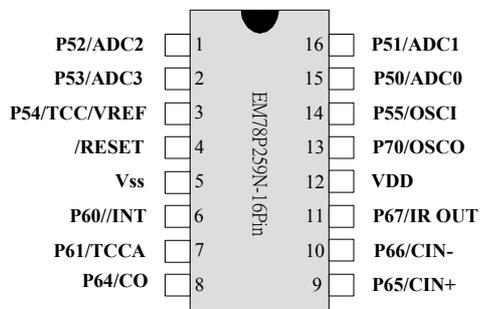


图 3-2 EM78P259NSO16A

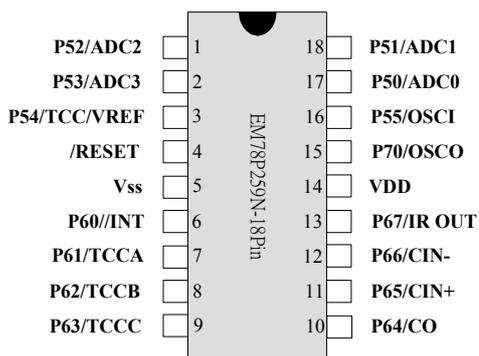


图 3-3 EM78P259ND18/SO18

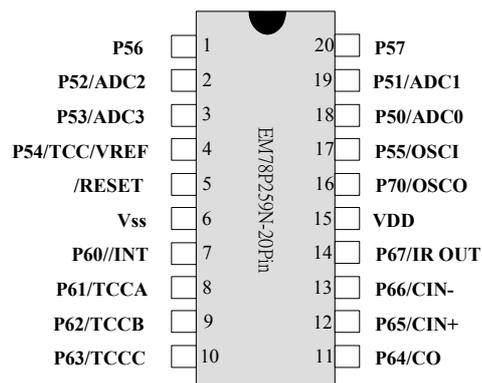


图 3-4 EM78P259ND20/SO20/SS20

4 引脚说明

4.1 EM78P259ND14/SO14

| 符号 | 引脚号 | 类型 | 功能 |
|----------------------|-----------------|-----|--|
| P70 | 11 | I/O | 通用输入/输出引脚 上电复位后值为默认 |
| P60, P61 P66, P67 | 6~9 | I/O | 通用输入/输出引脚 漏极开路功能 上电复位后值为默认 |
| P50~P55 | 1~3 12~14 | I/O | 通用输入/输出引脚 上拉/下拉功能 上电复位后值为默认 引脚状态改变时, 从休眠模式唤醒 |
| OSCI | 12 | I | 晶振类型: 内部晶振输入端或外部时钟输入端 RC类型: RC 振荡器输入端 |
| OSCO | 11 | I/O | 晶振类型: 晶振输出端或外部时钟输入引脚 RC类型: 时钟输出为一个指令周期 外部时钟信号输入引脚 |
| /RESET | 4 | I | 如果复位脚电压保持在逻辑低电平, IC 将复位在普通模式下, /RESET 电压必须小于 Vdd |
| TCC, TCCA | 3, 7 | I | 外部计数器输入 TCC 由 CONT <5>定义 TCCA 由 IOC80 <1>定义 |
| ADC0~ ADC3 | 1, 2, 13, 14 | I | 模数转换器 由 ADCON (R9) <1:0>定义 |
| IR OUT | 9 | O | IR 模式输出引脚 Vdd=5v, 当输出电压降到 0.7Vdd 和升至 0.3Vdd 时, 驱动电流和灌电流= 20mA |
| VREF | 3 | I | ADC 外部参考电压 由 ADCON (R9) <7>定义 |
| /INT | 6 | I | 下降或上升沿触发的外部中断引脚 由 CONT <7>定义 |
| VDD | 10 | - | 电源 |
| VSS | 5 | - | 地 |

4.2 EM78P259NSO16A

| 符号 | 引脚序号 | 类型 | 功能 |
|---------------------|-----------------|--------|---|
| P70 | 13 | I/O | 通用输入/输出引脚 上电复位后值为默认 |
| P60~P61, P64~P67 | 6~11 | I/O | 通用输入/输出引脚 漏极开路功能 上电复位后值为默认 |
| P50~P55 | 1~3 14~16 | I/O | 通用输入/输出引脚 上拉/下拉功能 上电复位后值为默认 引脚状态改变时,从休眠模式唤醒 |
| CIN-, CIN+ CO | 10, 9 8 | I O | “-” : 比较器 Vin- 的输入引脚 “+” : 比较器 Vin+ 的输入引脚 CO : 比较器输出引脚 由 IOC80 <4:3>定义 |
| OSCI | 14 | I | 晶振模式 : 晶振输入端或外部时钟输入引脚 RC 类型 : RC 振荡器输入引脚 |
| OSCO | 13 | I/O | Crystal 类型: 晶振输出端或外部时钟输入引脚 RC 类型: 时钟输出为一个指令周期 外部时钟信号输入引脚 |
| /RESET | 4 | I | 如果复位脚电压保持在逻辑低电平, IC 将复位 在普通模式下, /RESET 脚电压必须小于 Vdd |
| TCC, TCCA | 3, 7 | I | 外部计数器输入 TCC 由 CONT <5>定义 TCCA 由 IOC80 <1>定义 |
| ADC0~ ADC3 | 1, 2, 15, 16 | I | 模数转换器 由 ADCON (R9) <1:0>定义 |
| IR OUT | 11 | O | IR 模式输出引脚 Vdd=5v, 当输出电压降到 0.7Vdd 和升至 0.3Vdd 时,驱动电 流和灌电流= 20mA |
| VREF | 3 | I | ADC 外部参考电压 由 ADCON (R9) <7>定义 |
| /INT | 6 | I | 下降或上升沿触发的外部中断引脚 由 CONT <7>定义 |
| VDD | 12 | - | 电源 |
| VSS | 5 | - | 地 |

4.3 EM78P259ND18/SO18

| Symbol | Pin No. | Type | Function |
|--------------------------------|-----------------|--------|---|
| P70 | 15 | I/O | 通用输入/输出引脚 上电复位后值为默认 |
| P60~P67 | 6~13 | I/O | 通用输入/输出引脚 漏极开路功能 上电复位后值为默认 |
| P50~P55 | 1~3 16~18 | I/O | 通用输入/输出引脚 上拉/下拉功能 上电复位后值为默认 引脚状态改变时,从休眠模式唤醒 |
| CIN-, CIN+ CO | 12, 11 10 | I O | “-” : 比较器 Vin- 的输入引脚 “+” : 比较器 Vin+ 的输入引脚 CO : 比较器输出引脚 由 IOC80 <4:3>定义 |
| OSCI | 16 | I | 晶振模式: 晶振输入端或外部时钟输入引脚 RC 类型: RC 振荡器输入引脚 |
| OSCO | 15 | I/O | Crystal 类型: 晶振输出端或外部时钟输入引脚 RC 类型: 时钟输出为一个指令周期 外部时钟信号输入引脚 |
| /RESET | 4 | I | 如果复位脚电压保持在逻辑低电平, IC 将复位 在普通模式下, /RESET 电压必须小于 Vdd |
| TCC, TCCA, TCCB, TCCC | 3, 7, 8, 9 | I | 外部计数器输入 TCC 由 CONT <5>定义 TCCA 由 IOC80 <1>定义 TCCB 由 IOC90 <5>定义 TCCC 由 IOC90 <1>定义 |
| ADC0~ ADC3 | 1, 2, 17, 18 | I | 模数转换器 由 ADCON (R9) <1:0>定义 |
| IR OUT | 13 | O | IR 模式输出引脚 Vdd=5v, 当输出电压降到 0.7Vdd 和升至 0.3Vdd 时,驱动电流和 灌电流= 20mA |
| VREF | 3 | I | ADC 外部参考电压 由 ADCON (R9) <7>定义 |
| /INT | 6 | I | 下降或上升沿触发的外部中断引脚 由 CONT <7>定义 |
| VDD | 14 | - | 电源 |
| VSS | 5 | - | 地 |

4.4 EM78P259ND20/SO20/SS20

| Symbol | Pin No. | Type | Function |
|--------------------------------|-----------------|--------|---|
| P70 | 16 | I/O | 通用输入/输出引脚 上电复位后值为默认 |
| P60~P67 | 7~14 | I/O | 通用输入/输出引脚 漏极开路功能 上电复位后值为默认 |
| P50~P57 | 1~4 17~20 | I/O | 通用输入/输出引脚 上拉/下拉功能 上电复位后值为默认 引脚状态改变由休眠模式唤醒 |
| CIN-, CIN+ CO | 13, 12 11 | I O | “-” : 比较器 Vin- 的输入引脚 “+” : 比较器 Vin+ 的输入引脚 CO : 比较器输出引脚 由 IOC80 <4:3>定义 |
| OSCI | 17 | I | 晶振模式 : 晶振输入端或外部时钟输入引脚 RC 类型 : RC 振荡器输入引脚 |
| OSCO | 16 | I/O | Crystal 类型: 晶振输出端或外部时钟输入引脚 RC 类型: 时钟输出为一个指令周期 外部时钟信号输入引脚 |
| /RESET | 5 | I | 如果复位脚电压保持在逻辑低电平, IC 将复位 在普通模式下, /RESET 电压必须小于 Vdd |
| TCC, TCCA, TCCB, TCCC | 4, 8, 9, 10 | I | 外部计数器输入 TCC 由 CONT <5>定义 TCCA 由 IOC80 <1>定义 TCCB 由 IOC90 <5>定义 TCCC 由 IOC90 <1>定义 |
| ADC0~ ADC3 | 2, 3, 18, 19 | I | 模数转换器 由 ADCON (R9) <1:0>定义 |
| IR OUT | 14 | O | IR 模式输出引脚 Vdd=5v, 当输出电压降到 0.7Vdd 和升至 0.3Vdd 时, 驱动电流和灌电流= 20mA |
| VREF | 4 | I | ADC 外部参考电压 由 ADCON (R9) <7>定义 |
| /INT | 7 | I | 下降或上升沿触发的外部中断引脚 由 CONT <7>定义 |
| VDD | 15 | - | 电源 |
| VSS | 6 | - | 地 |

5 功能结构描述图

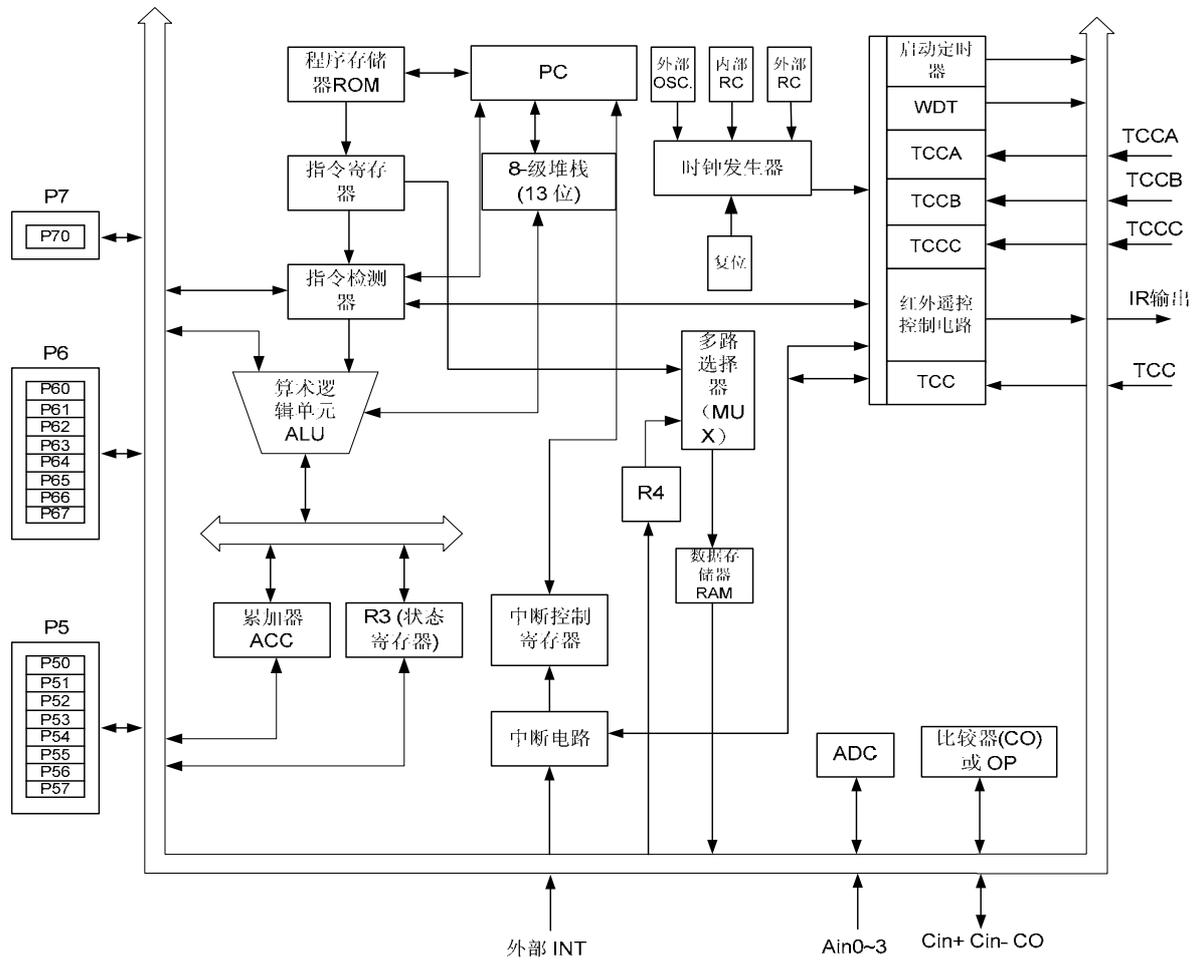


图 5-1 EM78P259N 功能结构描述图

6 功能描述

6.1 操作寄存器

6.1.1 R0 (间接寻址寄存器)

R0 不是一个在物理寄存器空间存在的寄存器，它的主要功能是作为一个间接寻址指针。任何使用R0作为存取数据指针的指令，实际存取的是RAM选择寄存器（R4）所指向的数据。

6.1.2 R1 (定时时钟/计数器)

- 对来自TCC引脚的外部信号沿或对内部指令周期时钟进行加1计数。外部信号边沿由CONT寄存器的第4位（TE）决定是上升沿触发还是下降沿触发。
- 和其它寄存器一样可读写。
- TCC 预分频计数器(IOCC1)分配给TCC使用
- 如有以下事件发生，IOCC1寄存器的内容被清除
 - 有数值写入TCC寄存器
 - 有数值写入TCC预分频位（CONT寄存器的第3,2,1,0位）
 - 上电复位，/RESET复位和WDT溢出复位

6.1.3 R2 (程序计数器)和堆栈

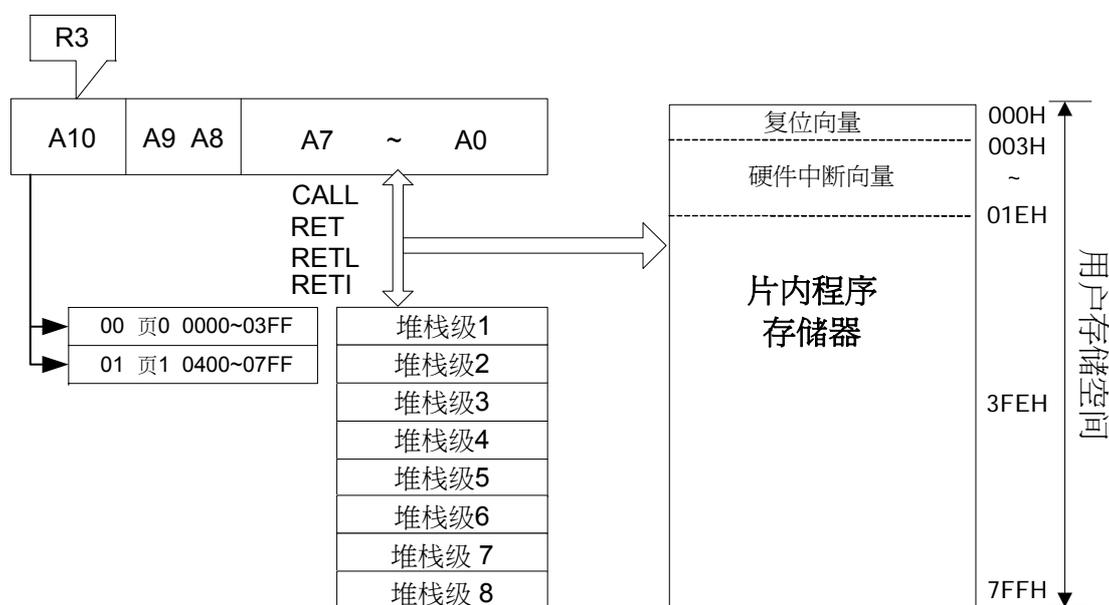


图 6-1 程序计数器构成

- R2 和硬件堆栈是 11位宽，它的结构在6.1.3.1节的数据存储配置表（下一页）中描述。
- 产生2K×13位片内OTP ROM 地址以获取对应的程序指令编码。一个程序页是1024字长。
- 当复位产生时，计数器R2的内容为0。
- "JMP" 指令可直接载入程序计数器R2低10位。因此，“JMP” 指令允许跳转范围为一个程序页面内。
- "CALL"指令载入程序计数器PC的低10位,并将PC+1值推入栈。因此，子程序入口地址可以放在同一页的任一位置。
- "RET" ("RETL k", "RETI")指令将栈顶数据载入PC。
- "ADD R2, A"指令允许把A的内容加到当前PC上，PC的第9位及9位以上的逐次增加
- "MOV R2, A"指令允许将寄存器“A”中的地址加载到PC的低8位，PC的第9位和第10位（A8~A9）保持不变
- 除了“ADD R2,A” 指令外，任何写入 R2(如. "MOV R2, A", "BC R2, 6",等等)的指令将不会引起PC的第9位和第10位改变。
- 对于EM78P259N，执行"JMP", "CALL"指令或任何写入R2值的指令，状态寄存器（R3）的PS0位的值将载入R2最高位（A10）。
- 除改变R2内容的指令需要2个指令周期外，所有指令都是单指令周期（fclk/2 或 fclk/4）。注意这些指令需要一个还是两个指令周期，由代码选项寄存器的CYES位决定。

6.1.3.1 数据存储结构

| 地址 | R寄存器页 | | IOCX0 寄存器页 | IOCX1 寄存器页 |
|---------------|------------------------------|--------|----------------------------------|-----------------------------------|
| 00 | R0 (间接地址寄存器) | | 保留 | 保留 |
| 01 | R1 (时钟计数器) | | CONT (控制寄存器) | 保留 |
| 02 | R2 (程序计数器) | | 保留 | 保留 |
| 03 | R3 (状态寄存器) | | 保留 | 保留 |
| 04 | R4 (RAM选择寄存器) | | 保留 | 保留 |
| 05 | R5 (port5) | | IOC50 (I/O端口控制寄存器) | IOC51 (TCCA 计数器) |
| 06 | R6 (port6) | | IOC60 (I/O端口控制寄存器) | IOC61 (TCCB LSB 计数器) |
| 07 | R7 (port7) | | IOC70 (I/O端口控制寄存器) | IOC71 (TCCB HSB 计数器) |
| 08 | R8 (ADC输入选择寄存器) | | IOC80 (比较器和TCCA控制寄存器) | IOC81 (TCCC 计数器) |
| 09 | R9 (ADC控制寄存器) | | IOC90 (TCCB和TCCC控制寄存器) | IOC91 (低电平时间寄存器) |
| 0A | RA (ADC补偿校准寄存器) | | IOCA0 (IR和TCCC控制寄存器) | IOCA1 (高电平时间寄存器) |
| 0B | RB (ADC的AD11~AD4的转换值) | | IOCB0 (下拉控制寄存器) | IOCB1 (高电平时间和低电平时间分频控制寄存器) |
| 0C | RC (ADC的AD8~AD11的转换值) | | IOCC0 (漏极开路控制寄存器) | IOCC1 (TCC 预分频控制) |
| 0D | RD (ADC的AD0~AD7的转换值) | | IOCD0 (上拉控制寄存器) | 保留 |
| 0E | RE (中断状态2和唤醒控制寄存器) | | IOCE0 (WDT控制寄存器和中断屏蔽寄存器2) | 保留 |
| 0F | RF (中断状态寄存器1) | | IOCF0 (中断屏蔽寄存器1) | 保留 |
| 10 : 1F | 通用寄存器 | | | |
| 20 : 3F | Bank 0 | Bank 1 | | |

6.1.4 R3 (状态寄存器)

| Bit 7 | Bit 6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|-------|-------|-------|-------|-------|-------|-------|-------|
| RST | IOCS | PS0 | T | P | Z | DC | C |

Bit 7 (RST): 复位类型位

若引脚状态改变唤醒休眠模式，比较器状态改变或者AD转换完成，其值为“1”。其它复位类型，其值为“0”。

Bit 6 (IOCS): IO控制寄存器段选择位

0: 选择段0 (IOC50~IOCF0)

1: 选择段1 (IOC51~IOCC1)

Bit 5 (PS0): 页面选择位。PS0用于选择一个程序存储页。当执行“JMP”、“CALL”或者其它导致程序计数器改变的指令（例如：MOV R2,A)时，PS0被装入程序计数器的第11位，以选择一个可用程序内存页。注意RET(RETL,RETI)指令不改变PS0位。也就是说，不管当前的PS0位设置，程序都会返回到子程序被调用前的页面。

| PS0 | 程序存储页[地址] |
|-----|---------------|
| 0 | 页 0 [000-3FF] |
| 1 | 页 1 [400-7FF] |

Bit 4 (T): 时间溢出位。执行“SLEP”和“WDTC”指令时置1,上电复位或WDT溢出时清0(详见6.5.2节，状态寄存器的T和P状态)。

Bit 3 (P): 低功耗标志位。当上电或执行“WDTC”指令后置1，执行“SLEP”指令后该位清“0”（详见6.5.2节，状态寄存器的T和P状态)。

Bit 2 (Z): 零标志。当算术运算或逻辑运算的结果为0时，该位置1

Bit 1 (DC): 辅助进位标志

Bit 0 (C): 进位标志

6.1.5 R4 (RAM 选择寄存器)

Bit 7: 始终置“0”

Bit 6: 用于选择寄存器的BANK0和BANK1。

Bits 5~0: 在间接寻址方式中用于选择寄存器（地址：00~0F, 10~3F）

参见6.1.3.1节的数据存储器结构图

6.1.6 R5 ~ R6 (Port 5 ~ Port 6)

R5 & R6 为 I/O 寄存器。

6.1.7 R7 (Port 7)

| Bit | Bit 7 | Bit 6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|-----------|-------|-------|-------|-------|-------|-------|-------|-------|
| EM78P259N | '0' | '0' | '0' | '0' | '0' | '0' | '0' | I/O |
| ICE259N | C3 | C2 | C1 | C0 | RCM1 | RCM0 | '0' | I/O |

注意: R7 是 I/O 寄存器

对于 EM78P259N, 仅R7 的最低位有效

Bit 7 ~ Bit 2:

[在 EM78P259N]: 未使用, 读做0。

[在 仿真器 (C3~C0, RCM1, & RCM0)]: IRC模式的校验位。在ICE259N ICE仿真器的 IRC模式下, 这些位是IRC模式选择位和IRC校验位。

Bit 7 ~ Bit 4 (C3 ~ C0): 模式校验位

| C3 | C2 | C1 | C0 | 频率 (MHz) |
|----|----|----|----|----------------------|
| 0 | 0 | 0 | 0 | $(1-36%) \times F$ |
| 0 | 0 | 0 | 1 | $(1-31.5%) \times F$ |
| 0 | 0 | 1 | 0 | $(1-27%) \times F$ |
| 0 | 0 | 1 | 1 | $(1-22.5%) \times F$ |
| 0 | 1 | 0 | 0 | $(1-18%) \times F$ |
| 0 | 1 | 0 | 1 | $(1-13.5%) \times F$ |
| 0 | 1 | 1 | 0 | $(1-9%) \times F$ |
| 0 | 1 | 1 | 1 | $(1-4.5%) \times F$ |
| 1 | 1 | 1 | 1 | F (默认) |
| 1 | 1 | 1 | 0 | $(1+4.5%) \times F$ |
| 1 | 1 | 0 | 1 | $(1+9%) \times F$ |
| 1 | 1 | 0 | 0 | $(1+13.5%) \times F$ |
| 1 | 0 | 1 | 1 | $(1+18%) \times F$ |
| 1 | 0 | 1 | 0 | $(1+22.5%) \times F$ |
| 1 | 0 | 0 | 1 | $(1+27%) \times F$ |
| 1 | 0 | 0 | 0 | $(1+31.5%) \times F$ |

1.上表所列频率为理论上的值, 是高频模式的一个例子, 因此仅供参考, 具体的值将取决于实际制程。

2.类似的算法也适用于低频模式。

Bit 3 & Bit 2 (RCM1, RCM0): IRC模式选择位

| RCM 1 | RCM 0 | 频率 (MHz) |
|-------|-------|----------|
| 1 | 1 | 4 (默认值) |
| 1 | 0 | 8 |
| 0 | 1 | 1 |
| 0 | 0 | 455kHz |

6.1.8 R8 (AISR: ADC 输入选择寄存器)

AISR寄存器分别单独定义Port5管脚为模拟输入或数字I/O口。

| Bit 7 | Bit 6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|-------|-------|-------|-------|-------|-------|-------|-------|
| - | - | - | - | ADE3 | ADE2 | ADE1 | ADE0 |

Bit 7 ~ Bit 4: 未使用

Bit 3 (ADE3): P53引脚AD转换使能位

- 0: 禁止ADC3, P53作为普通I/O。
- 1: 使能ADC3,作为模拟输入脚。

Bit 2 (ADE2): P52引脚的AD转换使能位

- 0: 禁止ADC2, P52作为普通I/O
- 1: 使能ADC2,作为模拟输入脚

Bit 1 (ADE1): P51脚的AD转换使能位

- 0: 禁止ADC1, P51作为普通I/O
- 1: 使能ADC1,作为模拟输入脚

Bit 0 (ADE0): P50脚的AD转换使能位

- 0: 禁止ADC0, P50作为普通I/O
- 1: 使能ADC0,作为模拟输入脚

6.1.9 R9 (ADCON: ADC控制寄存器)

| Bit 7 | Bit 6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|-------|-------|-------|-------|-------|-------|-------|-------|
| VREFS | CKR1 | CKR0 | ADRUN | ADPD | - | ADIS1 | ADIS0 |

Bit 7 (VREFS): ADC参考电压的输入源

- 0: 以工作电压VDD为ADC的参考电压（默认值），P54/VREF引脚执行P54功能
- 1: 引脚P54/VREF上的电压为ADC的参考电压

注意

- P54/TCC/VREF引脚不能同时用作TCC和VREF。如果P54/TCC/VREF作为VREF模拟输入脚，则CONT寄存器的第5位“TS”必须清“0”。
- P54/TCC/VREF脚位优先级如下：

| P53/TCC/VREF 引脚优先级 | | |
|--------------------|-----|-----|
| 高 | 中 | 低 |
| VREF | TCC | P54 |

Bit 6 和 Bit 5 (CKR1 和 CKR0): AD转换的振荡器时钟预分频

- 00 = 1: 16 (默认值)
- 01 = 1: 4
- 10 = 1: 64
- 11 = 1: WDT 环形振荡频率

| CKR1:CKR0 | 工作模式 | 最大工作频率 |
|-----------|---------|--------|
| 00 | Fosc/16 | 4 MHz |
| 01 | Fosc/4 | 1 MHz |
| 10 | Fosc/64 | 16 MHz |
| 11 | 内部 RC | - |

Bit 4 (ADRUN): ADC 开始运行位.

- 0: 转换完成时复位，但不可由软件复位
- 1: A/D转换开始，该位可由软件置位

Bit 3 (ADPD): ADC低功耗模式

- 0: 关闭ADC参考电阻使其进入低功耗状态，尽管此时CPU可能仍在工作。
- 1: ADC 处于运行状态

Bit 2: 未使用

Bit 1 ~ Bit 0 (ADIS1 ~ADIS0): 模拟输入选择位

- 00 = ADIN0/P50
- 01 = ADIN1/P51
- 10 = ADIN2/P52
- 11 = ADIN3/P53

只有在ADIF和ADRUN都为0时方可修改这两位。(见6.1.14部分, RE (中断状态 2 & 唤醒控制寄存器))。

6.1.10 RA (ADOC: ADC补偿校准寄存器)

| Bit 7 | Bit 6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|-------|-------|--------|--------|--------|-------|-------|-------|
| CALI | SIGN | VOF[2] | VOF[1] | VOF[0] | "0" | "0" | "0" |

Bit 7 (CALI): ADC校准使能位

- 0: 禁止校准
- 1: 使能校准

Bit 6 (SIGN): 补偿电压极性选择位

- 0: 负电压
- 1: 正电压

Bit 5 ~ Bit 3 (VOF[2] ~ VOF[0]): 补偿电压位

| VOF[2] | VOF[1] | VOF[0] | EM78P259N | ICE259N |
|--------|--------|--------|-----------|---------|
| 0 | 0 | 0 | 0LSB | 0LSB |
| 0 | 0 | 1 | 2LSB | 1LSB |
| 0 | 1 | 0 | 4LSB | 2LSB |
| 0 | 1 | 1 | 6LSB | 3LSB |
| 1 | 0 | 0 | 8LSB | 4LSB |
| 1 | 0 | 1 | 10LSB | 5LSB |
| 1 | 1 | 0 | 12LSB | 6LSB |
| 1 | 1 | 1 | 14LSB | 7LSB |

Bit 2 ~ Bit 0: 未使用，读做“0”

6.1.11 RB (ADDATA: ADC转换结果)

| Bit 7 | Bit 6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|-------|-------|-------|-------|-------|-------|-------|-------|
| AD11 | AD10 | AD9 | AD8 | AD7 | AD6 | AD5 | AD4 |

当A/D转换完成后，其结果送入ADDATA中。ADRUN位清“0”，ADIF置“1”（见6.1.14部分，RE（中断状态2&唤醒控制寄存器））。

RB为只读寄存器。

6.1.12 RC (ADDATA1H: ADC转换结果)

| Bit 7 | Bit 6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|-------|-------|-------|-------|-------|-------|-------|-------|
| “0” | “0” | “0” | “0” | AD11 | AD10 | AD9 | AD8 |

当A/D转换完成后，其结果的高4位送入ADDATA1H。ADRUN位清“0”，ADIF置“1”（见6.1.14部分，RE（中断状态2&唤醒控制寄存器））。

RC为只读寄存器。

6.1.13 RD (ADDATA1L: ADC转换结果)

| Bit 7 | Bit 6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|-------|-------|-------|-------|-------|-------|-------|-------|
| AD7 | AD6 | AD5 | AD4 | AD3 | AD2 | AD1 | AD0 |

当A/D转换完成后，其结果的低8位送入ADDATA1L。ADRUN位清“0”，ADIF置“1”（见6.1.14部分，RE（中断状态2&唤醒控制寄存器））。

RD为只读寄存器。

6.1.14 RE (中断状态2和唤醒控制寄存器)

| Bit 7 | Bit 6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|-------|-------|-------|-------|-------|-------|-------|-------|
| - | - | ADIF | CMPIF | ADWE | CMPWE | ICWE | - |

注意: RE <5, 4>可由软件清“0”，但不能置“1”。

IOCE0是中断屏蔽寄存器

读RE的值是RE与IOCE0“逻辑与”的结果

Bit 7 & Bit 6: 未使用

Bit 5 (ADIF): A/D转换中断标志位。当AD转换完成时置1，由软件清0。

0: 无中断产生

1: 有中断请求

Bit 4 (CMPIF): 比较器中断标志位。当比较器的输出状态改变时置位，由软件清零。

0: 无中断产生

1: 有中断请求

Bit 3 (ADWE): ADC 唤醒使能位

0: 禁止ADC唤醒

1: 使能ADC唤醒

当AD转换进入休眠模式时，此位必须“使能”。

Bit 2 (CMPWE): 比较器唤醒使能位

0: 禁止比较器唤醒

1: 使能比较器唤醒

当比较器进入休眠模式时，此位必须被“使能”。

Bit 1 (ICWE): Port5输入状态改变唤醒使能位

0: 禁止Port5输入状态改变唤醒

1: 使能Port5输入状态改变唤醒

当Port5状态改变用于唤醒休眠模式时，此位必须“使能”。

Bit 0: 未使用，读取为“0”。

6.1.15 RF (中断状态2寄存器)

| Bit 7 | Bit 6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|--------|--------|--------|--------|--------|-------|-------|-------|
| LPWTIF | HPWTIF | TCCCIF | TCCBIF | TCCAIF | EXIF | ICIF | TCIF |

注意：“1”表示有中断请求

“0”表示没有中断产生

RF 可由指令清“0”，但不能置1。

IOCF0是中断屏蔽寄存器。

读RF的值是RF与IOCF0“逻辑与”的结果。

Bit 7 (LPWTIF): IR/PWM的内部低脉宽定时器下溢中断标志，由软件清0。

Bit 6 (HPWTIF): IR/PWM的内部高脉宽定时器下溢中断标志，由软件清0。

Bit 5 (TCCCIF): TCCC溢出中断标志。当TCCC溢出时置“1”，由软件清0。

Bit 4 (TCCBIF): TCCB溢出中断标志。当TCCB溢出时置“1”，由软件清0。

Bit 3 (TCCAIF): TCCA溢出中断标志。当TCCA溢出时置“1”，由软件清0。

Bit 2 (EXIF): 外部中断标志。当/INT引脚为下降沿时置“1”，由软件清0。

Bit 1 (ICIF): P5口输入状态改变中断标志。当P5口输入改变时置“1”，由软件清0。

Bit 0 (TCIF): TCC溢出中断标志。当TCC溢出时置“1”，由软件清0。

6.1.16 R10 ~ R3F

这些寄存器都是 8-bit通用寄存器。

6.2 特殊功能寄存器

6.2.1 A (累加器)

用于暂存内部数据传输或指令操作数，不可寻址。

6.2.2 CONT (控制寄存器)

| Bit 7 | Bit 6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|-------|-------|-------|-------|-------|-------|-------|-------|
| INTE | INT | TS | TE | PSTE | PST2 | PST1 | PST0 |

注意: CONT 寄存器可读写。

位 6为只读位。

Bit 7 (INTE): INT 信号边沿

0: INT引脚信号上升沿中断

1: INT引脚信号下降沿中断

Bit 6 (INT): 中断使能标志

0: 由“DISI”指令或硬件中断屏蔽中断

1: “ENI”或“RETI”指令使能中断

此位只读。

Bit 5 (TS): TCC信号源

0: 内部指令周期时钟，P54为双向I/O口

1: 由 TCC 引脚传输信号

Bit 4 (TE): TCC 信号沿

0: TCC引脚信号由低到高变化时，TCC加1

1: TCC引脚信号由高到低变化时，TCC加1

Bit 3 (PSTE): TCC预分频使能位

0: 预分频比禁止位. TCC 分频比 1:1

1: 预分频比使能位. TCC分频比由 Bit 2 ~ Bit 0设置

Bit 2 ~ Bit 0 (PST2 ~ PST0): TCC预分频位

| PST2 | PST1 | PST0 | TCC 分频比 |
|------|------|------|---------|
| 0 | 0 | 0 | 1:2 |
| 0 | 0 | 1 | 1:4 |
| 0 | 1 | 0 | 1:8 |
| 0 | 1 | 1 | 1:16 |
| 1 | 0 | 0 | 1:32 |
| 1 | 0 | 1 | 1:64 |
| 1 | 1 | 0 | 1:128 |
| 1 | 1 | 1 | 1:256 |

注意: Tcc 溢出时间 $[1/F_{osc} \times \text{分频比} \times 256 \text{ (Tcc cnt)} \times 1]$, CLK=2 时
Tcc 溢出时间 $[1/F_{osc} \times \text{分频比} \times 256 \text{ (Tcc cnt)} \times 2]$, CLK=4 时

6.2.3 IOC50 ~ IOC70 (I/O 端口控制寄存器)

- “1” 定义对应I/O脚为高阻输入状态，“0” 定义对应的I/O脚为输出。

- 对于 14 个引脚的EM78P259N :

IOC50 <7, 6>, IOC60<5, 4, 3, 2>: 这些位始终必须设置为 “0”

其它位可读写。

IOC70 寄存器可读写。

- 对于 16 个引脚的EM78P259N :

IOC50 <7, 6>, IOC60 <3, 2>: 这些位始终必须设置为 “0”

其它位可读写。

IOC70 寄存器可读写。

- 对于 18 个引脚的EM78P259N :

IOC50<7, 6>: 这些位始终必须设置为 “0” 。

其它位可读写。

IOC60, IOC70寄存器可读写。

- 对于 20 个引脚的EM78P259N :

IOC50, IOC60, IOC70寄存器可读写。

6.2.4 IOC80 (比较器和 TCCA控制寄存器)

| Bit 7 | Bit 6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|-------|-------|--------|-------|-------|--------|--------|--------|
| - | - | CMPOUT | COS1 | COS0 | TCCAEN | TCCATS | TCCATE |

注意: IOC80寄存器的位 4~0 可读写。
IOC80寄存器的位 5 为只读。

Bit 7 and Bit 6: 未使用

Bit 5 (CMPOUT): 比较器结果输出

该位为只读。

Bit 4 and Bit 3 (COS1和 COS0): 比较器/运算放大器选择位

| COS1 | COS0 | 功能描述 |
|------|------|---------------------------------------|
| 0 | 0 | 比较器和运算放大器未使用，P64,P66 和 P67 作为通用 I/O 口 |
| 0 | 1 | 用作比较器，P64 作为通用 I/O 口 |
| 1 | 0 | 用作比较器，P64 作为比较器的输出脚 (CO) |
| 1 | 1 | 作为运算放大器，P64 作为运算放大器的输出脚 (CO) |

Bit 2 (TCCAEN): TCCA使能位

0: 禁止TCCA

1: 使能 TCCA

Bit 1 (TCCATS): TCCA信号源

0: 内部指令周期时钟，P61为双向I/O口

1: 通过TCCA引脚传输信号源

Bit 0 (TCCATE): TCCA 信号沿

0: TCCA引脚信号由低到高变化时，TCCA加1

1: TCCA引脚信号由高到低变化时，TCCA加1

6.2.5 IOC90 (TCCB 和 TCCC控制寄存器)

| Bit 7 | Bit 6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|--------|--------|--------|--------|-------|-------|--------|--------|
| TCCBHE | TCCBEN | TCCBTS | TCCBTE | - | TCCEN | TCCCTS | TCCCTE |

Bit 7 (TCCBHE): 计数器高字节控制位

0: 禁止TCCBH高字节(默认值)，TCCB是一个8位计数器

1: 使能TCCBH高字节，TCCB是一个16位计数器

Bit 6 (TCCBEN): TCCB 使能位

0: 禁止TCCB

1: 使能 TCCB

Bit 5 (TCCBTS):TCCB 信号源

0: 内部指令周期时钟，P62为双向I/O口

1: 通过 TCCB引脚传输

Bit 4 (TCCBTE): TCCB信号沿

0: TCCB引脚信号由低到高变化时，TCCB加1

1: TCCB引脚信号由高到低变化时，TCCB加1

Bit 3: 未使用

Bit 2 (TCCEN): TCCC 使能位

0: 禁止TCCC

1: 使能 TCCC

Bit 1 (TCCCTS): TCCC信号源

- 0: 内部指令时钟周期，P63为双向I/O口。
- 1: 通过TCCC引脚传输

Bit 0 (TCCCTE): TCCC 信号沿

- 0: TCCC引脚信号由低到高变化时，TCCC加1
- 1: TCCC引脚信号由高到低变化时，TCCC加1

6.2.6 IOCA0 (IR 和 TCCC 分频控制寄存器)

| Bit 7 | Bit 6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|--------|--------|--------|--------|-------|-------|-------|--------|
| TCCCSE | TCCCS2 | TCCCS1 | TCCCS0 | IRE | HF | LGP | IROUTE |

Bit 7 (TCCCSE): TCCC分频比使能位

一个8位带有预分频的计数器分配给TCCC和IR模式. 当作为IR-模式时，TCCC计数器分频比用来对载波调制的低脉宽定时。（见在6.8.2部分的图6-11的功能描述）。

- 0: 禁止分频位。TCCC分频比是1:1
- 1: 使能分频位。由位 6 ~ 位 4 设置TCCC分频比

Bit 6 ~ Bit 4 (TCCCS2 ~ TCCCS0): TCCC分频比设置位

| TCCCS2 | TCCCS1 | TCCCS0 | TCCC 分频比 |
|--------|--------|--------|----------|
| 0 | 0 | 0 | 1:2 |
| 0 | 0 | 1 | 1:4 |
| 0 | 1 | 0 | 1:8 |
| 0 | 1 | 1 | 1:16 |
| 1 | 0 | 0 | 1:32 |
| 1 | 0 | 1 | 1:64 |
| 1 | 1 | 0 | 1:128 |
| 1 | 1 | 1 | 1:256 |

Bit 3 (IRE): 红外遥控使能位

- 0: 禁止IRE，即禁止H/W调制功能。IROUT引脚固定于高电平，TCCC为加计数器。
- 1: 使能IRE，即使能H/W调制功能。P67定义为IROUT。如果HP=1，TCCC计数器分频用作对载波调制的低脉宽定时（见在6.8.2部分的图6-11的功能描述）。如果HP=0，TCCC为加计数器。

Bit 2 (HF): 高频位

- 0: PWM应用。IROUT波形是根据高电平脉宽定时器和低脉宽定时器来分别决定高电平时间长度和低电平时间长度。
- 1: IR 应用模式。载波调制的低脉宽（详见6.8.2部分的图6-11功能描述）。

Bit 1 (LGP): 长脉冲。

- 0: 高电平定时寄存器和低电平定时寄存器有效。

1: 忽略高电平定时寄存器。产生一个单脉冲。

Bit 0 (IROUTE): 定义P67 (IROUT)引脚功能控制位

0: P67 定义为双向I/O 口

1: P67定义为IROUT，在这种情况下，P67的I/O控制位(IOC6的位 7)必须设置为“0”。

6.2.7 IOCB0 (下拉控制寄存器)

| Bit 7 | Bit 6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|-------|-------|-------|-------|-------|-------|-------|-------|
| /PD57 | /PD56 | /PD55 | /PD54 | /PD53 | /PD52 | /PD51 | /PD50 |

注意: IOCB0 寄存器可读写。

Bit 7 (/PD57): P57引脚下拉使能控制位

0: 使能内部下拉

1: 禁止内部下拉

Bit 6 (/PD56): P56引脚下拉使能控制位

Bit 5 (/PD55): P55引脚下拉使能控制位

Bit 4 (/PD54): P54引脚下拉使能控制位

Bit 3 (/PD53): P53引脚下拉使能控制位

Bit 2 (/PD52): P52引脚下拉使能控制位

Bit 1 (/PD51): P51引脚下拉使能控制位

Bit 0 (/PD50): P50引脚下拉使能控制位。

6.2.8 IOCC0 (漏极开路控制寄存器)

| Bit 7 | Bit 6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|-------|-------|-------|-------|-------|-------|-------|-------|
| /OD67 | /OD66 | /OD65 | /OD64 | /OD63 | /OD62 | /OD61 | /OD60 |

注意: IOCC0 寄存器可读写。

Bit 7 (/OD67): P67引脚漏极开路使能控制位

0: 使能漏极开路输出

1: 禁止漏极开路输出

Bit 6 (/OD66): P66引脚漏极开路使能控制位

Bit 5 (/OD65): P65引脚漏极开路使能控制位

Bit 4 (/OD64): P64引脚漏极开路使能控制位

Bit 3 (/OD63): P63引脚漏极开路使能控制位

Bit 2 (/OD62): P62引脚漏极开路使能控制位

Bit 1 (/OD61): P61引脚漏极开路使能控制位

Bit 0 (/OD60): P60引脚漏极开路使能控制位

6.2.9 IOCD0 (上拉控制寄存器)

| Bit 7 | Bit 6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|-------|-------|-------|-------|-------|-------|-------|-------|
| /PH57 | /PH56 | /PH55 | /PH54 | /PH53 | /PH52 | /PH51 | /PH50 |

注意: IOCD0 寄存器可读写。

Bit 7 (/PH57): P57引脚上拉使能控制位

- 0: 使能内部上拉;
- 1: 禁止内部上拉.

Bit 6 (/PH56): P56引脚上拉使能控制位

Bit 5 (/PH55): P55引脚上拉使能控制位

Bit 4 (/PH54): P54引脚上拉使能控制位.

Bit 3 (/PH53): P53引脚上拉使能控制位.

Bit 2 (/PH52): P52引脚上拉使能控制位.

Bit 1 (/PH51): P51引脚上拉使能控制位.

Bit 0 (/PH50): P50引脚上拉使能控制位.

6.2.10 IOCE0 (WDT 控制和中断屏蔽寄存器2)

| Bit 7 | Bit 6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|-------|-------|-------|-------|-------|-------|-------|-------|
| WDTE | EIS | ADIE | CMPIE | PSWE | PSW2 | PSW1 | PSW0 |

Bit 7 (WDTE): 看门狗定时器使能控制位

- 0: 禁止WDT
 - 1: 使能WDT
- WDTE 可读写。

Bit 6 (EIS): P60 (/INT) 引脚功能控制位

- 0: P60, 双向I/O口
- 1: /INT, 外部中断输入引脚, 这种情况下, P60的I/O控制位(IOC6的位0)必须设置为“1”。

注意

当EIS为“0”时, /INT的通道被屏蔽。当EIS为“1”时, /INT引脚状态也可由Port6(R6)读取到。参考图6-4 (6.4部分的P60(INT)/I/O端口和I/O控制寄存器电路图)
EIS 是可读写的。

Bit 5 (ADIE): ADIF中断使能位

- 0: 禁止ADIF中断
- 1: 使能ADIF中断

Bit 4 (CMPIE): 比较器中断使能位

- 0: 禁止比较器中断

1: 使能比较器中断

Bit 3 (PSWE): WDT预分频使能位

0: 预分频禁止位，WDT分频比为1：1

1: 预分频使能位，WDT分频比由位0~位2位设置

Bit 2 ~ Bit 0 (PSW2 ~ PSW0): WDT 预分频比位

| PSW2 | PSW1 | PSW0 | WDT 分频比 |
|------|------|------|---------|
| 0 | 0 | 0 | 1:2 |
| 0 | 0 | 1 | 1:4 |
| 0 | 1 | 0 | 1:8 |
| 0 | 1 | 1 | 1:16 |
| 1 | 0 | 0 | 1:32 |
| 1 | 0 | 1 | 1:64 |
| 1 | 1 | 0 | 1:128 |
| 1 | 1 | 1 | 1:256 |

6.2.11 IOCF0 (中断屏蔽寄存器)

| Bit 7 | Bit 6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|--------|--------|--------|--------|--------|-------|-------|-------|
| LPWTIE | HPWTIE | TCCCIE | TCCBIE | TCCAIE | EXIE | ICIE | TCIE |

注意

IOCF0寄存器可读写。

通过设定IOCF0和IOCE0的bit4, 5相关位为“1”来单独使能中断

全局中断由ENI 指令使能, 由DISI指令禁止。参考6.6部分(中断)的图6-8(中断输入电路图)。

Bit 7 (LPWTIE): LPWTIF 中断使能位

0: 禁止 LPWTIF 中断

1: 使能 LPWTIF 中断

Bit 6 (HPWTIE): HPWTIF 中断使能位

0: 禁止HPWTIF 中断

1: 使能 HPWTIF 中断

Bit 5 (TCCCIE): TCCCIF中断使能位

0: 禁止 TCCCIF中断

1: 使能 TCCCIF 中断

Bit 4 (TCCBIE): TCCBIF 中断使能位

0: 禁止 TCCBIF中断

1: 使能 TCCBIF 中断

Bit 3 (TCCAIE): TCCAIF中断使能位

- 0: 禁止 TCCAIF 中断
- 1: 使能 TCCAIF 中断

Bit 2 (EXIE): EXIF中断使能位

- 0: 禁止 EXIF 中断
- 1: 使能 EXIF 中断

Bit 1 (ICIE): ICIF 中断使能位

- 0: 禁止 ICIF中断
- 1: 使能 ICIF 中断

Bit 0 (TCIE): TCIF中断使能位

- 0: 禁止 TCIF 中断
- 1: 使能 TCIF 中断

6.2.12 IOC51 (TCCA 计数器)

IOC51 (TCCA) 是一个8位时钟计数器。可读写,在任何复位条件下可清零,它是个加计数器。

注意

TCCA 溢出周期 $[1/F_{osc} \times (256 - TCCA \text{ cnt}) \times 1]$, CLK=2时
TCCA溢出周期 $[1/F_{osc} \times (256 - TCCA \text{ cnt}) \times 2]$, CLK=4时

6.2.13 IOC61 (TCCB 计数器)

IOC61 (TCCB) 是TCCBX (TCCB)的低8位时钟计数器。可读写,在任何复位条件下被清零,它是个加计数器。

6.2.14 IOC71 (TCCBH/MSB 计数器)

IOC71 (TCCBH) 是TCCBX (TCCB)的高8位时钟计数器。可读写,在任何复位条件下被清零,它是个加计数器。

当TCCBHE (IOC90) 为 “0,” 时 TCCBH 屏蔽掉。 当 TCCBHE为” 1,” 时 TCCB 是个16位的计数器。

注意

当 TCCBH 禁止使能时:

TCCB 溢出周期 $[1/F_{osc} \times (256 - TCCB \text{ cnt}) \times 1]$, 当 CLK=2时
TCCB 溢出周期 $[1/F_{osc} \times (256 - TCCB \text{ cnt}) \times 2]$, 当 CLK=4时

当 TCCBH使能时:

TCCB溢出周期 $\{1/F_{osc} \times [65536 - (TCCBH * 256 + TCCB \text{ cnt})] \times 1\}$, 当 CLK=2时
TCCB 溢出周期 $\{1/F_{osc} \times [65536 - (TCCBH * 256 + TCCB \text{ cnt})] \times 2\}$, 当 CLK=4时

6.2.15 IOC81 (TCCC计数器)

IOC81 (TCCC) IOC81 (TCCC) 是一个8位时钟计数器，可扩展为16位计数器。可读写,在任何复位条件下被清零。

如果HF(IOCA0寄存器的位2)=1且IRE(IOCA0的位3)=1，TCCC计数器分频比用作对载波调制的低脉宽定时(见6.8.2部分图 6-12功能描述). TCCC值即为TCCC预设值。

当HP=0 或 IRE=0时,TCCC是加计数器。

注意

处于TCCC加计数器模式：

TCCC溢出周期 $[1/Fosc \times \text{分频比} (IOCA0) \times (256-TCCC \text{ cnt}) \times 1]$, 当CLK=2时

TCCC溢出周期 $[1/Fosc \times \text{分频比} (IOCA0) \times (256-TCCC \text{ cnt}) \times 2]$, 当 CLK=4时

当HP=1且IRE=1时，TCCC计数器分频比用作对载波调制的低脉宽定时。

注意

处于IR 模式:

载波 = $FT/2 \{ [1+ \text{十进制的TCCC计数器的值} (IOC81)] * TCCC \text{ Scale} (IOCA0) \}$

FT为系统时钟: $FT = Fosc/1 (CLK=2)$

$FT = Fosc/2 (CLK=4)$

6.2.16 IOC91 (低电平定时寄存器)

8位低电平定时寄存器控制脉冲的启动或低电平时间长度。

保持在寄存器中的十进制值决定了振荡周期的数目并且检测红外输出脚是启动的。红外输出启动的时间长度可按下列公式计算:

注意

低电平定时宽度 = $\{ [1+ \text{十进制的低电平定时值} (IOC91)] * \text{低电平定时分频} (IOCB1) \} / FT$

FT为系统时钟: $FT = Fosc/1 (CLK=2)$

$FT = Fosc/2 (CLK=4)$

当由低电平时间减计数器下溢产生中断(若使能)时，则下一条指令将从地址015H(低电平时间中断入口地址)获取。

6.2.17 IOCA1 (高电平时间寄存器)

8位高电平定时寄存器控制脉冲的不启动时间或高电平时间长度。

保持在寄存器中的十进制值决定了振荡器的周期数并且检测红外输出脚是不启动的。红外输出不启动的时间长度可按下列公式计算：

注意

高电平定时宽度 = $\{1 + \text{十进制高电平定时值 (IOCA1)}\} * \text{高电平定时分频比 (IOCB1)} / FT$

FT为系统时钟： $FT = F_{osc} / 1 (CLK=2)$
 $FT = F_{osc} / 2 (CLK=4)$

当高电平时间减计数器下溢产生中断（若使能），则下一个指令将从地址012H(高电平时间中断入口地址)获取。

6.2.18 IOCB1 (高/低电平定时分频比控制寄存器)

| Bit 7 | Bit 6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|-------|-------|-------|-------|-------|-------|-------|-------|
| HTSE | HTS2 | HTS1 | HTS0 | LTSE | LTS2 | LTS1 | LTS0 |

Bit 7 (HTSE): 高电平定时分频比使能位

0: 分频比禁止，高电平定时分频比为1:1

1: 分频比使能，高电平定时分频比由位 6~位 4设置

Bit 6 ~ Bit 4 (HTS2 ~ HTS0): 高电平定时分频比位:

| HTS2 | HTS1 | HTS0 | 高电平定时分频比 |
|------|------|------|----------|
| 0 | 0 | 0 | 1:2 |
| 0 | 0 | 1 | 1:4 |
| 0 | 1 | 0 | 1:8 |
| 0 | 1 | 1 | 1:16 |
| 1 | 0 | 0 | 1:32 |
| 1 | 0 | 1 | 1:64 |
| 1 | 1 | 0 | 1:128 |
| 1 | 1 | 1 | 1:256 |

Bit 3 (LTSE): 低电平定时分频比使能位

0: 分频比禁止，低电平定时分频比为1:1

1: 分频比使能，低电平定时分频比由位 2~位 0设定

Bit 2 ~ Bit 0 (LTS2 ~ LTS0): 低电平定时分频比位：

| LTS2 | LTS1 | LTS0 | 低电平定时分频比 |
|------|------|------|----------|
| 0 | 0 | 0 | 1:2 |
| 0 | 0 | 1 | 1:4 |
| 0 | 1 | 0 | 1:8 |
| 0 | 1 | 1 | 1:16 |
| 1 | 0 | 0 | 1:32 |
| 1 | 0 | 1 | 1:64 |
| 1 | 1 | 0 | 1:128 |
| 1 | 1 | 1 | 1:256 |

6.2.19 IOCC1 (TCC 预分频计数器)

TCC预分频计数器可读写。

| PST2 | PST1 | PST0 | Bit 7 | Bit 6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 | TCC 分频比 |
|------|------|------|-------|-------|-------|-------|-------|-------|-------|-------|---------|
| 0 | 0 | 0 | - | - | - | - | - | - | - | V | 1:2 |
| 0 | 0 | 1 | - | - | - | - | - | - | V | V | 1:4 |
| 0 | 1 | 0 | - | - | - | - | - | V | V | V | 1:8 |
| 0 | 1 | 1 | - | - | - | - | V | V | V | V | 1:16 |
| 1 | 0 | 0 | - | - | - | V | V | V | V | V | 1:32 |
| 1 | 0 | 1 | - | - | V | V | V | V | V | V | 1:64 |
| 1 | 1 | 0 | - | V | V | V | V | V | V | V | 1:128 |
| 1 | 1 | 1 | V | V | V | V | V | V | V | V | 1:256 |

V = 有效值

TCC 分频计数器分配给 TCC (R1).

下列任何一种情况发生，IOCC1寄存器的内容被清零:

- 给TCC寄存器赋值
- 给TCC预分频位赋值（CONT寄存器的第3，2，1，0位）
- 上电复位，/RESET复位
- WDT溢出复位

6.3 TCC/WDT 和预分频比

EM78P259N有两个8位计数器分别作为TCC和WDT的可扩展为16位计数器的分频器。由CONT寄存器的PST0~PST2位决定TCC的分频系数。由IOCE0寄存器的PSW0~PSW2位决定WDT的分频系数。通过执行指令“WDTC”和“SLEP”对WDT清0。TCC/WDT的电路结构图如图6-2（下一页）所示。

TCC (R1) 是一个8位定时/计数器，TCC时钟源可以选择内部时钟或外部信号输入（从TCC引脚的输入时钟的边沿可选择）。如果TCC时钟源由内部时钟提供，TCC在每个指令周期加1（无预分频比）。参考图6-2，代码选项位<CLKS>决定 $CLK = F_{osc}/2$ 或 $CLK = F_{osc}/4$ 。如果TCC时钟源由外部时钟输入，TCC将在TCC引脚输入每个下降沿或上升沿时加1，TCC引脚输入脉冲宽度（高或低）必须大于1个时钟周期。

注意

在休眠模式内部TCC停止工作。然而，在AD转换期间，即使执行“SLEP”指令，如果RE寄存器的ADWE位使能，TCC仍继续运行。

WDT定时器的时钟源是一个自由运行的片内RC振荡器。甚至当控制振荡器关闭后（如在休眠模式），WDT仍在继续运行。无论是普通模式还是休眠模式，WDT溢出（若使能）使MCU复位。在普通模式下，WDT的使能或禁止通过软件设置。参考IOCE0寄存器的WDTE位（6.2.10节的IOCE0(WDT控制&中断屏蔽寄存器2)）。无设置WDT的分频比时，WDT溢出的时间是18ms¹或4.5ms²。

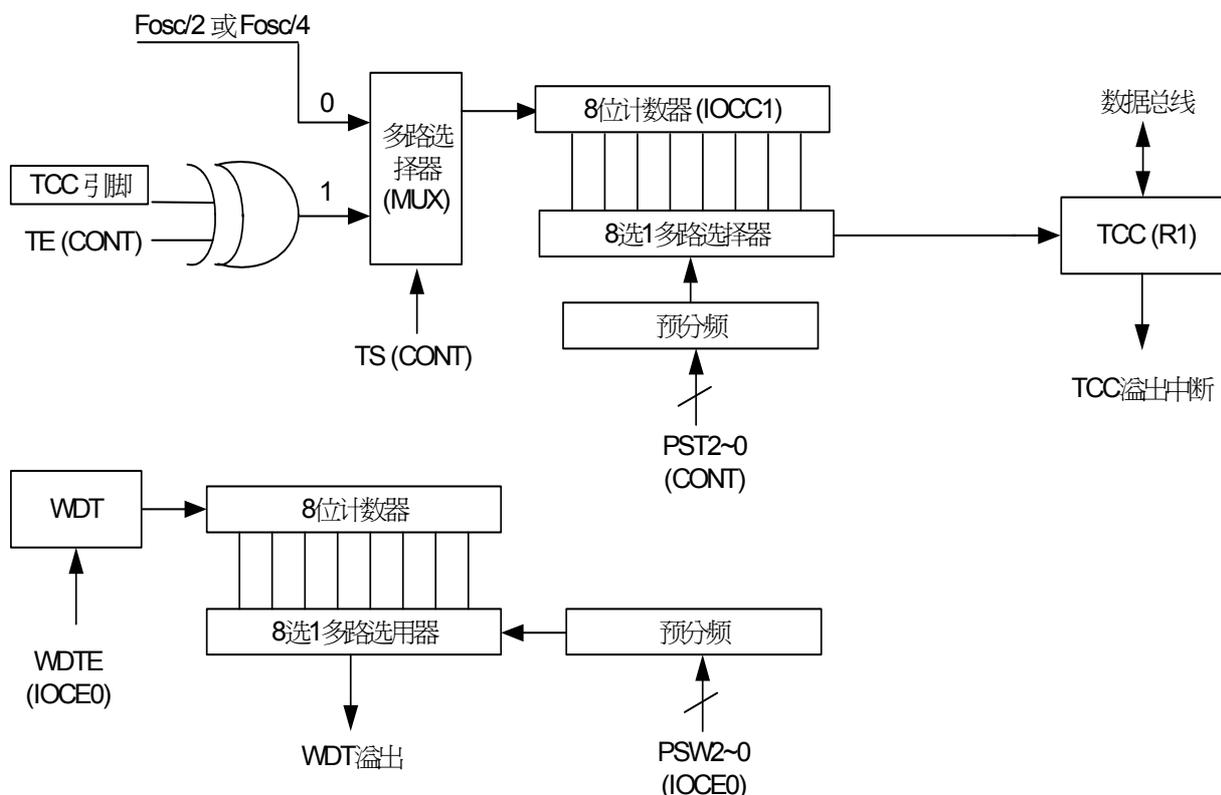


图 6-2 TCC 和 WDT 结构图

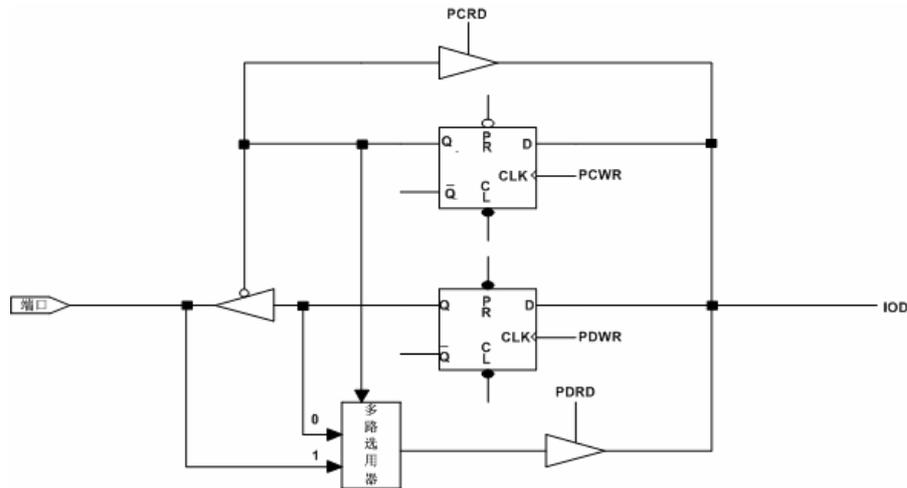
¹ VDD=5V, WDT 溢出周期 = 16.5ms ± 30%
VDD=3V, WDT 溢出周期 = 18ms ± 30%

² VDD=5V, WDT 溢出周期 = 4.2ms ± 30%
VDD=3V, WDT 溢出周期 = 4.5ms ± 30%

6.4 I/O 端口

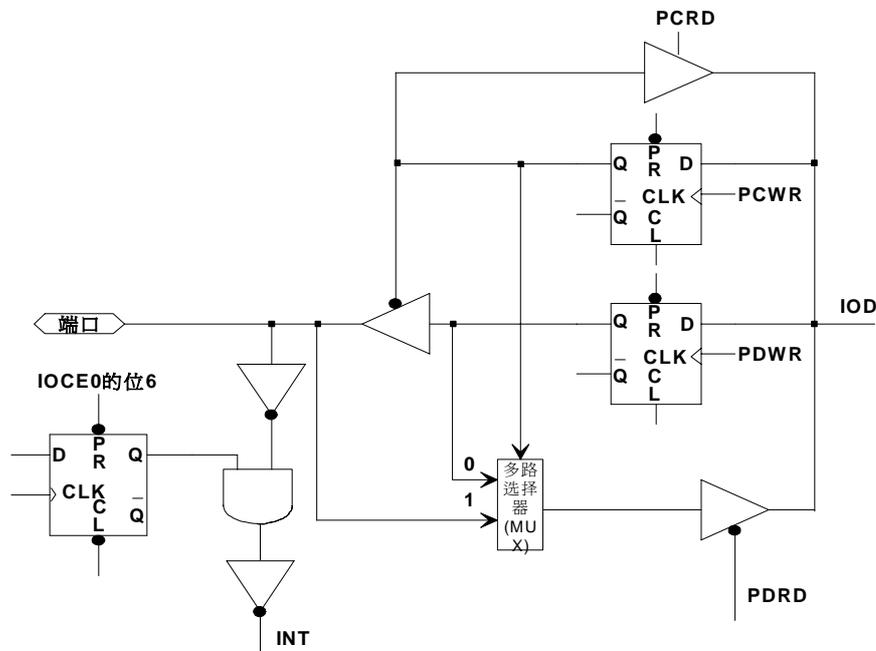
I/O寄存器（Port 5，Port 6，和Port 7）是双向三态双向I/O端口。Port5的内部上拉或下拉通过软件设置。同样，P6的漏极开路功能通过软件设置。

Port 5具有输入状态改变中断(或唤醒)的特性。每个I/O引脚可以通过设置I/O控制寄存器(IOC5 ~ IOC7)设置为输入或输出引脚。I/O寄存器和控制寄存器都是可读写的。Port 5, Port 6, 和 Port7的I/O接口电路描述见图 6-3, 6-4, 6-5, & 6-6 (见下一页)。



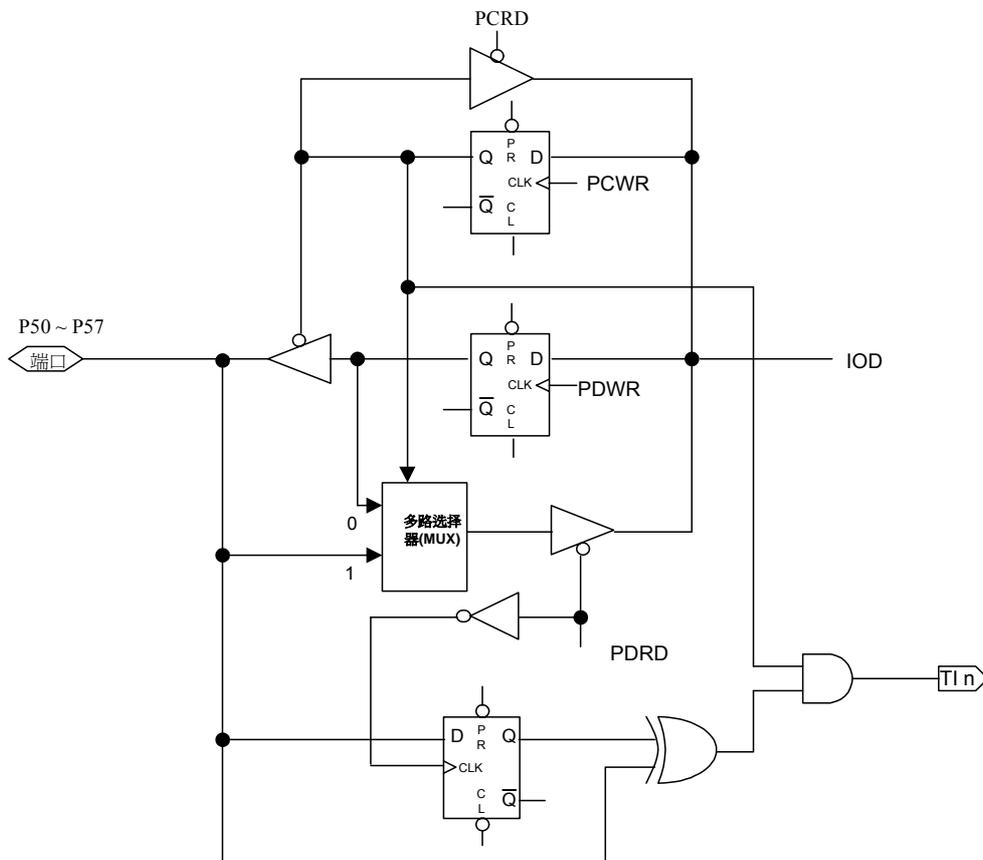
注：漏极开路没有在图中显示

图 6-3 Port 6和 Port 7的I/O端口和I/O控制寄存器电路图



注：漏极开路没有在图中显示

图 6-4 P60(INT)的I/O口和I/O控制寄存器电路图



注:内部上拉(下拉)没有在图中显示

图 6-5 P50~P57的 I/O口和I/O控制寄存器电路图

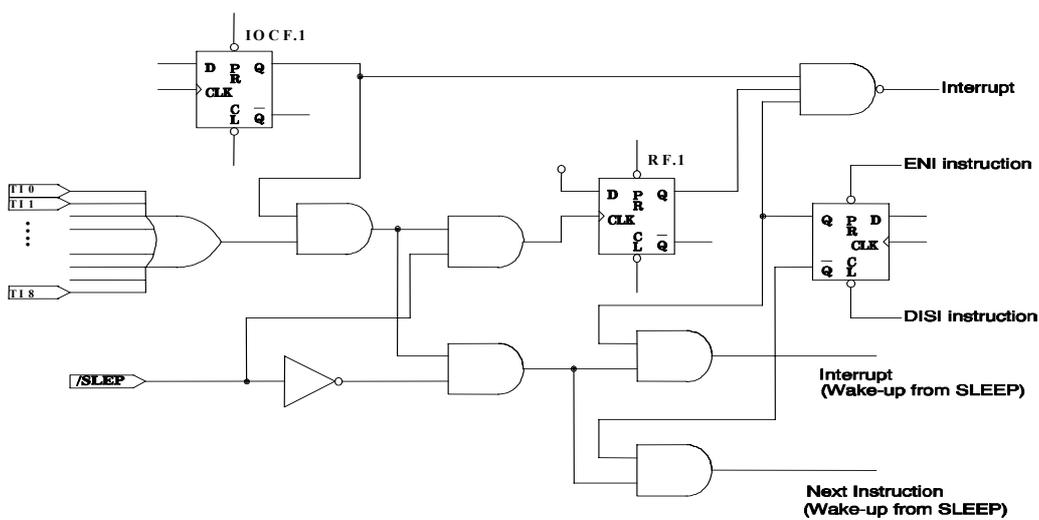


图 6-6 Port5输入状态改变唤醒/中断功能块图

6.4.1 Port 5输入状态改变唤醒/中断功能的使用

| (1) 唤醒 | (2) 唤醒和中断 |
|------------------------------|------------------------------|
| (a) 休眠前 | (a) 休眠前 |
| 1. 禁止 WDT | 1. 禁止 WDT |
| 2. 读 I/O Port 5 (MOV R5,R5) | 2. 读 I/O Port 5 (MOV R5,R5) |
| 3. 执行 "ENI" 或 "DISI"指令 | 3. 执行 "ENI" 或 "DISI"指令 |
| 4. 使能唤醒位(置 RE 的 ICWE 位 =1) | 4. 使能唤醒位(置 RE 的 ICWE 位 =1) |
| 5. 执行 "SLEP" 指令 | 5. 使能中断(置 IOCF0 的 ICIE 位 =1) |
| (b) 唤醒后 | 6. 执行 "SLEP" 指令 |
| →下一条指令 | (b) 唤醒后 |
| | 1.若执行 "ENI" →中断向量地址 (006H) |
| | 2.若执行 "DISI" → 下一条指令 |
| (3) 中断 | |
| (a) 在 Port5 引脚状态改变前 | |
| 1. 读 I/O Port 5 (MOV R5,R5) | |
| 2. 执行 "ENI"或 "DISI"指令 | |
| 3. 使能中断(置 IOCF0 的 ICIE 位 =1) | |
| (b) Port 5 引脚输入状态改变 (中断) 后 | |
| 1.若 "ENI" → 中断向量地址(006H) | |
| 2.若 "DISI" →下条指令 | |

6.5 复位和唤醒

6.5.1 复位和唤醒操作

复位由下列情况之一引起:

1. 上电复位
2. /RESET引脚输入低电压
3. WDT溢出 (若使能)

检测到复位之后, 控制器将保持约18ms³ (除LXT模式)的复位状态。在低频晶振模式下, 复位时间是 500ms。两种选择模式(18ms³ 或 4.5ms⁴) 时间都是WDT溢出周期。一旦复位发生, 将会执行以下功能 (初始地址是000h) :

- 振荡器继续运行或开始运行 (如在休眠模式下)
- 程序计数器 (R2) 设置为全 "0"
- 所有的I/O引脚设置为输入模式 (高阻态)

³ VDD=5V, WDT Time-out period = 16.5ms ± 30%.
VDD=3V, WDT Time-out period = 18ms ± 30%.

⁴ VDD=5V, WDT Time-out period = 4.2ms ± 30%.
VDD=3V, WDT Time-out period = 4.5ms ± 30%.

- 看门狗定时器和分频器清零
- 上电时，R3的高三位被清零
- IOCB0寄存器的所有位被置“1”
- IOCC0寄存器的所有位被置“1”
- IOCD0寄存器的所有位被置“1”
- IOCE0寄存器的位7, 位5, 和位4 清零
- RE寄存器的位5和位4 清零
- RF和IOCF0寄存器清零

执行“SLEP”指令可进入休眠(低功耗模式)模式。进入休眠模式时，振荡器，TCC，TCCA，TCCB和TCCC都停止工作。WDT（若使能）被清除但仍继续运行。

在A/D转换期间，执行“SLEP”指令，振荡器，TCC，TCCA，TCCB和TCCC将继续运行，WDT（若使能）被清除但仍继续运行。

控制器可由以下几种情况唤醒：

情况 1 /RESET引脚上有外部复位信号输入

情况 2 WDT溢出(若使能)

情况 3 Port5引脚输入状态改变(若ICWE使能)

情况 4 比较器输出状态改变（若CMPWE使能)

情况 5 A/D转换完成(若ADWE使能)

前两种情况(1和2)将引起EM78P259N复位。R3的T和P标志位可用于决定复位（唤醒）源。第3、4、5种情况下，唤醒后将会继续执行程序并进入中断，由全局中断（执行ENI或者DISI）决定唤醒后是否进入中断向量。如果在SLEP之前执行了ENI指令，唤醒后程序将从地址0X06（情况3）、0X0F（情况4）、0X0C（情况5）开始执行。如果在SLEP之前执行了DISI指令，唤醒后程序将紧接着SLEP的下一条指令开始执行。

在进入SLEEP模式之前，在情况2和情况5之中只有一种可以被使能。即：

情况 [a] 如果执行SLEP之前WDT使能，RE所有位禁止使能，此时，EM78P259N仅可由情况1或情况2唤醒，具体的详细说明请参考中断部分（下面的6.6节）。

情况 [b] 如果执行SLEP之前，Port5输入状态改变用来唤醒EM78P259N且RE寄存器的ICWE位为使能，WDT必须禁止，因此，EM78P259N仅可由情况3唤醒，唤醒时间依振荡器的模式而定。在RC模式下复位时间是32个时钟周期（对于性能稳定的振荡器）。在高XTAL模式下，复位时间是2ms和32个时钟周期（对于性能稳定的振荡器）；在低XTAL模式下，复位时间是500ms。

情况 [c] 如果执行SLEP之前，比较器输出状态改变被用来唤醒EM78P259N且RE寄存器的CMPWE位为使能，则WDT必须由软件禁止。因此，EM78P259N仅可由情况4唤醒，唤醒时间依振荡器模式而定。在RC模式下复位时间是32个时钟周期（对于性能稳定的振荡器）。在高XTAL模式下，复位时间是2ms和32个时钟周期（对于性能稳定的振荡器）；在低XTAL模式下，复位时间是500ms。

情况 [d] 如果执行SLEP之前，AD转换完成用于唤醒EM78P259N且RE寄存器的ADWE位为使能，WDT必须由软件禁止。因此，EM78P259N仅可由情况5唤醒。唤醒时间是15TAD（ADC时钟周期）。

如果Port5输入状态改变产生中断用于唤醒EM78P259N（如上述的情况[b]），在SLEP指令前必须执行以下指令：

```

BC          R3, 7           ; 选择控制寄存器段0
MOV         A, @00xx11110b ; 关WDT和选择NDT预分频比
IOW        IOCE0
WDTC
MOV         R5, R5         ; 读 Port 5
ENI (或 DISI)           ; 使能 (或禁止使能) 全局中断
MOV         A, @xxxxxxx1xb ; 使能Port 5 输入状态改变唤醒位
MOV         RE
MOV         A, @xxxxxxx1xb ; 使能Port 5 输入状态改变唤醒
IOW        IOCF0
SLEP
; 休眠

```

同样地, 如果比较器输出状态改变中断用于唤醒EM78P259N（如上述的情况[C]），在执行指令SLEP前必须执行以下指令：

```

BC          R3, 7           ; 选择控制寄存器段0
MOV         A, @xxx10XXXb   ; 选择比较器且 P64 作为 CO 引脚
IOW        IOC80
MOV         A, @00x11110b   ; 选择NDT预分频比和关WDT并使能比较器输出状态改变中断

IOW        IOCE0
WDTC
; 清 WDT
ENI (或 DISI)           ; 使能 (或禁止使能) 全局中断
MOV         A, @xxx0x1xxx   ; 使能比较器输出状态改变唤醒位
MOV         RE
SLEP
; 休眠

```

6.5.1.1 唤醒和中断模式操作概述

以下所示为唤醒和中断模式下所有的情况：

| 信号 | 休眠模式 | 正常模式 |
|--|--|-------------------------------|
| INT 引脚 | NA | DISI + IOCF0 (EXIE) Bit2=1 |
| | | 下条指令 + 置 t RF (EXIF)=1 |
| | | ENI + IOCF0 (EXIE) Bit2=1 |
| | | 中断向量 (003H) + 置 t RF (EXIF)=1 |
| Port 5 输入状态改变 | RE (ICWE) Bit1=0, IOCF0 (ICIE) Bit1=0 振荡器, TCC, TCCX 和 IR/PWM 停止工作. Port 5 输入状态改变唤醒失效 | IOCF0 (ICIE) Bit1=0 |
| | RE (ICWE) Bit1=0, IOCF0 (ICIE) Bit1=1 | NA |
| | 置 RF (ICIF)=1, 振荡器, TCC, TCCX 和 IR/PWM 停止工作. Port 5 输入状态改变唤醒失效. | NA |
| | RE (ICWE) Bit1=1, IOCF0 (ICIE) Bit1=0 | NA |
| | 唤醒 + 下一条指令 振荡器, TCC, TCCX 和 IR/PWM 停止工作. | NA |
| | RE (ICWE) Bit1=1, DISI + IOCF0 (ICIE) Bit1=1 | DISI + IOCF0 (ICIE) Bit1=1 |
| | 唤醒 + 下条指令 + 置 RF (ICIF)=1 振荡器, TCC, TCCX 和 IR/PWM 停止工作. | 下条指令 + 置 t RF (ICIF)=1 |
| | RE (ICWE) Bit1=1, ENI + IOCF0 (ICIE) Bit1=1 | ENI + IOCF0 (ICIE) Bit1=1 |
| 唤醒 + 中断向量 (006H) + 置 RF (ICIF)=1 振荡器, TCC, TCCX 和 IR/PWM 停止工作. | 中断向量 (006H)+ 置 RF (ICIF)=1 | |
| TCC 溢出 | NA | DISI + IOCF0 (TCIE) Bit0=1 |
| | | 下条指令 + 置 RF (TCIF)=1 |
| | | ENI + IOCF0 (TCIE) Bit0=1 |
| | | 中断向量 (009H) + 置 RF (TCIF)=1 |
| AD 转换 | RE (ADWE) Bit3=0, IOCE0 (ADIE) Bit5=0 清 R9 (ADRUN)=0, ADC 停止工作 AD 转换唤醒失效. 振荡器, TCC, TCCX 和 IR/PWM 停止工作. | IOCE0 (ADIE) Bit5=0 |
| | RE (ADWE) Bit3=0, IOCE0 (ADIE) Bit5=1 | NA |
| | 置 RF (ADIF)=1, R9 (ADRUN)=0, ADC 停止工作, AD 转换唤醒失效. 振荡器, TCC, TCCX 和 IR/PWM 停止工作. | NA |
| | RE (ADWE) Bit3=1, IOCE0 (ADIE) Bit5=0 | NA |
| | 唤醒 + 下条指令, 振荡器, TCC, TCCX 和 IR/PWM 继续运行. 当 ADC 转换完成时唤醒. | NA |
| | RE (ADWE) Bit3=1, DISI + IOCE0 (ADIE) Bit5=1 | DISI + IOCE0 (ADIE) Bit5=1 |
| | 唤醒 + 下条指令 + RE (ADIF)=1, 振荡器, TCC, TCCX 和 IR/PWM 继续运行. 当 ADC 完成时唤醒. | 下条指令 + RE (ADIF)=1 |
| | RE (ADWE) Bit3=1, ENI + IOCE0 (ADIE) Bit5=1 | ENI + IOCE0 (ADIE) Bit5=1 |
| 唤醒 + 中断向量 (00CH)+ RE (ADIF)=1, 振荡器, TCC, TCCX 和 IR/PWM 继续运行 ADC 完成时唤醒. | 中断向量 (00CH) + 置 RE (ADIF)=1 | |

| 信号 | 休眠模式 | 正常模式 |
|-------------------------------|---|--|
| 比较器 (比较器输出状态改变) | RE (CMPWE) Bit2=0, IOCE0 (CMPIE) Bit4=0 比较器输出状态改变唤醒功能失效. 振荡器, TCC, TCCX 和 IR/PWM 停止工作 | IOCF0 (CMPIE) Bit4=0 比较器输出状态改变中断功能失效. |
| | RE (CMPWE) Bit2=0, IOCE0 (CMPIE) Bit4=1 | NA |
| | 置 RE (CMPIF)=1, 比较器输出状态改变唤醒功能失效 振荡器, TCC, TCCX 和 IR/PWM 停止工作 | NA |
| | RE (CMPWE) Bit2=1, IOCE0 (CMPIE) Bit4=0 | NA |
| | 唤醒 + 下条指令, 振荡器, TCC, TCCX 和 IR/PWM 停止工作. | NA |
| | RE (CMPWE) Bit2=1, DISI + IOCE0 (CMPIE) Bit4=1 | DISI + IOCE0 (CMPIE) Bit4=1 |
| | 唤醒 + 下条指令 + 置 RE (CMPIF)=1, 振荡器, TCC, TCCX 和 IR/PWM 停止工作 | 下条指令 + 置 RE (CMPIF)=1 |
| | RE (CMPWE) Bit2=1, ENI + IOCE0 (CMPIE) Bit4=1 | ENI + IOCE0 (CMPIE) Bit4=1 |
| | 唤醒 + 中断向量 (00FH) + 置 RE (CMPIF)=1, 振荡器, TCC, TCCX 和 IR/PWM 停止工作 | 中断向量 (00FH) + 置 RE (CMPIF)=1 |
| | IR/PWM 下溢中断 (定时器高脉冲下溢中断) | NA |
| 下条指令 + 置 RF (HPWTIF)=1 | | |
| ENI + IOCF0 (HPWTIE) Bit6 = 1 | | |
| 中断向量 (012H) + 置 RF (HPWTIF)=1 | | |
| IR/PWM 下溢中断 (定时器低脉冲下溢中断) | NA | DISI + IOCF0 (LPWTIE) Bit7=1 |
| | | 下条指令 + 置 RF (LPWTIF)=1 |
| | | ENI + IOCF0 (LPWTIE) Bit7 = 1 |
| | | 中断向量 (015H) + 置 RF (LPWTIF)=1 |
| TCCA 溢出 | NA | DISI + IOCF0 (TCCAIE) Bit3=1 |
| | | 下条指令 + 置 RF (TCCAIF)=1 |
| | | ENI + IOCF0 (TCCAIE) Bit3=1 |
| | | 中断向量 (018H) + 置 RF (TCCAIF)=1 |
| TCCB 溢出 | NA | DISI + IOCF0 (TCCBIE) Bit4=1 |
| | | 下条指令 + 置 RF (TCCBIF)=1 |
| | | ENI + IOCF0 (TCCBIE) Bit4=1 |
| | | 中断向量 (01BH) + 置 RF (TCCBIF)=1 |
| TCCC 溢出 | NA | DISI + IOCF0 (TCCCIE) Bit5=1 |
| | | 下条指令 + 置 RF (TCCCIF)=1 |
| | | ENI + IOCF0 (TCCCIE) Bit5=1 |
| | | 中断向量 (01EH) + 置 RF (TCCCIF)=1 |
| WDT 溢出 IOCE (WDTE) Bit7=1 | 唤醒 + 复位 (地址 0x00) | 复位 (地址 0x00) |

6.5.1.2 复位后寄存器的初始值

寄存器初始值概述如下表：

| 地址 | 名称 | 复位类型 | Bit 7 | Bit 6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 | |
|-----|---------------|---------------------|--------|--------|--------|--------|-------|--------|--------|--------|---|
| N/A | IOC50 | 位名 | C57 | C56 | C55 | C54 | C53 | C52 | C51 | C50 | |
| | | 类型 | - | - | - | - | - | - | - | - | - |
| | | 上电复位 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| | | /RESET 引脚复位和 WDT 复位 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| | | 引脚状态改变唤醒 | P | P | P | P | P | P | P | P | |
| N/A | IOC60 | 位名 | C67 | C66 | C65 | C64 | C63 | C62 | C61 | C60 | |
| | | 上电复位 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| | | /RESET 引脚复位和 WDT 复位 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| | | 引脚状态改变唤醒 | P | P | P | P | P | P | P | P | P |
| N/A | IOC70 | 位名 | × | × | × | × | × | × | × | C70 | |
| | | 上电复位 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 |
| | | /RESET 引脚复位和 WDT 复位 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 |
| | | 引脚状态改变唤醒 | P | P | P | P | P | P | P | P | P |
| N/A | IOC80 | 位名 | × | × | CMPOUT | COS1 | COS0 | TCCAEN | TCCATS | TCCATE | |
| | | 上电复位 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| | | /RESET 引脚复位和 WDT 复位 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| | | 引脚状态改变唤醒 | P | P | P | P | P | P | P | P | P |
| N/A | IOC90 | 位名 | TCCBHE | TCCBEN | TCCBTS | TCCBTE | × | TCCEN | TCCCTS | TCCCTE | |
| | | 上电复位 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| | | /RESET 引脚复位和 WDT 复位 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| | | 引脚状态改变唤醒 | P | P | P | P | P | P | P | P | P |
| N/A | IOCA0 (IR CR) | 位名 | TCCSE | TCCS2 | TCCS1 | TCCS0 | IRE | HF | LGP | IRUTE | |
| | | 上电复位 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| | | /RESET 引脚复位和 WDT 复位 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| | | 引脚状态改变唤醒 | P | P | P | P | P | P | P | P | P |
| N/A | IOCB0 (PDCR) | 位名 | /PD57 | /PD56 | /PD55 | /PD54 | /PD53 | /PD52 | /PD51 | /PD50 | |
| | | 上电复位 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| | | /RESET 引脚复位和 WDT 复位 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| | | 引脚状态改变唤醒 | P | P | P | P | P | P | P | P | P |
| N/A | IOCC0 (ODCR) | 位名 | /OD67 | /OD66 | /OD65 | /OD64 | /OD63 | /OD62 | /OD61 | /OD60 | |
| | | 上电复位 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| | | /RESET 引脚复位和 WDT 复位 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| | | 引脚状态改变唤醒 | P | P | P | P | P | P | P | P | P |



| 地址 | 名称 | 复位类型 | Bit 7 | Bit 6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|-----|------------------|------------------------|--------|--------|--------|--------|--------|--------|--------|--------|
| N/A | IOCD0 (PHCR) | 位名 | /PH57 | /PH56 | /PH55 | /PH54 | /PH53 | /PH52 | /PH51 | /PH50 |
| | | 上电复位 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| | | /RESET 引脚复位和 WDT 复位 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| | | 引脚状态改变唤醒 | P | P | P | P | P | P | P | P |
| N/A | IOCE0 | 位名 | WDTC | EIS | ADIE | CMPIE | PSWE | PSW2 | PSW1 | PSW0 |
| | | 上电复位 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| | | /RESET 引脚复位和 WDT 复位 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| | | 引脚状态改变唤醒 | P | P | P | P | P | P | P | P |
| N/A | IOCF0 | 位名 | LPWTIE | HPWTIE | TCCCIE | TCCBIE | TCCAIE | EXIE | ICIE | TCIE |
| | | 上电复位 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| | | /RESET 引脚复位和 WDT 复位 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| | | 引脚状态改变唤醒 | P | P | P | P | P | P | P | P |
| N/A | IOC51 (TCCA) | 位名 | TCCA7 | TCCA6 | TCCA5 | TCCA4 | TCCA3 | TCCA2 | TCCA1 | TCCA0 |
| | | 上电复位 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| | | /RESET 引脚复位和 WDT 复位 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| | | 引脚状态改变唤醒 | P | P | P | P | P | P | P | P |
| N/A | IOC61 (TCCB) | 位名 | TCCB7 | TCCB6 | TCCB5 | TCCB4 | TCCB3 | TCCB2 | TCCB1 | TCCB0 |
| | | 上电复位 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| | | /RESET 引脚复位和 WDT 复位 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| | | 引脚状态改变唤醒 | P | P | P | P | P | P | P | P |
| N/A | IOC71 (TCCBH) | 位名 | TCCBH7 | TCCBH6 | TCCBH5 | TCCBH4 | TCCBH3 | TCCBH2 | TCCBH1 | TCCBH0 |
| | | 上电复位 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| | | /RESET 引脚复位和 WDT 复位 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| | | 引脚状态改变唤醒 | P | P | P | P | P | P | P | P |
| N/A | IOC81 (TCCC) | 位名 | TCCC7 | TCCC6 | TCCC5 | TCCC4 | TCCC3 | TCCC2 | TCCC1 | TCCC0 |
| | | 上电复位 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| | | /RESET 引脚复位和 WDT 复位 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| | | 引脚状态改变唤醒 | P | P | P | P | P | P | P | P |
| N/A | IOC91 (LTR) | 位名 | LTR7 | LTR6 | LTR5 | LTR4 | LTR3 | LTR2 | LTR1 | LTR0 |
| | | 上电复位 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| | | /RESET 引脚复位和 WDT 复位 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| | | 引脚状态改变唤醒 | P | P | P | P | P | P | P | P |



| 地址 | 名称 | 复位类型 | Bit 7 | Bit 6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|------|---------------|---------------------|----------------------|--------|--------|--------|--------|--------|--------|--------|
| N/A | IOCA1 (HTR) | 位名 | HTR7 | HTR6 | HTR5 | HTR4 | HTR3 | HTR2 | HTR1 | HTR0 |
| | | 上电复位 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| | | /RESET 引脚复位和 WDT 复位 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| | | 引脚状态改变唤醒 | P | P | P | P | P | P | P | P |
| N/A | IOCB1 (HLTS) | 位名 | HTSE | HTS2 | HTS1 | HTS0 | LTSE | LTS2 | LTS1 | LTS0 |
| | | 上电复位 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| | | /RESET 引脚复位和 WDT 复位 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| | | 引脚状态改变唤醒 | P | P | P | P | P | P | P | P |
| N/A | IOCC1 (TCCPC) | 位名 | TCCPC7 | TCCPC6 | TCCPC5 | TCCPC4 | TCCPC3 | TCCPC2 | TCCPC1 | TCCPC0 |
| | | 上电复位 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| | | /RESET 引脚复位和 WDT 复位 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| | | 引脚状态改变唤醒 | P | P | P | P | P | P | P | P |
| N/A | CONT | 位名 | INTE | INT | TS | TE | PSTE | PST2 | PST1 | PST0 |
| | | 上电复位 | 1 | 0 | 1 | 1 | 0 | 0 | 0 | 0 |
| | | /RESET 引脚复位和 WDT 复位 | 1 | 0 | 1 | 1 | 0 | 0 | 0 | 0 |
| | | 引脚状态改变唤醒 | P | P | P | P | P | P | P | P |
| 0x00 | R0(IAR) | 位名 | - | - | - | - | - | - | - | - |
| | | 上电复位 | U | U | U | U | U | U | U | U |
| | | /RESET 引脚复位和 WDT 复位 | P | P | P | P | P | P | P | P |
| | | 引脚状态改变唤醒 | P | P | P | P | P | P | P | P |
| 0x01 | R1(TCC) | 位名 | - | - | - | - | - | - | - | - |
| | | 上电复位 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| | | /RESET 引脚复位和 WDT 复位 | 0 | 0 | 0 | 0 | 0 | 0 | 00 | 0 |
| | | 引脚状态改变唤醒 | P | P | P | P | P | P | P | P |
| 0x02 | R2(PC) | 位名 | - | - | - | - | - | - | - | - |
| | | 上电复位 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| | | /RESET 引脚复位和 WDT 复位 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| | | 引脚状态改变唤醒 | 跳转到地址 0x06 或继续执行下条指令 | | | | | | | |
| 0x03 | R3(SR) | 位名 | RST | IOCS | PS0 | T | P | Z | DC | C |
| | | 上电复位 | 0 | 0 | 0 | 1 | 1 | U | U | U |
| | | /RESET 引脚复位和 WDT 复位 | 0 | 0 | 0 | T | t | P | P | P |
| | | 引脚状态改变唤醒 | P | P | P | T | t | P | P | P |



| 地址 | 名称 | 复位类型 | Bit 7 | Bit 6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|------|----------------|---------------------|-------|-------|--------|--------|--------|-------|-------|-------|
| 0x04 | R4(RSR) | 位名 | x | BS | x | x | x | x | x | x |
| | | 上电复位 | 0 | 0 | U | U | U | U | U | U |
| | | /RESET 引脚复位和 WDT 复位 | 0 | 0 | P | P | P | P | P | P |
| | | 引脚状态改变唤醒 | 0 | P | P | P | P | P | P | P |
| 0x05 | R5 | 位名 | P57 | P56 | P55 | P54 | P53 | P52 | P51 | P50 |
| | | 上电复位 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| | | /RESET 引脚复位和 WDT 复位 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| | | 引脚状态改变唤醒 | P | P | P | P | P | P | P | P |
| 0x06 | R6 | 位名 | P67 | P66 | P65 | P64 | P63 | P62 | P61 | P60 |
| | | 上电复位 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| | | /RESET 引脚复位和 WDT 复位 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| | | 引脚状态改变唤醒 | P | P | P | P | P | P | P | P |
| 0x7 | R7 | 位名 | - | - | - | - | - | - | - | P70 |
| | | 上电复位 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 |
| | | /RESET 引脚复位和 WDT 复位 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 |
| | | 引脚状态改变唤醒 | P | P | P | P | P | P | P | P |
| 0x8 | R8 (AISR) | 位名 | - | - | - | - | ADE3 | ADE2 | ADE1 | ADE0 |
| | | 上电复位 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| | | /RESET 引脚复位和 WDT 复位 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| | | 引脚状态改变唤醒 | 0 | 0 | 0 | 0 | P | P | P | P |
| 0x9 | R9 (ADCON) | 位名 | VREFS | CKR1 | CKR0 | ADRUN | ADPD | - | ADIS1 | ADIS0 |
| | | 上电复位 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| | | /RESET 引脚复位和 WDT 复位 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| | | 引脚状态改变唤醒 | P | P | P | P | P | 0 | P | P |
| 0xA | RA (ADOC) | 位名 | CALI | SIGN | VOF[2] | VOF[1] | VOF[0] | - | - | - |
| | | 上电复位 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| | | /RESET 引脚复位和 WDT 复位 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| | | 引脚状态改变唤醒 | P | P | P | P | P | P | P | P |
| 0xB | RB (ADDATA) | 位名 | AD11 | AD10 | AD9 | AD8 | AD7 | AD6 | AD5 | AD4 |
| | | 上电复位 | U | U | U | U | U | U | U | U |
| | | /RESET 引脚复位和 WDT 复位 | U | U | U | U | U | U | U | U |
| | | 引脚状态改变唤醒 | P | P | P | P | P | P | P | P |

| 地址 | 名称 | 复位类型 | Bit 7 | Bit 6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|-----------|-------------------|-------------------------|--------|--------|--------|--------|--------|-------|-------|-------|
| 0XC | RC (ADDATA1H) | 位名 | "0" | "0" | "0" | "0" | AD11 | AD10 | AD9 | AD8 |
| | | 上电复位 | 0 | 0 | 0 | 0 | U | U | U | U |
| | | /RESET 引脚复位 和 WDT 复位 | 0 | 0 | 0 | 0 | U | U | U | U |
| | | 引脚状态改变唤醒 | 0 | 0 | 0 | 0 | P | P | P | P |
| 0XD | RD (ADDATA1L0) | 位名 | AD7 | AD6 | AD5 | AD4 | AD3 | AD2 | AD1 | AD0 |
| | | 上电复位 | U | U | U | U | U | U | U | U |
| | | /RESET 引脚复位 和 WDT 复位 | U | U | U | U | U | U | U | U |
| | | 引脚状态改变唤醒 | P | P | P | P | P | P | P | P |
| 0xE | RE (ISR2) | 位名 | — | — | ADIF | CMPIF | ADWE | CMPWE | ICWE | — |
| | | 上电复位 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| | | /RESET 引脚复位 和 WDT 复位 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| | | 引脚状态改变唤醒 | P | P | P | P | P | P | P | P |
| 0xF | RF (ISR1) | 位名 | LPWTIF | HPWTIF | TCCCIF | TCCBIF | TCCAIF | EXIF | ICIF | TCIF |
| | | 上电复位 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| | | /RESET 引脚复位 和 WDT 复位 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| | | 引脚状态改变唤醒 | P | P | P | P | P | P | P | P |
| 0x10~0x3F | R10~R3F | 位名 | — | — | — | — | — | — | — | — |
| | | 上电复位 | U | U | U | U | U | U | U | U |
| | | /RESET 引脚复位 和 WDT 复位 | P | P | P | P | P | P | P | P |
| | | 引脚状态改变唤醒 | P | P | P | P | P | P | P | P |

符号说明: x: 未使用 U: 不确定
 P: 复位前的值 t: 对照6.5.2节的表格。

6.5.1.3 复位控制器结构图

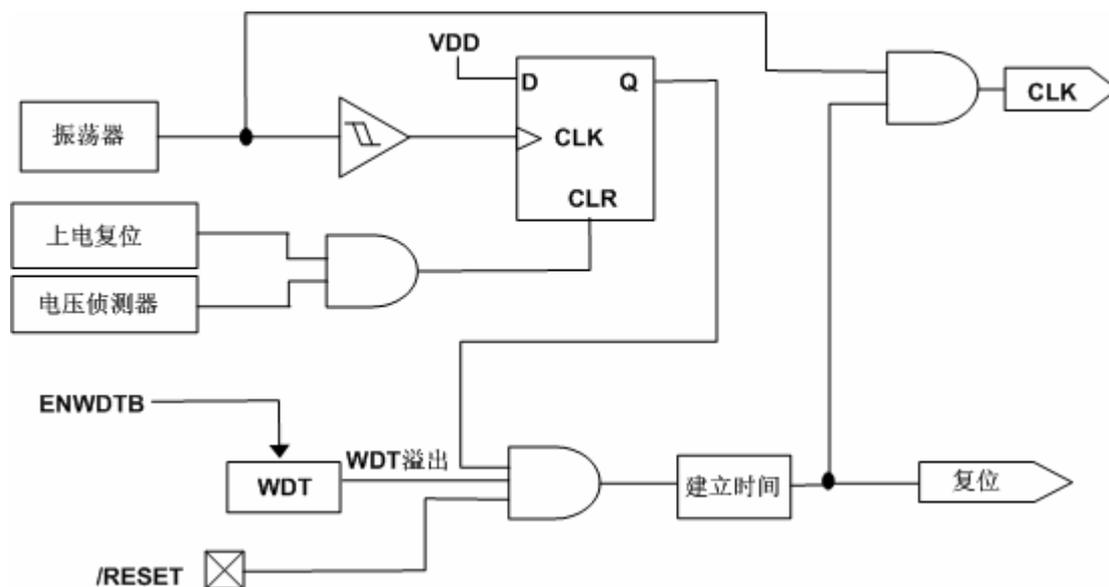


图 6-7 复位控制器电路结构图

6.5.2 状态寄存器(R3)的 T, P 状态

复位由下列条件之一引起：

1. 上电复位
2. /RESET 引脚输入低电平
3. WDT溢出（若使能）

RST, T, 和 P 的值如下表所示，用于检测控制器是如何唤醒的：

| 复位类型 | RST | T | P |
|--------------------|-----|----|----|
| 上电复位 | 0 | 1 | 1 |
| 在运行模式/RESET 引脚复位 | 0 | *P | *P |
| 在休眠模式唤醒/RESET 引脚复位 | 0 | 1 | 0 |
| 在运行模式 WDT 复位 | 0 | 0 | 1 |
| 休眠模式 WDT 唤醒 | 0 | 0 | 0 |
| 休眠模式引脚状态改变 | 1 | 1 | 0 |

*P: 复位前状态

可能影响T和P值的事件，见下表：

| 事件 | RST | T | P |
|---------------|-----|---|----|
| 上电 | 0 | 1 | 1 |
| WDTC 指令 | *P | 1 | 1 |
| WDT 溢出 | 0 | 0 | *P |
| SLEP 指令 | *P | 1 | 0 |
| 休眠模式下引脚状态改变唤醒 | 1 | 1 | 0 |

*P: 复位前状态

6.6 中断

EM78P259N有六个中断源，如下：

1. TCC, TCCA, TCCB, TCCC 溢出中断
2. Port 5输入状态改变中断
3. 外部中断[(P60, /INT) 引脚]
4. A/D转换结束
5. IR/PWM 下溢中断
6. 比较器状态改变

在Port5输入状态改变中断使能前，读Port5（例如：“MOV R5,R5”）是必要的。Port5每个引脚均具有这个功能。在执行“SLEP”指令前，如果Port5输入状态改变中断被使能，Port5输入状态改变会将EM78P259N从休眠模式唤醒。如果总的中断被禁止，唤醒后控制器将向下连续逐行地执行程序。如果总的中断使能，程序将分支到中断向量地址006H。

外部中断带有片内数字噪声抑制电路。输入脉冲小于8个系统时钟周期视为噪音。但在低频晶体振荡器（LXT）模式下的噪声抑制电路将被禁止。由CONT寄存器的INTE位选择触发边沿。当由外部产生中断时（若使能），下一个指令将从向量地址003H获取。数字噪声抑制定义请参考Word 1的位8、位9（6.14.2节的代码选项寄存器(Word 1)）。

RF和RE是中断状态寄存器，它的相关标志位记录了中断请求状态。IOCF0和IOCE0是中断屏蔽寄存器。执行指令“ENI”使能总中断，执行“DISI”指令禁止总中断。在中断程序中，通过查询RF的标志位来确定中断源。在离开中断程序前，必须用指令清除中断标志，以免发生重复中断。

中断状态寄存器（RF）的标志位（除ICIF位外）的置位，与是否执行了“ENI”指令无关。注意读取RF的值是RF和IOCF0逻辑与的结果（参见下图），RETI指令结束中断子程序并使能总的中断（自动执行ENI）。

当一个中断由定时器时钟/计数器产生（若使能），下一条指令将从地址009,018,01B,和01EH(TCC,TCCA,TCCB,和TCCC)获取。

当一个中断由A/D转换完成后产生（若使能），下一条指令将从地址00CH中获取。

当一个中断由高电平/低电平减计数器下溢产生（若使能），下一条指令将从地址012H和015H获取（分别是高电平和低电平）。

当一个中断由比较器状态改变产生（若使能），下一条指令将从地址00FH获取（比较器中断）。

在中断子程序被执行前，ACC,R3,R4寄存器的内容将由硬件保护，如果另一个中断产生，ACC,R3和R4寄存器的内容将被新的中断替换。中断子程序完成后，ACC, R3, R4寄存器的内容将被恢复。

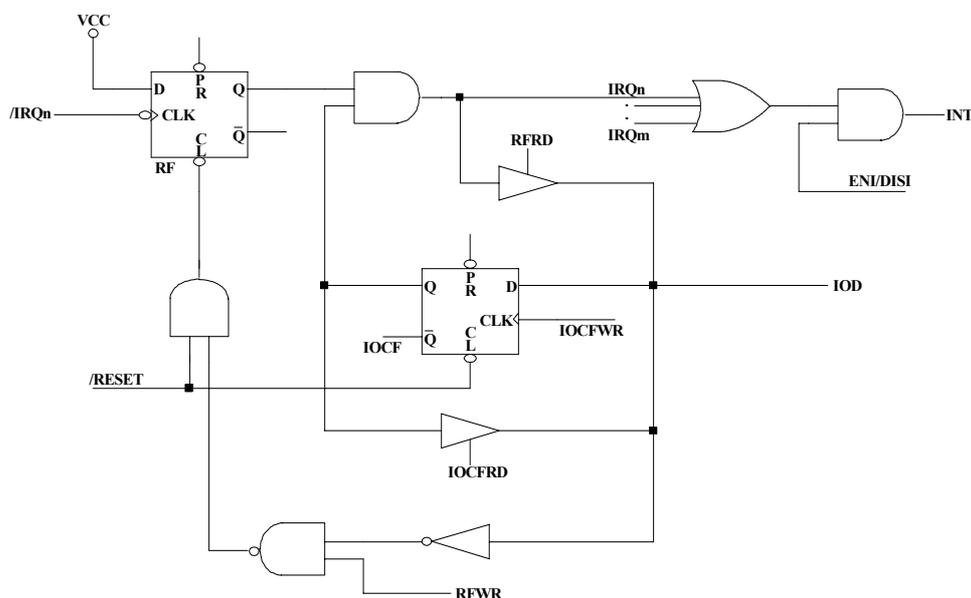


图 6-8 中断输入电路

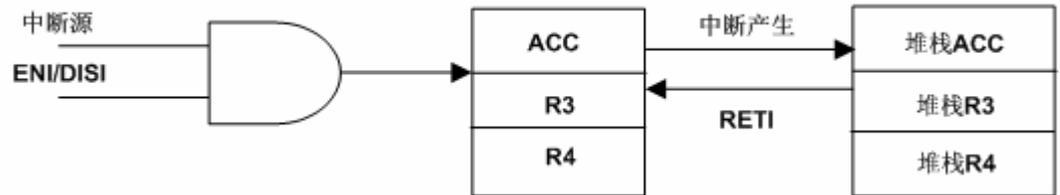


图 6-9 中断保护电路图

在EM78P259N中, 每个不同的中断源都有各自的中断向量, 详见下表:

| 中断向量 | 中断状态 | 优先级* |
|------|-----------------|------|
| 003H | 外部中断 | 1 |
| 006H | Port 5 引脚状态改变中断 | 2 |
| 009H | TCC 溢出中断 | 3 |
| 00CH | AD 转换完成中断 | 4 |
| 00FH | 比较器中断 | 5 |
| 012H | 高脉宽定时器下溢中断 | 6 |
| 015H | 低脉宽定时器下溢中断 | 7 |
| 018H | TCCA 溢出中断 | 8 |
| 01BH | TCCB 溢出中断 | 9 |
| 01EH | TCCC 溢出中断 | 10 |

*优先级: 1 = 最高; 10 = 最低

6.7 A/D转换 (ADC)

A/D转换电路包括一个4位模拟多路转换器, 三个控制寄存器 (AISR/R8, ADCON/R9, ADOC/RA), 三个数据寄存器 (ADDATA/RB, ADDATA1H/RC, 和ADDATA1L/RD) 和一个12位精度的AD转换器, 功能方框图如下。模拟参考电压(Vref)和模拟地由不同引脚接入。接入外部VREF电压比接入内部VDD更精确。

ADC模块采用逐次逼近式把未知的模拟信号转换为数字值。其结果存入ADDATA, ADDATA1H 和 ADDATA1L中。通过ADCON寄存器的ADIS1和ADIS0位的设置来选择输入通道。

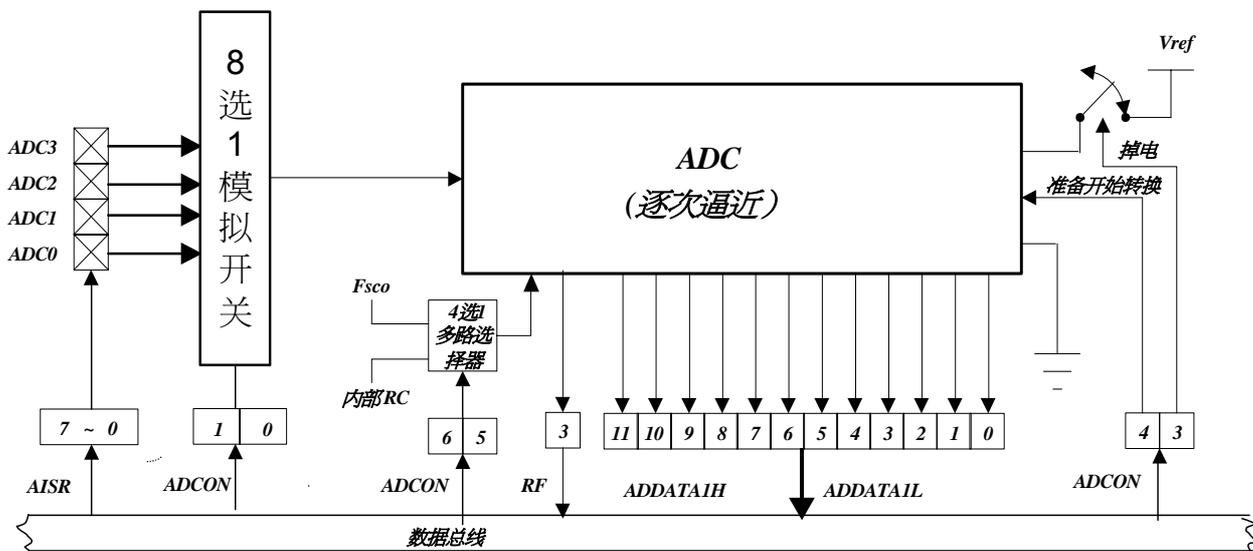


图 6-10 模数转换功能框图

6.7.1 ADC控制寄存器(AISR/R8, ADCON/R9, ADOC/RA)

6.7.1.1 R8 (AISR: ADC 输入选择寄存器)

| Bit 7 | Bit 6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|-------|-------|-------|-------|-------|-------|-------|-------|
| - | - | - | - | ADE3 | ADE2 | ADE1 | ADE0 |

AISR寄存器各控制位分别定义Port 5各引脚为模拟输入或是数字I/O引脚

Bits 7 ~ 4: 未使用

Bit 3 (ADE3): P53引脚AD转换使能位

- 0: 禁止ADC3, P53作为I/O引脚。
- 1: 使能ADC3,作为模拟输入脚。

Bit 2 (ADE2): P52引脚AD转换使能位

- 0: 禁止ADC2, P52作为I/O引脚。
- 1: 使能ADC2,作为模拟输入脚

Bit 1 (ADE1): P51引脚AD转换使能位

- 0: 禁止ADC1, P5作为I/O引脚。
- 1: 使能ADC1,作为模拟输入脚

Bit 0 (ADE0): P50引脚AD转换使能位

- 0: 禁止ADC0, P50作为I/O引脚。
- 1: 使能ADC0,作为模拟输入脚。

6.7.1.2 R9 (ADCON: ADC 控制寄存器)

| Bit 7 | Bit 6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|-------|-------|-------|-------|-------|-------|-------|-------|
| VREFS | CKR1 | CKR0 | ADRUN | ADPD | - | ADIS1 | ADIS0 |

ADCON寄存器控制AD转换器的操作以及确定当前哪个引脚当前有效。

Bit 7(VREFS): ADC 参考电压Vref输入源

0: 以工作电压VDD为ADC的参考电压（默认值），P54/VREF引脚执行P54功能

1: 引脚P54/VREF上的电压为ADC的参考电压

注意

P54/TCC/VREF引脚不能同时用作TCC和VREF。如果P54/TCC/VREF作为VREF模拟输入脚，则CONT寄存器的第5位“TS”必须清“0”

P54/TCC/VREF脚位优先级如下：

| P54/TCC/VREF引脚优先级 | | |
|-------------------|-----|-----|
| 高 | 中 | 低 |
| VREF | TCC | P54 |

Bit 6 ~ Bit 5 (CKR1 ~ CKR0): AD转换的振荡器时钟预分频比

00 = 1: 16 (默认值)

01 = 1: 4

10 = 1: 64

11 = 1: WDT 环形振荡器频率

| CKR1:CKR0 | 工作模式 | 最大工作频率 |
|-----------|---------|--------|
| 00 | Fosc/16 | 4 MHz |
| 01 | Fosc/4 | 1 MHz |
| 10 | Fosc/64 | 16 MHz |
| 11 | 内部 RC | - |

Bit 4 (ADRUN): ADC 开始运行位。

0: 转换完成时复位，但不可由软件复位。

1: A/D转换开始，该位可由软件置位。

Bit 3 (ADPD): ADC 低功耗模式

0: 关闭ADC参考电阻使其进入低功耗状态，尽管此时CPU可能仍在工作。

1: ADC处于运行状态

Bit 2: 未使用

Bit 1 ~ Bit 0 (ADIS1 ~ ADIS0): 模拟输入选择

00 = ADIN0/P50

01 = ADIN1/P51

10 = ADIN2/P52

11 = ADIN3/P53

只有在ADIF位和ADRUN位均为0时才可修改这两位。

6.7.1.3 RA (ADOC: AD 补偿校准寄存器)

| Bit 7 | Bit 6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|-------|-------|--------|--------|--------|-------|-------|-------|
| CALI | SIGN | VOF[2] | VOF[1] | VOF[0] | - | - | - |

Bit 7 (CALI): ADC校准使能位

0: 禁止校准

1: 使能校准

Bit 6 (SIGN): 补偿电压极性选择位

0: 负电压

1: 正电压

Bit 5 ~ Bit 3 (VOF[2] ~ VOF[0]): 补偿电压位

| VOF[2] | VOF[1] | VOF[0] | EM78P259N | ICE259N |
|--------|--------|--------|-----------|---------|
| 0 | 0 | 0 | 0LSB | 0LSB |
| 0 | 0 | 1 | 2LSB | 1LSB |
| 0 | 1 | 0 | 4LSB | 2LSB |
| 0 | 1 | 1 | 6LSB | 3LSB |
| 1 | 0 | 0 | 8LSB | 4LSB |
| 1 | 0 | 1 | 10LSB | 5LSB |
| 1 | 1 | 0 | 12LSB | 6LSB |
| 1 | 1 | 1 | 14LSB | 7LSB |

Bit 2 ~ Bit 0: 未使用，读取为“0”。

6.7.2 ADC 数据寄存器 (ADDATA/RB, ADDATA1H/RC, ADDATA1L/RD)

当A/D转换完成时，其结果载入ADDATA, ADDATA1H 和ADDATA1L寄存器。ADRUN位清零。ADIF位置1。

6.7.3 ADC 采样时间

逐次逼近式AD转换的精确性、线性、速度由ADC和比较器的特性决定。源电阻和内部采样电阻直接影响采样保持电容充电所需时间。应用过程控制采样时间长短以满足特定精度的需要。总的来说，对于每KΩ模拟源电阻，程序应等待2μs。对于低阻源应至少等待2μs。Vdd=5V时，建议源电阻的最大阻抗为10KΩ。模拟输入通道选定后，在转换开始前需等待时间应先满足。

6.7.4 AD转换时间

CKR1 和 CKR0依照指令周期来选择转换时间(Tct)。在不影响A/D转换精度的条件下，它允许MCU以最高频率运行。对于EM78P259N,每位转换时间约是4 μ s。下列表列出了Tct和最大工作频率的关系。

| CKR1:CKR0 | 工作模式 | 最大工作频率 | 最大转换率/位 | 最大转换率 |
|-----------|---------|--------|--------------------|---------------------------------------|
| 00 | Fosc/16 | 4 MHz | 250kHz (4 μ s) | 15*4 μ s=60 μ s (16.7kHz) |
| 01 | Fosc/4 | 1 MHz | 250kHz (4 μ s) | 15*4 μ s=60 μ s (16.7kHz) |
| 10 | Fosc/64 | 16 MHz | 250kHz (4 μ s) | 15*4 μ s=60 μ s (16.7kHz) |
| 11 | 内部 RC | - | 14kHz (71 μ s) | 15*71 μ s=1065 μ s (0.938kHz) |

注意

没有被用作模拟输入脚的引脚可用作通用输入或输出脚。
 转换期间，不要执行输出指令以维持所有引脚的精度。

6.7.5 休眠期间的A/D转换

为了获得更精确的ADC值和减少功耗，A/D转换可以在休眠模式下进行。当执行SLEP指令，除了振荡器、TCC、TCCA、TCCB、TCCC和A/D转换外，所有的MCU操作都会停止。

通过以下情况判断AD转换已经完成：

1. R9寄存器的ADRUN位被清除（值为“0”）。
2. RE寄存器的ADIF位置“1”。
- 3.从ADC转换唤醒（在休眠模式期间它保持运行状态），RE寄存器的ADWE位置“1”。
- 4.如果IOCE0的ADIE位使能，并执行DISI指令，唤醒休眠后执行下一条指令。
- 5.如果IOCE0的ADIE位使能，并执行ENI指令，唤醒并进入中断向量（地址0x00C）。
- 6.如果IOCE0的ADIE位使能，并执行ENI指令，进入中断向量(地址0x00C)。

当转换结束后，转换的结果载入ADDATA, ADDATA1H 和ADDATA1L寄存器中。如果ADIE使能，单片机将被唤醒。否则，无论ADPD位的状态如何，A/D转换器都被关闭

6.7.6 编程步骤/考虑的事项

6.7.6.1 编程步骤

按以下步骤完成A/D转换：

1. 设置R8(AOSR)寄存器的4个位(ADE3:ADE0)来定义R5寄存器的特性（数字I/O引脚, 模拟信道, 以及参考电压引脚）。
2. 设置R9/ADCON寄存器来设定AD模块:
 - a) 选择A/D转换输入通道(ADIS1:ADIS0)
 - b) 定义A/D转换分频比(CKR1:CKR0)
 - c) 选择ADC参考电压的输入源



- d) 置ADPD位为“1”，开始采样
- 3.若使用唤醒功能，置ADWE位为“1”。
- 4.若使用中断功能，置ADIE位为“1”。
- 5.若使用中断功能，下“ENI”指令
- 6.置ADRUN位为“1”。
- 7.下“SLEP”指令或循环检测
- 8.等待唤醒，ADRUN位清除（值为零），中断标志（ADIF）置“1”或ADC中断发生
- 9.读转换数据寄存器的ADDATA 或ADDATA1H和ADDATA1L的值。如果此时ADC输入通道变化，ADDATA, ADDATA1H, 和 ADDATA1L值被清“0”
- 10.清除中断标志位（ADIF）
- 11.根据需要，下一个转换程序，跳到步骤1或步骤2。下一次采样之前，至少等待2个Tct。

注意
为了获得准确的值，必须避免AD转换时I/O端口有任何数据传输。

6.7.6.2 范例

A. 定义通用寄存器

| | |
|------------|-----------|
| R_0 == 0 | ; 间接寻址寄存器 |
| PSW == 3 | ; 状态寄存器 |
| Port5 == 5 | |
| Port6 == 6 | |
| R_E == 0XE | ; 中断状态寄存器 |

B. 定义控制寄存器

| | |
|--------------|---------------|
| IOC50 == 0X5 | ; Port 5控制寄存器 |
| IOC60 == 0X6 | ; Port 6控制寄存器 |
| IOCE0 == 0XE | ; 中断控制寄存器2 |
| C_INT == 0XF | ; 中断控制寄存器1 |

C. ADC控制寄存器

| | |
|---------------|--|
| ADDATA == 0xB | ; 其值是ADC的结果 |
| AISR == 0x08 | ; ADC输入选择寄存器 |
| ADCON == 0x9 | ; 7 6 5 4 3 2 1 0 |
| | ; VREFS CKR1 CKR0 ADRUN ADPD ADIS2 ADIS1 ADIS0 |

D. 定义ADCON寄存器中的位

| | |
|--------------|-------------|
| ADRUN == 0x4 | ; ADC启动位 |
| ADPD == 0x3 | ; ADC低功耗模式位 |

E. 程序开始

| | |
|-------------|---------|
| ORG 0 | ; 初始化地址 |
| JMP INITIAL | ; |
| | |



| | |
|---------------------|--------------------------------|
| ORG 0x0C | ; 中断向量 |
| JMP CLRRE | |
| ; | |
| ; | |
| ;(客户程序部分) | |
| ; | |
| ; | |
| CLRRE: | |
| MOV A,RE | |
| AND A, @0BXX0XXXXX | ; 清除ADIF位, "X" 根据应用而定 |
| MOV RE,A | |
| BS ADCON, ADRUN | ; 如需要, 开始执行下一个AD转换 |
| | |
| RETI | |
| INITIAL: | |
| MOV A,@0B00000001 | ; 选择P50为模拟输入 |
| MOV AISR,A | |
| MOV A,@0B00001000 | ; 选择P50为模拟输入通道, 并且AD上电 |
| MOV ADCON,A | ; 定义P50为输入脚, 分频比设置为fosc/16 |
| En_ADC: | |
| MOV A, @0BXXXXXXXX1 | ; 定义P50为输入脚, 其它位根据需要设置 |
| IOW Port5 | ; |
| MOV A, @0BXXXX1XXX | ; 使能ADC唤醒功能 (ADWE), "X" 根据需要设置 |
| MOV RE,A | |
| MOV A, @0BXX1XXXXX | ; 使能ADC中断功能 (ADIE), "X" 根据需要设置 |
| IOW IOCE0 | |
| ENI | ; 使能全局中断 |
| | |
| BS ADCON, ADRUN | ; 启动运行ADC |
| | |
| ; 若使用中断功能,以下三行可忽略 | |
| | |
| ;若进入休眠模式: | |
| SLEP | |
| ; | |
| ;(用户程序部分) | |
| ; | |
| | |
| ;或 | |
| ;若循环查询: | |
| POLLING: | |
| JBC ADCON, ADRUN | ; 连续检测ADRUN 位; |

注意

以下是载波频率，高电平时间和低电平时间详细说明如下：

$$F_{carrier} = FT/2 \{ [1 + \text{十进制 TCCC 计数器的值 (IOC81)}] * \text{TCCC 分频比 (IOCA0)} \}$$

$$\text{高电平宽度} = \{ [1 + \text{十进制高电平值 (IOCA1)}] * \text{高电平分频比 (IOCB1)} \} / FT$$

$$\text{低电平宽度} = \{ [1 + \text{十进制低电平值 (IOC91)}] * \text{低电平分频比 (IOCB1)} \} / FT$$

FT 为系统时钟 $FT = F_{osc} / 1 \text{ (CLK=2)}$
 $FT = F_{osc} / 2 \text{ (CLK=4)}$

当由高电平时间减计数器下溢产生中断时（如使能），下一条指令将从地址018和01BH（分别为高电平时间和低电平时间）获取。

6.8.2 功能描述

下图表示在LGP=0且HF=1，在低电平时间段的脉冲中，IROUT的波形调制载波的波形。

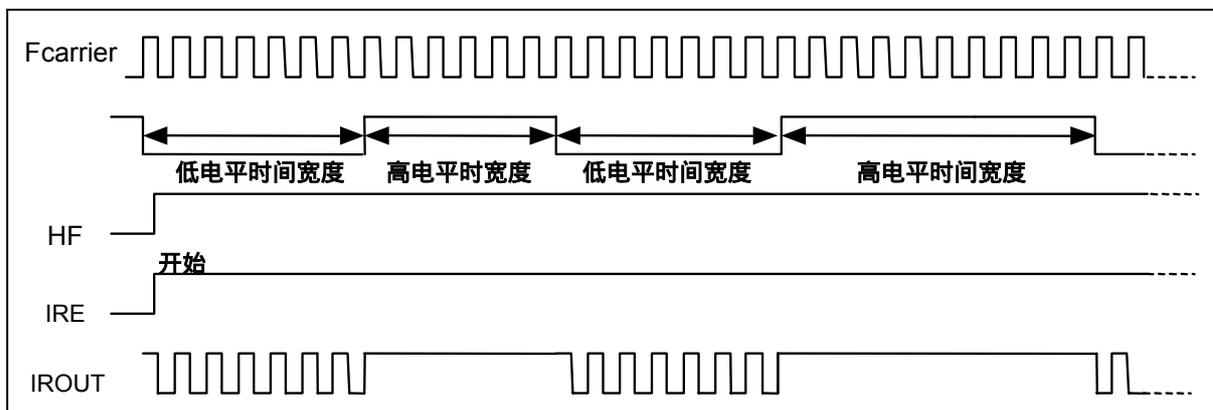


图 6-12a LGP=0, HF=1, IROUT 引脚输出波形

下图表示在LGP=0且HF=0，在低电平时间段的脉冲中，IROUT的波形不能调制载波的波形。因此IROUT波形由高电平时间宽度和低电平时间宽度决定。这种模式可产生标准PWM波形。

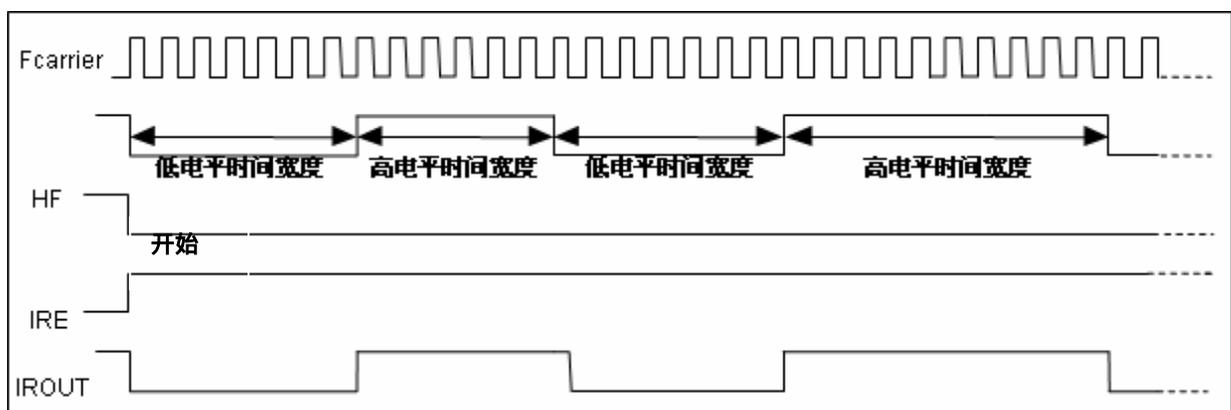


图 6-12b LGP=0, HF=0, IROUT 引脚输出波形

下图表示在LGP=0, 且HF=1, 在低电平时间段脉冲中, IROUT波形调制载波的波形。当IRE从高变低时, IROUT的输出波形将继续传输, 直到高电平中断发生为止。

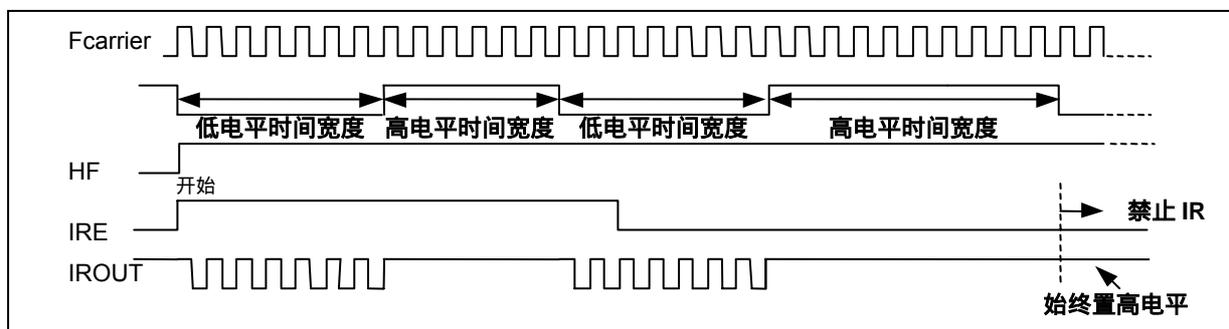


图 6-12c LGP=0, HF=1, 当IRE由高变低时, IROUT引脚输出波形

下图表示在LGP=0且HF=0, 脉冲在低电平时间段, IROUT不输出调制载波。因此IROUT输出由高电平时间宽度和低电平时间宽度决定。当IRE从高变低时, 这种模式可产生标准的PWM波形。IROUT的输出波形将继续传输直到高电平中断发生为止。

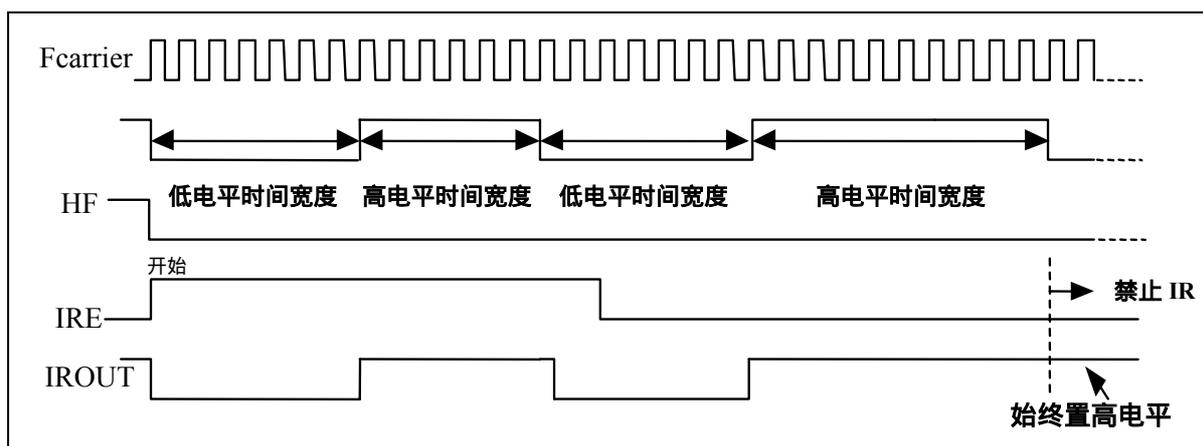


图6-12d LGP=0, HF=0, 当IRE由高变低时, IROUT引脚输出波形

下图表示在LGP=1且HF=1, 当LGP设为高电平时, 脉冲的高电平时间段被忽视。因此IROUT波形的脉冲输出取决于低电平时间宽度。

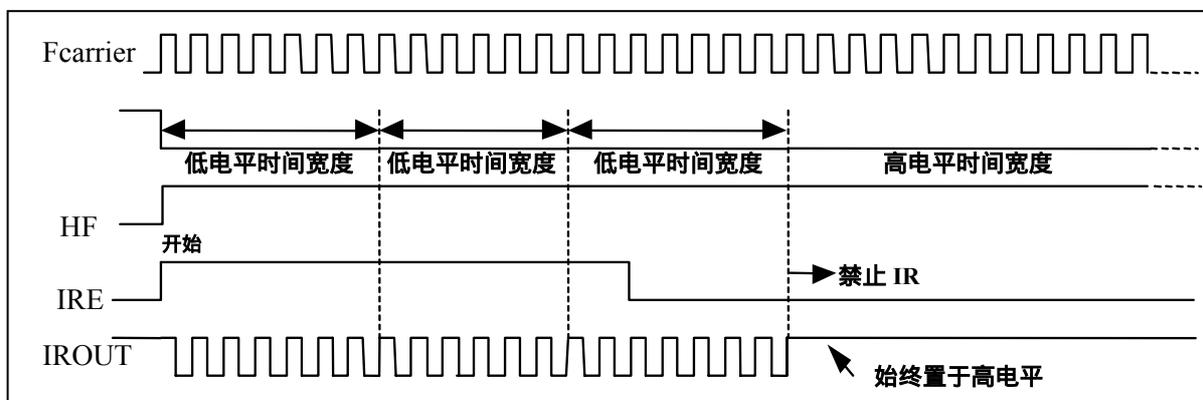


图 6-12e LGP=1 且HF=1, IROUT 引脚输出波形

6.8.3 程序相关的寄存器

当定义IR/PWM时，参照下列表中相关寄存器的操作。

IR/PWM相关控制寄存器：

| 向量地址 | 名称 | Bit 7 | Bit 6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|------|-----------------|----------|----------|----------|----------|----------|-----------|----------|----------|
| 0x09 | IOC90 | TCCBHE/0 | TCCBEN/0 | TCCBTS/0 | TCCBTE/0 | 0 | TCCCNEN/0 | TCCCTS/0 | TCCCTE/0 |
| 0x0A | IR CR /IOCA0 | TCCCSE/0 | TCCCS2/0 | TCCCS1/0 | TCCCS0/0 | IRE/0 | HF/0 | LGP/0 | IROUTE/0 |
| 0x0F | IMR /IOCF0 | LPWTIE/0 | HPWTIE/0 | TCCCIE/0 | TCCBIE/0 | TCCAIE/0 | EXIE/0 | ICIE/0 | TCIE/0 |
| 0x0B | HLTS /IOCB1 | HTSE/0 | HTS2/0 | HTS1/0 | HTS0/0 | LTSE/0 | LTS2/0 | LTS1/0 | LTS0/0 |

IR/PWM 相关状态/数据寄存器：

| 向量地址 | 名称 | Bit 7 | Bit 6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|------|----------------|-----------|-----------|----------|----------|----------|---------|---------|---------|
| 0x0F | ISR/RF | LPWTFIF/0 | HPWTFIF/0 | TCCCIF/0 | TCCBIF/0 | TCCAIF/0 | EXIF/0 | ICIF/0 | TCIF/0 |
| 0x06 | TCCC /IOC81 | TCCC7/0 | TCCC6/0 | TCCC5/0 | TCCC4/0 | TCCC3/0 | TCCC2/0 | TCCC1/0 | TCCC0/0 |
| 0x09 | LTR /IOC91 | LTR7/0 | LTR6/0 | LTR5/0 | LTR4/0 | LTR3/0 | LTR2/0 | LTR1/0 | LTR0/0 |
| 0x0A | HTR /IOCA1 | HTR7/0 | HTR6/0 | HTR5/0 | HTR4/0 | HTR3/0 | HTR2/0 | HTR1/0 | HTR0/0 |

6.9 定时器/计数器

6.9.1 概述

定时器A (TCCA) 是一个8位时钟计数器。定时器B (TCCB) 是一个16位时钟计数器。定时器C (TCCC) 是一个可扩展为16位时钟计数器的8位时钟计数器。TCCA, TCCB和TCCC可读写，并且在任一复位条件下清零。

6.9.2 功能描述

图 6-13 定时器方框图

信号和定时器方框图描述如下：

TCCX: 定时器A~C寄存器，TCCX计数值在递增直到它变为0时，然后重新装载预设值。如果写入一个新数值至TCCX中，预设值和TCCX值都将变成这个设定值。如果读TCCX，此值就是TCCX值。当TCCXEN使能，则重新加载预设值至TCCX，TCCXIE也被使能，TCCXIF将同时被置位。它是个加计数器。

在TCCA 计数器(IOC51)状态:

IOC51 (TCCA) 是一个8位时钟计数器。在任一复位条件下可读写，可清0，并且是个加计数器。

注意

TCCA溢出周期 $[1/Fosc \times (256 - TCCA \text{ cnt}) \times 1]$, 当 CLK=2
TCCA溢出周期 $[1/Fosc \times (256 - TCCA \text{ cnt}) \times 2]$, 当 CLK=4

在TCCB计数器(IOC61)状态：

TCCB (IOC61) 是一个TCCBX (TCCB)低字节的8位时钟计数器。可读写、在任一复位条件下可清0，是个加计数器。

在TCCBH / MSB 计数器(IOC71)状态:

TCCBH/MSB (IOC71)是一个TCCBX (TCCBH)高字节的8位时钟计数器。下可读写、在任一复位条件可清0。

当TCCBHE (IOC90)为“0”时，TCCBH被禁止。当TCCBHE为“1”时，TCCB是16位长的计数器。

注意

当禁止 TCCBH时:

TCCB溢出周期 $[1/Fosc \times (256 - TCCB \text{ cnt}) \times 1]$, 当 CLK=2
TCCB 溢出周期 $[1/Fosc \times (256 - TCCB \text{ cnt}) \times 2]$, 当 CLK=4

当使能TCCBH时:

TCCB溢出周期 $\{1/Fosc \times [65536 - (TCCBH * 256 + TCCB \text{ cnt})] \times 1\}$, 当CLK=2
TCCB 溢出周期 $\{1/Fosc \times [65536 - (TCCBH * 256 + TCCB \text{ cnt})] \times 2\}$, 当 CLK=4

在TCCC 计数器 (IOC81)状态:

IOC81 (TCCC)是8位时钟计数器。在任一复位条件下，它可读、可写、可清0。

如果HF (IOCA0寄存器的位2) = 1 以及IRE (IOCA0寄存器的位3) = 1, TCCC计数器分频比用于载波调制的脉冲低电平时间段定时（见6.8.2部分的图6-12功能描述），则TCCC值将为TCCC的预设值。

当HP=0或IRE=0时，TCCC是加计数器。

注意

在 TCCC加计数器模式:

TCCC 溢出周期 $[1/Fosc \times \text{分频比} (IOCA0) \times (256 - TCCC \text{ cnt}) \times 1]$, 当 CLK=2
TCCC 溢出周期 $[1/Fosc \times \text{分频比} (IOCA0) \times (256 - TCCC \text{ cnt}) \times 2]$, 当 CLK=4

当HF = 1及IRE = 1, TCCC计数器分频比用于载波调制的低电平时间段脉冲。

注意

在 IR模式:

$F_{\text{carrier}} = FT / 2 \{ [1 + \text{十进制TCCC 计数器值} (IOC81)] * \text{TCCC 分频比} (IOCA0) \}$
FT为系统时钟： $FT = Fosc / 1 (CLK=2)$
 $FT = Fosc / 2 (CLK=4)$

6.9.3 程序的相关控制寄存器



当定义TCCX时，它相关寄存器的操作参考下表：

TCCX 相关控制寄存器：

| 地址 | 名称 | Bit 7 | Bit 6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|------|-----------------|----------|----------|----------|----------|----------|----------|----------|----------|
| 0x08 | IOC80 | 0 | 0 | CPOUT/0 | COS1/0 | COS0/0 | TCCAEN/0 | TCCATS/0 | TCCATE/0 |
| 0x09 | IOC90 | TCCBHE/0 | TCCBEN/0 | TCCBTS/0 | TCCBTE/0 | 0 | TCCCEN/0 | TCCCTS/0 | TCCCTE/0 |
| 0x0A | IR CR /IOCA0 | TCCCSE/0 | TCCCS2/0 | TCCCS1/0 | TCCCS0/0 | IRE/0 | HF/0 | LGP/0 | IROUTE/0 |
| 0x0F | IMR /IOCF0 | LPWTE/0 | HPWTE/0 | TCCCIE/0 | TCCBIE/0 | TCCAIE/0 | EXIE/0 | ICIE/0 | TCIE/0 |

相关TCCX状态/数据寄存器：

| 地址 | 名称 | Bit 7 | Bit 6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|------|-----------------|----------|----------|----------|----------|----------|----------|----------|----------|
| 0x0F | ISR/RF | LPWTF/0 | HPWTF/0 | TCCCIF/0 | TCCBIF/0 | TCCAIF/0 | EXIF/0 | ICIF/0 | TCIF/0 |
| 0x05 | TCCA /IOC51 | TCCA7/0 | TCCA6/0 | TCCA5/0 | TCCA4/0 | TCCA3/0 | TCCA2/0 | TCCA1/0 | TCCA0/0 |
| 0x06 | TCCB /IOC61 | TCCB7/0 | TCCB6/0 | TCCB5/0 | TCCB4/0 | TCCB3/0 | TCCB2/0 | TCCB1/0 | TCCB0/0 |
| 0x07 | TCCBH /IOC71 | TCCBH7/0 | TCCBH6/0 | TCCBH5/0 | TCCBH4/0 | TCCBH3/0 | TCCBH2/0 | TCCBH1/0 | TCCBH0/0 |
| 0x08 | TCCC /IOC81 | TCCC7/0 | TCCC6/0 | TCCC5/0 | TCCC4/0 | TCCC3/0 | TCCC2/0 | TCCC1/0 | TCCC0/0 |

6.10 比较器

EM78P259N 有一个带有两个模拟输入和一个输出的比较器。这个比较器可用于唤醒休眠状态下的单片机。下图为比较器的电路图：

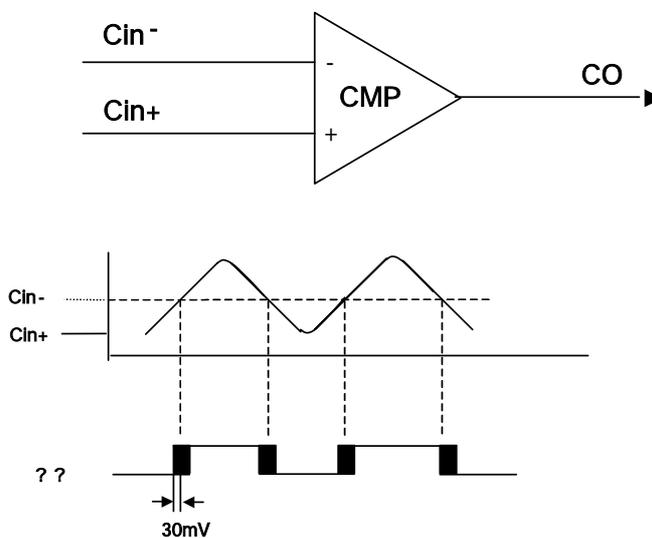


图 6-14 比较器运行模式

6.10.1 外部参考信号

当前的Cin+和Cin-的模拟信号相比较，数字输出(CO)信号相应变化，其输出变化考虑下列情况：

注意

参考信号必须在Vss和Vdd之间
参考电压可加在比较器的任意一输入脚上
极值检测应用可为同一个参考
相同或不同参考源，比较器均可工作

6.10.2 比较器输出

- 比较结果存在IOC80的CMPOUT位
- 比较器输出可由CO（P64）引脚输出,可通过设置IOC80寄存器的Bit4和Bit3<COS1,COS0>为<1,0>实现。见6.2.4部分，比较器/OP选择位功能描述的IOC80寄存器(比较器和TCCA控制寄存器)

比较器输出方框图如下。

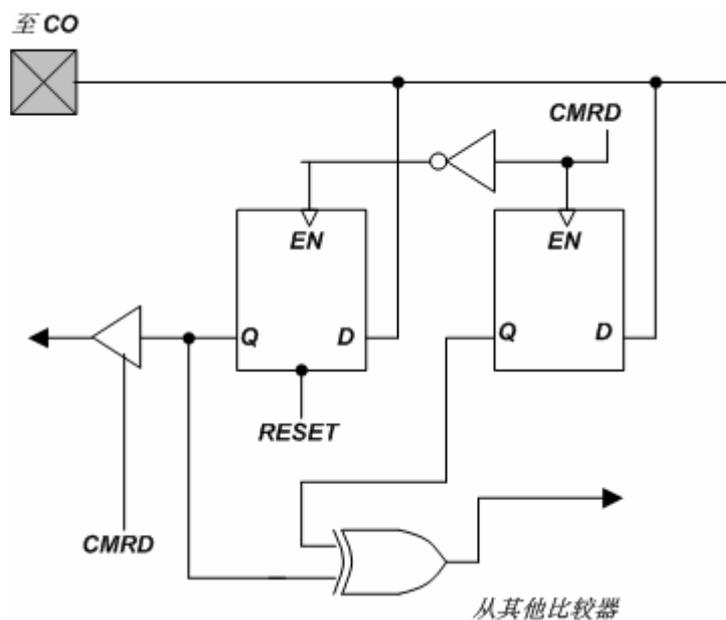


图 6-15 比较器的输出结构

6.10.3 用比较器作运算放大器使用

如果在输入与输出之间外接一个反馈电阻则可做运算放大器使用。在这种情况下，为了降低功耗禁止施密特触发，通过设置IOC80寄存器的位4,位3<COS1,COS0>为<1,1>。见6.2.4部分，比较器/OP选择位的功能描述的IOC80寄存器(比较器与TCCA控制寄存器)。

注意

在运算放大器模式下：

CMPIE (IOCE0.4), CMPWE (RE.2), 和CMPIF (RE.4) 这些位均无效。
 比较器中断功能无效。
 比较器唤醒功能无效。

6.10.4 比较器中断

- CMPIE (IOCE0.4) 必须使能，以使“ENI”指令有效；
- 任何时候的比较器输出引脚状态变化均将引起中断；
- 引脚的具体变化可由读IOC80<5>的CMPOUT位决定；
- CMPIF (RE.4),比较器中断标志位，只可由软件清零。

6.10.5 由休眠模式唤醒

- 如果RE寄存器的CMPWE位设置为“1,”即使在休眠模式，比较器和中断功能仍继续有效；
- 如果发生不匹配，该状态改变将单片机从睡眠模式唤醒；
- 考虑到能源的节约，应考虑功耗问题；

- 如果休眠模式时不需要该项功能，应在进入休眠模式前关闭比较器。

通过以下情况判断比较器比较已经完成：

1. 设置寄存器IOC80的COS1 和 COS0位选择比较器；
2. RE寄存器的CMPIF位设置为 “1” ；
3. 比较器唤醒（在休眠/空闲模式期间，比较器还保持运行），RE寄存器的CMPWE位设置为 “1” ；
4. 如果IOCE0的CMPIE位使能并且执行了“DISI” 指令，唤醒后接着执行下一条指令；
5. 如果使能IOCE0的CMPIE位并执行了“ENI” 指令，唤醒后进入中断向量(地址 0x00F)；
6. 如果使能IOCE0的CMPIE位并执行了“ENI”指令，进入中断向量(地址 0x00F)。

6.11 振荡器

6.11.1 振荡器模式

EM78P259N可工作于4种振荡模式，如：高频晶振模式（HXT），低频晶振模式（LXT），外部RC振荡模式（ERC），和内部RC振荡模式（IRC）。.用户可通过代码选项寄存器的OSC2、OSC1、和OSC0位选择振荡模式。

通过OSC2,OSC1 和 OSC0选择振荡模式，如下表所述：

| 振荡器模式 | OSC2 | OSC1 | OSC0 |
|---|------|------|------|
| ERC ¹ （外部 RC 振荡器模式）；P70/OSCO 作为 P70 口 | 0 | 0 | 0 |
| ERC ¹ （外部 RC 振荡器模式）；P70/OSCO 作为 OSKO 口 | 0 | 0 | 1 |
| IRC ² （内部 RC 振荡器模式）；P70/OSCO 作为 P70 口 | 0 | 1 | 0 |
| IRC ² （内部 RC 振荡器模式）；P70/OSCO 作为 OSKO 口 | 0 | 1 | 1 |
| LXT ³ （低频晶振模式） | 1 | 1 | 0 |
| HXT ³ （高频晶振模式）（默认值） | 1 | 1 | 1 |

¹在ERC模式下,OSCI作为振荡器管脚。OSCO/P70由代码选项寄存器Word 0 的位 6~位 4定义

²在IRC模式下，P55为普通I/O管脚，OSCO/P70由代码选项寄存器Word 0的 位6~位4定义

³在LXT和HXT模式下，OSCI和OSCO作为振荡器管脚，且不能把它作为I/O引脚

注意

系统频率的HXT高频模式和LXT低频模式的频率临界点约为400KHz

以下是不同电压下晶振/陶振的最大工作频率限度：

| 工作条件 | VDD | 最大频率 (MHz) |
|-------|-----|------------|
| 2 个时钟 | 2.3 | 4 |
| | 3.0 | 8 |
| | 5.0 | 20 |

6.11.2 晶体振荡器/陶瓷谐振器 (晶振)

EM78P259N 可通过OSCI管脚，由外部时钟信号来驱动，如下图所示：

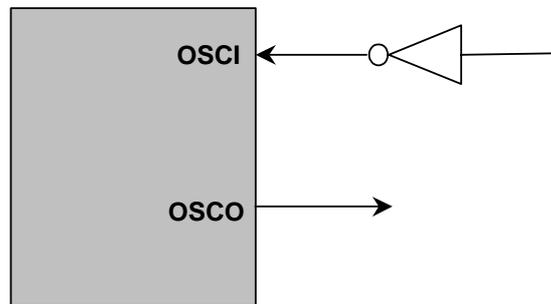


图 6-16 外部时钟输入电路

大多数应用中，引脚OSCI和OSCO可接晶体或陶瓷谐振器来产生振荡。以下图6-17描述了此类电路，也可以应用于HXT模式和LXT模式。

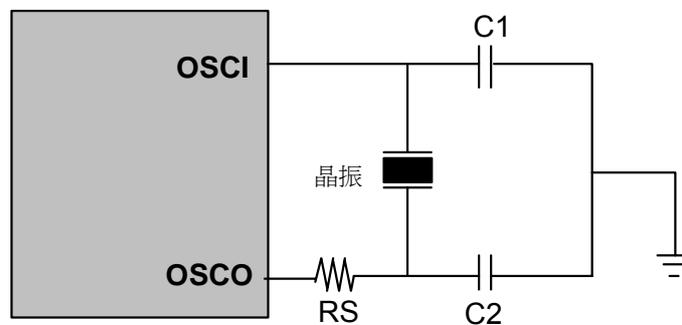


图 6-17 晶振/陶振电路

下表为C1和C2的推荐值，由于每个谐振器都有本身的特性，所以用户应参照其规格选择C1、C2，RS的合适值。对于AT 切片晶振或低频模式，有必要接入串联电阻RS。

晶体振荡器或陶瓷谐振器电容的选择参考如下：

| 振荡器类型 | 频率模式 | 频率 | C1 (pF) | C2 (pF) |
|-------|------|-----------|---------|---------|
| 陶瓷谐振器 | HXT | 455kHz | 100~150 | 100~150 |
| | | 2.0 MHz | 20~40 | 20~40 |
| | | 4.0 MHz | 10~30 | 10~30 |
| 晶体振荡器 | LXT | 32.768kHz | 25 | 15 |
| | | 100kHz | 25 | 25 |
| | | 200kHz | 25 | 25 |
| | HXT | 455kHz | 20~40 | 20~150 |
| | | 1.0 MHz | 15~30 | 15~30 |
| | | 2.0 MHz | 15 | 15 |
| | | 4.0 MHz | 15 | 15 |

串联和并联模式晶振/谐振器的电路图：

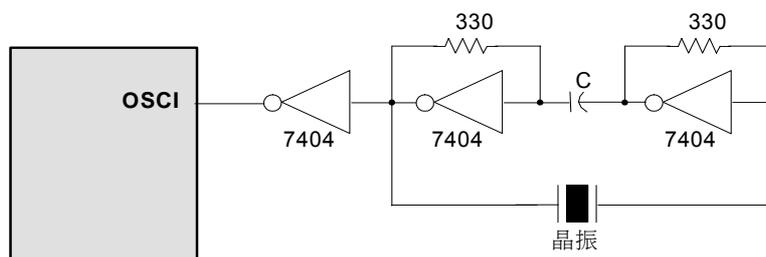


图 6-18 串联模式晶振/谐振器电路图

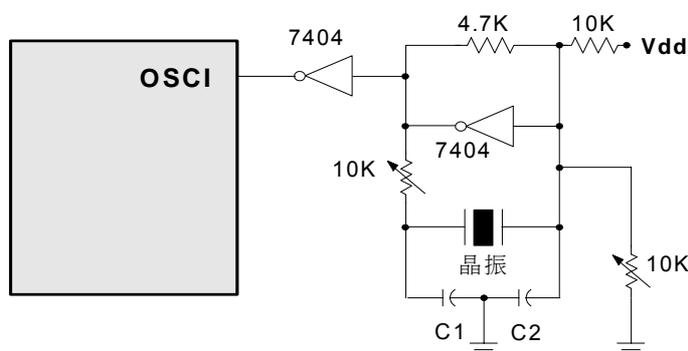


图 6-19 并联模式晶振/谐振器电路图

6.11.3 外部RC振荡器模式

在一些不需要精确计时的应用中，使用RC振荡器(右侧图 6-20)可以节省费用。但是，还需注意，RC振荡器的频率会受到工作电压、电阻值(R_{ext})、电容(C_{ext})甚至工作温度的影响。此外，由于制造工艺的不同，不同芯片的频率也会有微小的差异。

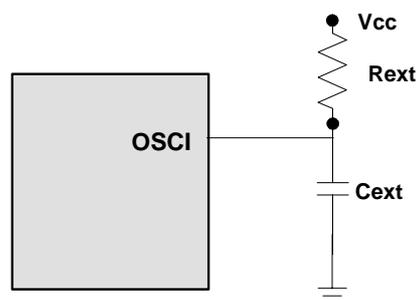


图 6-20 外部RC振荡器模式电路

为了获得稳定的系统频率，建议 C_{ext} 电容值不要小于20pF， R_{ext} 电阻值不要大于1M Ω 。如果不能保证在该范围之内，频率就很容易受噪声、湿度、漏电流的影响。

RC振荡器的电阻值 R_{ext} 越小，频率越高。另一方面，对于很小的电阻值，如1 K Ω ，由于NMOS不能准确地通过电容放电，振荡器会变得不稳定。

基于上述原因，必须牢记电源电压、工作环境温度、RC振荡器器件、封装形式及PCB布线方式均会影响系统频率。

RC 振荡器频率：

| Cext | Rext | 平均 Fosc 5V, 25°C | 平均 Fosc 3V, 25°C |
|--------|------|------------------|------------------|
| 20 pF | 3.3k | 3.5 MHz | 3.2 MHz |
| | 5.1k | 2.5 MHz | 2.3 MHz |
| | 10k | 1.30 MHz | 1.25 MHz |
| | 100k | 140kHz | 140kHz |
| 100 pF | 3.3k | 1.27 MHz | 1.21 MHz |
| | 5.1k | 850kHz | 820kHz |
| | 10k | 450kHz | 450kHz |
| | 100k | 48kHz | 50kHz |
| 300 pF | 3.3k | 560kHz | 540kHz |
| | 5.1k | 370kHz | 360kHz |
| | 10k | 196kHz | 192kHz |
| | 100k | 20kHz | 20kHz |

注意：¹：在 DIP 封装下测量的
²：这些值仅供设计参考
³：频率漂移大约为±30%

6.11.4 内部RC振荡模式

EM78P259N 提供一个通用的内部RC模式，其默认频率为4MHz。它还可通过代码选项 (WORD0)的RCM1和RCM0位设置其它频率(1MHz, 8MHz和455KHz)。下表描述了电压、温度和制程工艺对EM78P259N内部RC 漂移的影响。

内部 RC 漂移率 (Ta=25°C, VDD=5V±5%, VSS=0V)

| 内部 RC 频率 | 漂移率 | | | |
|----------|--------------------|---------------|-----|------|
| | 温度 (-40°C ~ +85°C) | 电压(2.3V~5.5V) | 制程 | 总计 |
| 4 MHz | ±10% | ±5% | ±4% | ±19% |
| 8 MHz | ±10% | ±6% | ±4% | ±20% |
| 1 MHz | ±10% | ±5% | ±4% | ±19% |
| 455kHz | ±10% | ±5% | ±4% | ±19% |

注意: 理论值仅供参考，实际值可能依据实际制程变化。

6.12 上电的问题

任何微控制器在电源稳定之前，都不能保证其开始正常运行。EM78P259N POR检测电压幅度为1.9V ~2.1V。在用户应用中，当电源关闭时，Vdd必须降到1.9 V以下，在重新上电之前需保持关闭状态10us。这样，EM78P259N被可靠复位，并正常工作。如果Vdd上升的足够快（50 ms或更少），外部复位电路会可靠工作。然而，在很多要求严格的应用中，还需要附加的外部电路来帮助解决上电问题。

6.12.1 可编程WDT溢出周期

选项字节 (WDTPS)用于定义WDT溢出周期（18ms⁸或4.5ms⁹）。理论上的范围是4.5ms或18ms。对大多数晶振和陶瓷振荡器来说，工作频率越低，起振时间越长。

6.12.2 外部上电复位电路

下图电路描述了使用外部RC产生复位脉冲。脉冲的宽度(时间常数)应保持足够长时间,以使电源Vdd达到最低工作电压。该电路应用在电源电压上升比较慢的情况下,因为/RESET引脚的漏电大约为 $\pm 5\mu\text{A}$,所以建议R要小于 $40\text{K}\Omega$ 。这样,引脚/RESET的电压保持在 0.2V 以下。二极管(D)在掉电时作为短路回路。电容C将快速充分放电。限流电阻Rin用来避免过大的电流或ESD(静电放电)流入引脚/RESET。

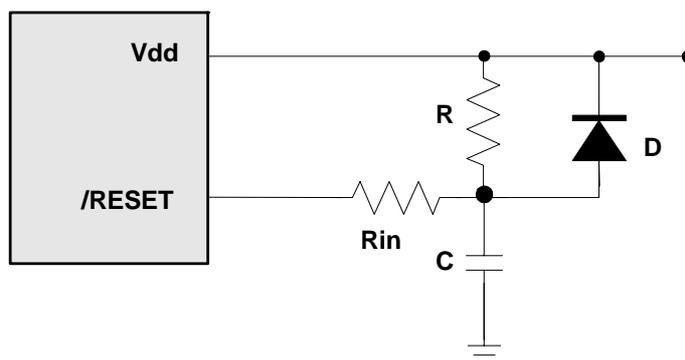


图 6-21 外部上电复位电路

6.12.3 残留电压保护

更换电池时,单片机的电源(Vdd)被断开,但残余电压仍存在。残余电压可能低于Vdd的最小工作电压,但不为0。这种情况可能引起复位不良。图6-22及图6-23显示如何建立一个残留电压的保护电路。

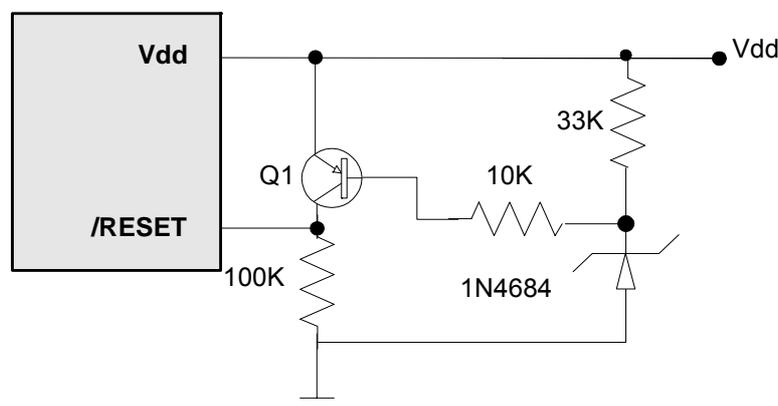


图 6-22 残留电压保护电路1

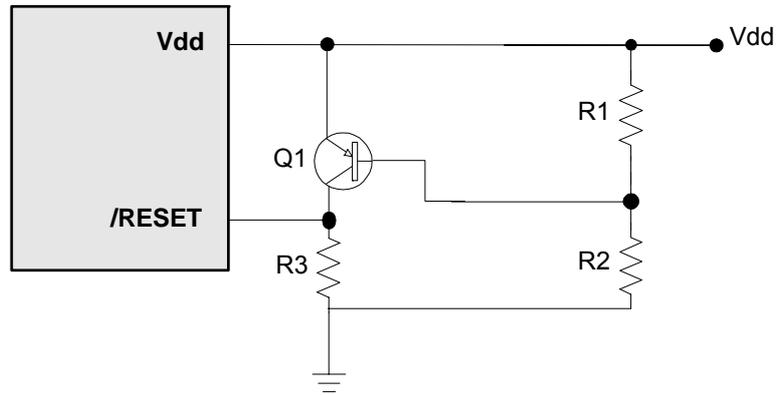


图 6-23 残留电压保护电路2

6.13 代码选项

EM78P259N有两个代码选项字和一个用户ID 字，它们不属于一般程序内存的一部分。

| Word 0 | Word 1 | Word 2 |
|----------------|----------------|----------------|
| Bit 12 ~ Bit 0 | Bit 12 ~ Bit 0 | Bit 12 ~ Bit 0 |

6.13.1 代码选项寄存器(Word 0)

| Word 0 | | | | | | | | | | | | | |
|--------|--------|--------|--------|-------|-------|--------|-------|-------|-------|-------|---------|-------|-------|
| Bit | Bit 12 | Bit 11 | Bit 10 | Bit 9 | Bit 8 | Bit 7 | Bit 6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
| 助记符 | - | - | - | TYPE | CLKS | ENWDTB | OSC2 | OSC1 | OSC0 | HLP | Protect | | |
| 1 | - | - | - | 高 | 4个时钟 | 禁止 | 高 | 高 | 高 | 高 | 禁止 | | |
| 0 | - | - | - | 低 | 2个时钟 | 使能 | 低 | 低 | 低 | 低 | 使能 | | |

Bits 12 ~ 10: 未使用 (保留)，这些位始终置“1”。

Bit 9 (TYPE): 类型选择

0: EM78P259N-20个引脚

1: EM78P259N-18个引脚, 16个引脚, 14个引脚 (默认值)

Bit 8 (CLKS): 指令周期选择位

0: 2个时钟周期

1: 4个时钟周期 (默认值)

参考6.15节指令集部分

Bit 7 (ENWDTB): 看门狗定时器使能位

0: 使能

1: 禁止 (默认值)

Bits 6, 5 and 4 (OSC2, OSC1 and OSC0): 振荡器模式选择位

| 振荡器模式 | OSC2 | OSC1 | OSC0 |
|---|------|------|------|
| ERC ¹ (外部 RC 振荡器模式) ; P70/OSCO 作为 P70 口 | 0 | 0 | 0 |
| ERC ¹ (外部 RC 振荡器模式) ; P70/OSCO 作为 OSCO 口 | 0 | 0 | 1 |
| IRC ² (内部 RC 振荡器模式) ; P70/OSCO 作为 P70 口 | 0 | 1 | 0 |
| IRC ² (内部 RC 振荡器模式) ; P70/OSCO 作为 OSCO 口 | 0 | 1 | 1 |
| LXT ³ (低频晶振模式) | 1 | 1 | 0 |
| HXT ³ (高频晶振模式) (默认值) | 1 | 1 | 1 |

¹在ERC模式下，OSCI作为振荡器管脚，OSCO/P70由代码选项Word 0 位6~位4定义；

²在IRC模式下，P55是通常的I/O脚。OSCO/P70由代码选项Word 0 位6~位4定义；

³在LXT、HXT模式下，OSCI和OSCO被用作振荡器引脚，不能被定义为通用IO。

注意
在HXT和LXT之间的系统频率临界点大约为400KHZ。

Bit 3 (HLP): 功耗选择

0: 低功耗，用于工作频率为4MHz或低于4MHz

1: 高功耗，用于工作频率为4MHz以上

Bits 2 ~ 0 (Protect): 加密保护位。各个保护状态如下：

| 加密保护位 | 保护 |
|-------|----|
| 0 | 使能 |
| 1 | 禁止 |

6.13.2 代码选项寄存器(Word 1)

| Word 1 | | | | | | | | | | | | | |
|--------|--------|--------|-------------|-------|-------|-------|---------|-------|-------|-------|-------|-------|-------|
| Bit | Bit 12 | Bit 11 | Bit 10 | Bit 9 | Bit 8 | Bit 7 | Bit 6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
| 助记符 | - | - | RCOUT | NRHL | NRE | WDTPS | CYES | C3 | C2 | C1 | C0 | RCM1 | RCM0 |
| 1 | - | - | System_ckpt | 32/fc | 使能 | 18ms | 2cycles | 高 | 高 | 高 | 高 | 高 | 高 |
| 0 | - | - | Open_drain | 8/fc | 禁止 | 4.5ms | 1cycle | 低 | 低 | 低 | 低 | 低 | 低 |

Bits 12 ~ 11: 未使用（保留）。这些位始终置“1”。

Bit 10 (RCOUT): 在IRC或ERC模式下，指令时钟输出使能位

0: OSCO 引脚漏极开路

1: OSCO 输出指令时钟

Bit 9 (NRHL): 噪音抑制高/低脉冲定义位。INT 引脚下降沿或上升沿触发

0: 脉冲等于8/fc [s] 视为信号

1: 脉冲等于32/fc [s] 视为信号（默认值）

注意
在LXT及睡眠模式，噪音抑制功能被关闭。

Bit 8 (NRE): 噪音抑制使能位

0: 禁止噪音抑制

1: 使能噪音抑制（默认值），但是，在低频晶振(LXT)模式中，总是禁止噪音抑制电路。

Bit 7 (WDTPS): 看门狗溢出周期选择位

| WDT 时间 | 看门狗时间* |
|--------|--------|
| 1 | 18 ms |
| 0 | 4.5 ms |

*这些值均为理论值，仅供参考。

Bit 6 (CYES): 指令周期选择位

0: 1个指令周期

1: 2个指令周期(默认值)

Bits 5, 4, 3, & Bit 2 (C3, C2, C1, C0): 内部RC模式校准选择位

C3, C2, C1, & C0必须置“1”(自动校对)

Bit 1 & Bit 0 (RCM1, RCM0): RC模式选择位

| RCM 1 | RCM 0 | 频率 (MHz) |
|-------|-------|----------|
| 1 | 1 | 4 |
| 1 | 0 | 8 |
| 0 | 1 | 1 |
| 0 | 0 | 455kHz |

6.13.3 客户ID寄存器(Word 2)

| Word 2 | | | | | | | | | | | | | |
|--------|--------|--------|--------|-------|-------|-------|-------|-------|-------|-------|-------|-------|-------|
| Bit | Bit 12 | Bit 11 | Bit 10 | Bit 9 | Bit 8 | Bit 7 | Bit 6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
| 助记符 | ID12 | ID11 | ID10 | ID9 | ID8 | ID7 | ID6 | ID5 | ID4 | ID3 | ID2 | ID1 | ID0 |
| 1 | 高 | 高 | 高 | 高 | 高 | 高 | 高 | 高 | 高 | 高 | 高 | 高 | 高 |
| 0 | 低 | 低 | 低 | 低 | 低 | 低 | 低 | 低 | 低 | 低 | 低 | 低 | 低 |

Bits 12 ~ 0: 客户ID代码

6.14 指令集

指令集的每条指令是13位字宽，由一个操作码和一个或多个操作数组成。正常情况下，所有的指令花费一个指令周期（一个指令周期由两个振荡周期组成），但改变程序计数器R2的指令如"MOV R2,A", "ADD R2,A"，或对R2进行算术或逻辑运算的指令(如"SUB R2,A", "BS(C) R2, 6", "CLR R2"等)除外。这些情况下，由代码选项寄存器的CYES位决定执行这些指令需要一个还是两个指令周期。

另外，指令集有以下特性：

1. 任何寄存器的每一位均可置1，清0或直接测试。
2. I/O 寄存器可视为通用的寄存器。即相同的指令可用于操作I/O 寄存器。



惯例:

R =寄存器指示符, 用指令来指定寄存器(包括工作寄存器和通用寄存器)中的哪个寄存器被使用。

b =位域指示符, 用于选择位于R寄存器中, 会影响操作的位值。

k = 8或10位常数或立即数。

以下是 EM78P259N指令集 :

| 二进制指令 | 十进制 | 助记符 | 操作 | 影响的状态标志 |
|------------------|------|---------|-----------------|----------------|
| 0 0000 0000 0000 | 0000 | NOP | 无操作 | 无 |
| 0 0000 0000 0001 | 0001 | DAA | A 进行十进制调整 | C |
| 0 0000 0000 0010 | 0002 | CONTW | A → CONT | 无 |
| 0 0000 0000 0011 | 0003 | SLEP | 0 → WDT, 振荡器停止 | T, P |
| 0 0000 0000 0100 | 0004 | WDTC | 0 → WDT | T, P |
| 0 0000 0000 rrrr | 000r | IOW R | A → IOCR | 无 ¹ |
| 0 0000 0001 0000 | 0010 | ENI | 使能中断 | 无 |
| 0 0000 0001 0001 | 0011 | DISI | 禁止中断 | 无 |
| 0 0000 0001 0010 | 0012 | RET | [栈顶] → PC | 无 |
| 0 0000 0001 0011 | 0013 | RETI | [栈顶] → PC, 使能中断 | 无 |
| 0 0000 0001 0100 | 0014 | CONTR | CONT → A | 无 |
| 0 0000 0001 rrrr | 001r | IOR R | IOCR → A | 无 ¹ |
| 0 0000 01rr rrrr | 00rr | MOV R,A | A → R | 无 |
| 0 0000 1000 0000 | 0080 | CLRA | 0 → A | Z |
| 0 0000 11rr rrrr | 00rr | CLR R | 0 → R | Z |
| 0 0001 00rr rrrr | 01rr | SUB A,R | R-A → A | Z, C, DC |
| 0 0001 01rr rrrr | 01rr | SUB R,A | R-A → R | Z, C, DC |
| 0 0001 10rr rrrr | 01rr | DECA R | R-1 → A | Z |
| 0 0001 11rr rrrr | 01rr | DEC R | R-1 → R | Z |
| 0 0010 00rr rrrr | 02rr | OR A,R | A ∨ VR → A | Z |
| 0 0010 01rr rrrr | 02rr | OR R,A | A ∨ VR → R | Z |
| 0 0010 10rr rrrr | 02rr | AND A,R | A & R → A | Z |
| 0 0010 11rr rrrr | 02rr | AND R,A | A & R → R | Z |
| 0 0011 00rr rrrr | 03rr | XOR A,R | A ⊕ R → A | Z |



| 二进制指令 | 十进制 | 助记符 | 操作 | 影响的状态标志 |
|------------------|------|---------|---|----------------|
| 0 0011 01rr rrrr | 03rr | XOR R,A | $A \oplus R \rightarrow R$ | Z |
| 0 0011 10rr rrrr | 03rr | ADD A,R | $A + R \rightarrow A$ | Z, C, DC |
| 0 0011 11rr rrrr | 03rr | ADD R,A | $A + R \rightarrow R$ | Z, C, DC |
| 0 0100 00rr rrrr | 04rr | MOV A,R | $R \rightarrow A$ | Z |
| 0 0100 01rr rrrr | 04rr | MOV R,R | $R \rightarrow R$ | Z |
| 0 0100 10rr rrrr | 04rr | COMA R | $\neg R \rightarrow A$ | Z |
| 0 0100 11rr rrrr | 04rr | COM R | $\neg R \rightarrow R$ | Z |
| 0 0101 00rr rrrr | 05rr | INCA R | $R+1 \rightarrow A$ | Z |
| 0 0101 01rr rrrr | 05rr | INC R | $R+1 \rightarrow R$ | Z |
| 0 0101 10rr rrrr | 05rr | DJZA R | $R-1 \rightarrow A$, 为零跳转 | 无 |
| 0 0101 11rr rrrr | 05rr | DJZ R | $R-1 \rightarrow R$, 为零跳转 | 无 |
| 0 0110 00rr rrrr | 06rr | RRCA R | $R(n) \rightarrow A(n-1), R(0) \rightarrow C, C \rightarrow A(7)$ | C |
| 0 0110 01rr rrrr | 06rr | RRC R | $R(n) \rightarrow R(n-1), R(0) \rightarrow C, C \rightarrow R(7)$ | C |
| 0 0110 10rr rrrr | 06rr | RLCA R | $R(n) \rightarrow A(n+1), R(7) \rightarrow C, C \rightarrow A(0)$ | C |
| 0 0110 11rr rrrr | 06rr | RLC R | $R(n) \rightarrow R(n+1), R(7) \rightarrow C, C \rightarrow R(0)$ | C |
| 0 0111 00rr rrrr | 07rr | SWAPA R | $R(0-3) \rightarrow A(4-7), R(4-7) \rightarrow A(0-3)$ | 无 |
| 0 0111 01rr rrrr | 07rr | SWAP R | $R(0-3) \leftrightarrow R(4-7)$ | 无 |
| 0 0111 10rr rrrr | 07rr | JZA R | $R+1 \rightarrow A$, 为零跳转 | 无 |
| 0 0111 11rr rrrr | 07rr | JZ R | $R+1 \rightarrow R$, 为零跳转 | 无 |
| 0 100b bbrr rrrr | 0xxx | BC R,b | $0 \rightarrow R(b)$ | 无 ² |
| 0 101b bbrr rrrr | 0xxx | BS R,b | $1 \rightarrow R(b)$ | 无 ³ |
| 0 110b bbrr rrrr | 0xxx | JBC R,b | 若 $R(b)=0$, 跳转 | 无 |
| 0 111b bbrr rrrr | 0xxx | JBS R,b | 若 $R(b)=1$, 跳转 | 无 |
| 1 00kk kkkk kkkk | 1kkk | CALL k | $PC+1 \rightarrow [SP], (Page, k) \rightarrow PC$ | 无 |
| 1 01kk kkkk kkkk | 1kkk | JMP k | $(Page, k) \rightarrow PC$ | 无 |
| 1 100k kkkk kkkk | 18kk | MOV A,k | $k \rightarrow A$ | 无 |
| 1 1001 kkkk kkkk | 19kk | OR A,k | $A \vee k \rightarrow A$ | Z |
| 1 1010 kkkk kkkk | 1Akk | AND A,k | $A \& k \rightarrow A$ | Z |
| 1 1011 kkkk kkkk | 1Bkk | XOR A,k | $A \oplus k \rightarrow A$ | Z |
| 1 1100 kkkk kkkk | 1Ckk | RETL k | $k \rightarrow A, [栈顶] \rightarrow PC$ | 无 |
| 1 1101 kkkk kkkk | 1Dkk | SUB A,k | $k-A \rightarrow A$ | Z, C, DC |
| 1 1111 kkkk kkkk | 1Fkk | ADD A,k | $k+A \rightarrow A$ | Z, C, DC |

¹ 这条指令仅适用于 IOC50 ~ IOCf0, IOC51 ~ IOCC1 寄存器。

² 这条指令不建议用于 RF 操作。

³ 这条指令不能在 RF 上操作。

7 绝对最大值

| 项目 | 范围 | | |
|------|----------|---|----------|
| 温度范围 | -40°C | 到 | 85°C |
| 存储温度 | -65°C | 到 | 150°C |
| 输入电压 | Vss-0.3V | 到 | Vdd+0.5V |
| 输出电压 | Vss-0.3V | 到 | Vdd+0.5V |
| 工作电压 | 2.5V | 到 | 5.5V |
| 工作频率 | DC | 到 | 20 MHz |

8 DC电气特性

Ta=25°C, VDD=5.0V±5%, VSS=0V

| 符号 | 参数 | 条件 | 最小值 | 典型值 | 最大值 | 单位 |
|-------|----------------------------|---|-------|------|-------|-----|
| Fxt | 晶振: VDD = 5V | 指令周期为 2 个时钟周期 | DC | - | 20 | MHz |
| | 晶振: VDD = 3V | | DC | - | 8 | MHz |
| | ERC: VDD = 5V | R: 5.1KΩ, C: 100 pF | F±30% | 830 | F±30% | kHz |
| VIHRC | 输入高临界电压(施密特触发) | OSCI 在 RC 模式 | - | 3.5 | - | V |
| VILRC | 输入低临界电压(施密特触发) | OSCI 在 RC 模式 | - | 1.5 | - | V |
| IIL | 输入引脚输入漏电流 | VIN = VDD, VSS | -1 | 0 | 1 | μA |
| VIH1 | 输入高电压 (施密特触发) | Port 5, 6, 7 | - | 3.75 | - | V |
| VIL1 | 输入低电压 (施密特触发) | Port 5, 6, 7 | - | 1.25 | - | V |
| VIHT1 | 输入高临界电压(施密特触发) | /RESET | - | 2.0 | - | V |
| VILT1 | 输入低临界电压(施密特触发) | /RESET | - | 1.0 | - | V |
| VIHT2 | 输入高临界电压(施密特触发) | TCC, INT | - | 3.75 | - | V |
| VILT2 | 输入低临界电压(施密特触发) | TCC, INT | - | 1.25 | - | V |
| VIHX1 | 时钟输入高电压 | OSCI 在晶振模式 | - | 3.5 | - | V |
| VILX1 | 时钟输入低电压 | OSCI 在晶振模式 | - | 1.5 | - | V |
| IOH1 | 输出高电压 (P5, P60~66, P70) | VOH = VDD-0.5V | - | -3.7 | - | mA |
| IOH2 | 输出高电压 (IR OUT (P67)) | VOH = VDD-0.5V | - | -10 | - | mA |
| IOL1 | 输出低电压 (P5, P60~66, P70) | VOL = GND+0.5V | - | 10 | - | mA |
| IOL2 | 输出低电压 (IR OUT (P67)) | VOL = GND+0.5V | - | 15 | - | mA |
| IPH | 上拉电流 | 激活上拉, 输入引脚接 VSS | -70 | -75 | -80 | μA |
| IPL | 下拉电流 | 激活下拉, 输入引脚接 Vdd | 35 | 40 | 45 | μA |
| ISB1 | 掉电电流 | 所有的输入引脚和 I/O 引脚接 VDD, 输出引脚悬空, WDT 禁止 | - | 1.0 | 2.0 | μA |
| ISB2 | 掉电电流 | 所有输入引脚和 I/O 引脚接 VDD, 输出引脚悬空, WDT 使能 | - | 6.0 | 10 | μA |

| 符号 | 参数 | 工作条件 | 最小值 | 典型值 | 最大值 | 单位 |
|------|-------------------------|---|-----|-----|-----|----|
| ICC1 | 2个时钟周期的工作供电电流 (VDD= 3V) | /RESET= '高', Fosc=32kHz (晶振类型,CLKS="0"), 输出引脚悬空, WDT 禁止 | - | 15 | 20 | μA |
| ICC2 | 2个时钟周期的工作供电电流(VDD = 3V) | /RESET= '高', Fosc=32kHz (晶振类型,CLKS="0"), 输出悬空引脚, WDT 使能 | - | 15 | 25 | μA |
| ICC3 | 2个时钟周期的工作供电电流 | /RESET= '高', Fosc=4MHz (晶振类型, CLKS="0"), 输出悬空引脚, WDT 使能 | - | 1.9 | 2.2 | mA |
| ICC4 | 2个时钟周期的工作供电电流 | /RESET= '高', Fosc=10MHz (晶振类型, CLKS="0"), 输出悬空引脚, WDT 使能 | - | 3.0 | 3.5 | mA |

注意: 这些参数均为理论值, 没经过验证, 仅供设计参考。

最小值, 典型值和最大值栏内的数据是基于25°C时的理论值。这些数据仅供参考。

内部 RC 电气特性 (Ta=25°C, VDD=5 V, VSS=0V)

| 内部 RC | 漂移率 | | | | |
|--------|------|----|----------|--------|----------|
| | 温度 | 电压 | 最小值 | 典型值 | 最大值 |
| 4MHz | 25°C | 5V | 3.84 MHz | 4 MHz | 4.16 MHz |
| 8MHz | 25°C | 5V | 7.68 MHz | 8 MHz | 8.32 MHz |
| 1MHz | 25°C | 5V | 0.96 MHz | 1 MHz | 1.04 MHz |
| 455kHz | 25°C | 5V | 436.8kHz | 455kHz | 473.2kHz |

内部 RC 电气特性(Ta=-40 ~85°C, VDD=2.2~5.5 V, VSS=0V)

| 内部 RC | 漂移率 | | | | |
|--------|-------------|-----------|-----------|--------|-----------|
| | 温度 | 电压 | 最小值 | 典型值 | 最大值 |
| 4MHz | -40°C ~85°C | 2.2V~5.5V | 3.24 MHz | 4 MHz | 4.76 MHz |
| 8MHz | -40°C ~85°C | 2.2V~5.5V | 6.4 MHz | 8 MHz | 9.6 MHz |
| 1MHz | -40°C ~85°C | 2.2V~5.5V | 0.81 MHz | 1 MHz | 1.19 MHz |
| 455kHz | -40°C ~85°C | 2.2V~5.5V | 368.55kHz | 455kHz | 541.45kHz |

8.1 AD 转换特性

V_{DD}=2.5V到 5.5V, V_{SS}=0V, T_a=25°C

| 符号 | 参数 | 条件 | 最小值 | 典型值 | 最大值 | 单位 |
|-------------------|------------------|--|------------------|------|-------------------|------|
| V _{AREF} | 模拟参考电压 | V _{AREF} - V _{ASS} ≥ 2.5V | 2.5 | - | V _{DD} | V |
| V _{ASS} | | | V _{SS} | - | V _{SS} | V |
| VAI | 模拟输入电压 | - | V _{ASS} | - | V _{AREF} | V |
| IAI1 | 模拟供电电流 | V _{DD} =V _{AREF} =5.0V, V _{ASS} =0.0V (V 参考于 V _{DD}) | 750 | 850 | 1000 | μA |
| | | | -10 | 0 | +10 | μA |
| IAI2 | 模拟供电电流 | V _{DD} =V _{AREF} =5.0V, V _{ASS} =0.0V (V 参考于 V _{REF}) | 500 | 600 | 820 | μA |
| | | | 200 | 250 | 300 | μA |
| IOP | OP 电流 | V _{DD} =5.0V, OP 被使用 输出电压范围 0.2V 到 4.8V | 450 | 550 | 650 | μA |
| RN1 | 分辨率 | V _{REFS} =0, 内部 V _{DD} V _{DD} =5.0V, V _{SS} = 0.0V | - | 9 | 10 | Bits |
| RN2 | 分辨率 | V _{REFS} =1, 外部 V _{REF} V _{DD} =V _{REF} =5.0V, V _{SS} = 0.0V | - | 11 | 12 | Bits |
| LN1 | 线性误差 | V _{DD} = 2.5V 至 5.5V T _a =25°C | 0 | ±4 | ±8 | LSB |
| LN2 | 线性误差 | V _{DD} = 2.5V 至 5.5V T _a =25°C | 0 | ±2 | ±4 | LSB |
| DNL | 差分非线性误差 | V _{DD} = 2.5V 至 5.5V T _a =25°C | 0 | ±0.5 | ±0.9 | LSB |
| FSE1 | 全局误差 | V _{DD} =V _{AREF} =5.0V, V _{ASS} =0.0V | ±0 | ±4 | ±8 | LSB |
| FSE2 | 全局误差 | V _{DD} =V _{REF} =5.0V, V _{SS} = 0.0V | ±0 | ±2 | ±4 | LSB |
| OE | 偏移误差 | V _{DD} =V _{AREF} =5.0V, V _{ASS} =0.0V | ±0 | ±2 | ±4 | LSB |
| ZAI | 模拟电压源的参考阻值 | - | 0 | 8 | 10 | KΩ |
| TAD | A/D 转换时钟周期 | V _{DD} =V _{AREF} =5.0V, V _{ASS} =0.0V | 4 | - | - | μs |
| TCN | A/D 转换时间 | V _{DD} =V _{AREF} =5.0V, V _{ASS} =0.0V | 15 | - | 15 | TAD |
| ADIV | A/D 转换 OP 输入电压范围 | V _{DD} =V _{AREF} =5.0V, V _{ASS} =0.0V | 0 | - | V _{AREF} | V |
| ADOV | A/D 转换 OP 输出电压范围 | V _{DD} =V _{AREF} =5.0V, V _{ASS} =0.0V, R _L =10KΩ | 0 | 0.2 | 0.3 | V |
| | | | 4.7 | 4.8 | 5 | |
| ADSR | A/D 转换 OP 回转比 | V _{DD} =V _{AREF} =5.0V, V _{ASS} =0.0V | 0.1 | 0.3 | - | V/μs |
| TAD | A/D 时钟周期 | V _{DD} =V _{REF} =5.0V, V _{SS} = 0.0V | 4 | - | - | μs |
| TCN | A/D 转换时间 | V _{DD} =V _{REF} =5.0V, V _{SS} = 0.0V | 15 | - | 15 | TAD |
| PSR | 供电电源抑制 | V _{DD} =5.0V±0.5V | ±0 | - | ±2 | LSB |

注意: 1. 这些参数为理论值, 未经测试, 仅供设计参考。

2. ADC关闭, 只消耗很小的漏电流。

3. A/D转换结果不会因为输入电压升高而减小, 不会导致丢失码。

8.2 比较器(运算放大器) 特性

V_{dd} = 5.0V, V_{ss}=0V, T_a=25°C

| 符号 | 参数 | 条件 | 最小值 | 典型值 | 最大值 | 单位 |
|-----------------|-----------|--|-----|-----|-----|------|
| SR | 回转比 | - | 0.1 | 0.2 | - | V/μs |
| V _{os} | 输入补偿电压 | - | - | - | 30 | mV |
| IVR | 输入电压范围 | V _{dd} = 5.0V, V _{ss} = 0.0V | 0 | | 5 | V |
| OVS | 输出电压范围 | V _{dd} = 5.0V, V _{ss} = 0.0V, R _L = 10KΩ | 0 | 0.2 | 0.3 | V |
| | | | 4.7 | 4.8 | 5 | |
| I _{op} | OP 的供电电流 | - | 250 | 350 | 500 | μA |
| I _{co} | 比较器的供电电流 | - | - | 300 | - | μA |
| PSRR | OP 的电源抑制比 | V _{dd} = 5.0V, V _{ss} = 0.0V | 50 | 60 | 70 | dB |
| V _s | 工作范围 | - | 2.5 | - | 5.5 | V |

注意: 这些参数为理论值 (未经测试), 仅供设计参考。

8.3 器件特性

下图所示数据取于有限数量的样品, 仅供参考。因此, 下图所示器件特性不保证完全准确, 图表中数据可能超出额定工作范围。

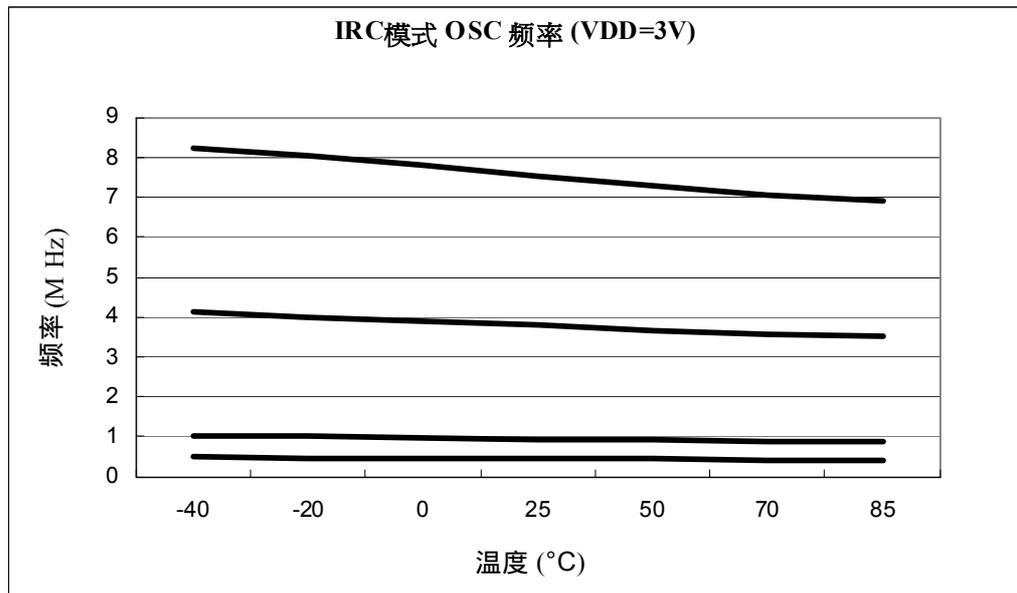


图 8-1 内部RC模式 OSC 频率与温度, VDD=3V

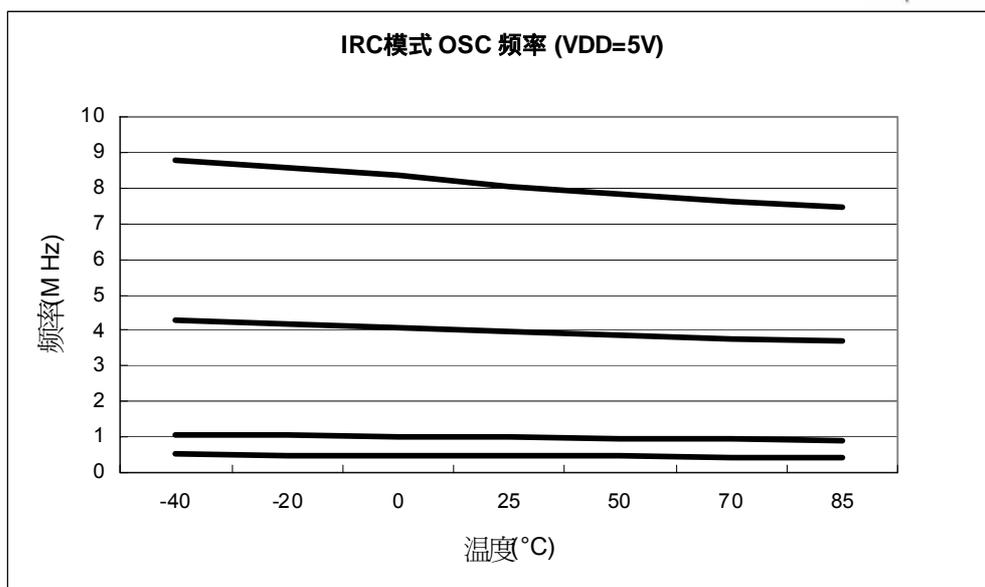


图 8-2 内部RC模式 OSC 频率与温度, VDD=5V

9 交流电气特性

Ta=25°C, VDD=5V±5%, VSS=0V

| 符号 | 参数 | 条件 | 最小值 | 典型值 | 最大值 | 单位 |
|--------|--------------------|-----------|--------------|------|------|----|
| Dclk | 输入时钟的占空比 | - | 45 | 50 | 55 | % |
| Tins | 指令周期 (CLKS="0") | 晶振类型 | 100 | - | DC | ns |
| | | RC 类型 | 500 | - | DC | ns |
| Ttcc | TCC 输入时间周期 | - | (Tins+20)/N* | - | - | ns |
| Tdrh | 单片机复位持续时间 | Ta = 25°C | 11.3 | 16.2 | 21.6 | ms |
| Trst | /RESET 脉冲宽度 | Ta = 25°C | 2000 | - | - | ns |
| Twdt | 看门狗定时器时间 | Ta = 25°C | 11.3 | 16.2 | 21.6 | ms |
| Tset | 输入引脚建立时间 | - | - | 0 | - | ns |
| Thold | 输入引脚保持时间 | - | 15 | 20 | 25 | ns |
| Tdelay | 输出引脚延迟时间 | 负载=20pF | 45 | 50 | 55 | ns |
| Tdrc | 外部 RC 延迟时间 | Ta = 25°C | 1 | 3 | 5 | ns |

注意: 1. N =选择预分频比

2. Twdt1: 代码选项 Word1 (WDTPS) 用于定义振荡器建立时间。WDT 溢出时间长度与建立时间相同 (18ms)。
3. Twdt2: 代码选项 Word1 (WDTPS) 用于定义振荡器建立时间。WDT 溢出时间长度与建立时间相同 (4.5ms)。
4. 这些参数为理论值 (未经测试), 仅供设计参考。
5. 最小值, 典型值和最大值栏内的数据是基于 25°C 时的理论值。这些数据仅供设计参考。
6. 看门狗定时器的时间周期由代码选项 Word1 (WDTPS) 定义。

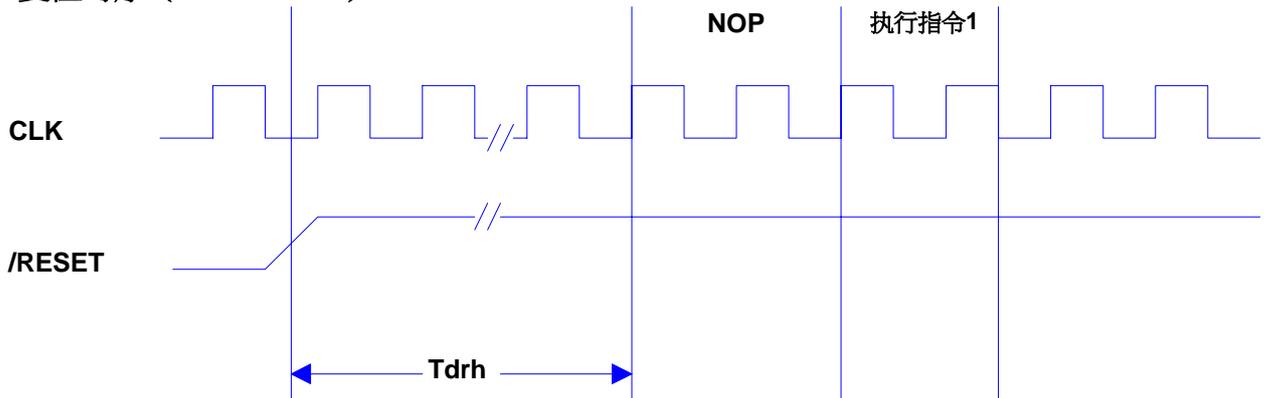
10 时序图

交流测试输入/输出波形

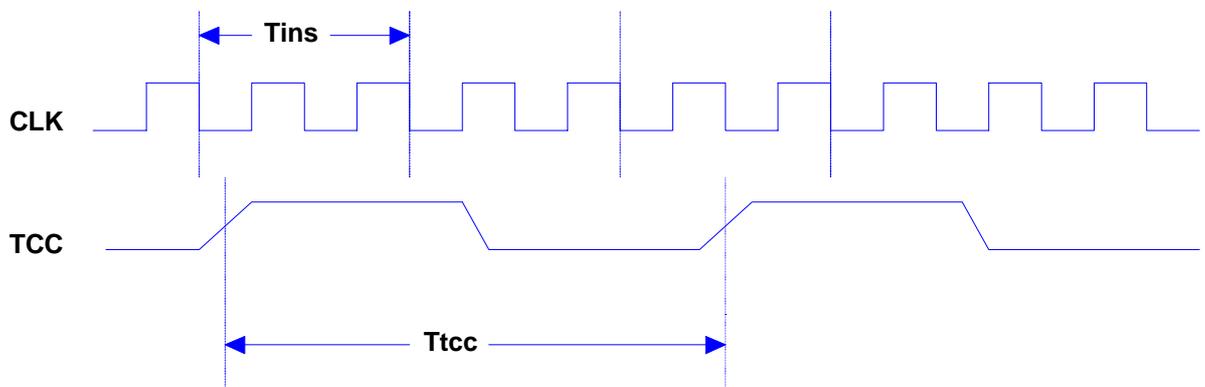


交流测试：输入在被VDD-0.5V驱动时为逻辑“1”，在GND+0.5V时为逻辑“0”。时序测量是以0.75VDD代表逻辑“1”，0.25VDD代表逻辑“0”。

复位时序 (CLK="0")



TCC 输入时序 (CLKS="0")



附录

A 封装类型

| OTP MCU | 封装类型 | 引脚数 | 封装尺寸 |
|-------------------|------|-----|---------|
| EM78P259ND14J/S | DIP | 14 | 300 mil |
| EM78P259NSO14J/S | SOP | 14 | 150 mil |
| EM78P259NSO16AJ/S | SOP | 16 | 150 mil |
| EM78P259ND18J/S | DIP | 18 | 300 mil |
| EM78P259NSO18J/S | SOP | 18 | 300 mil |
| EM78P259ND20J/S | DIP | 20 | 300 mil |
| EM78P259NSO20J/S | SOP | 20 | 300 mil |
| EM78P259NSS20J/S | SSOP | 20 | 209 mil |

绿色产品不含有害物质。

符合Sony SS-00259 第三版本标准。

Pb 含量小于 100ppm

Pb 含量符合 Sony 规格说明。

| 项目 | EM78P259NxJ/xS |
|-----------------------|----------------|
| 电镀类型 | 纯锡 |
| 成份(%) | Sn: 100% |
| 熔点(°C) | 232°C |
| 电阻率($\mu\Omega$ -cm) | 11.4 |
| 硬度(hv) | 8~10 |
| 伸长(%) | >50% |

B 封装形式

B.1 EM78P259ND14

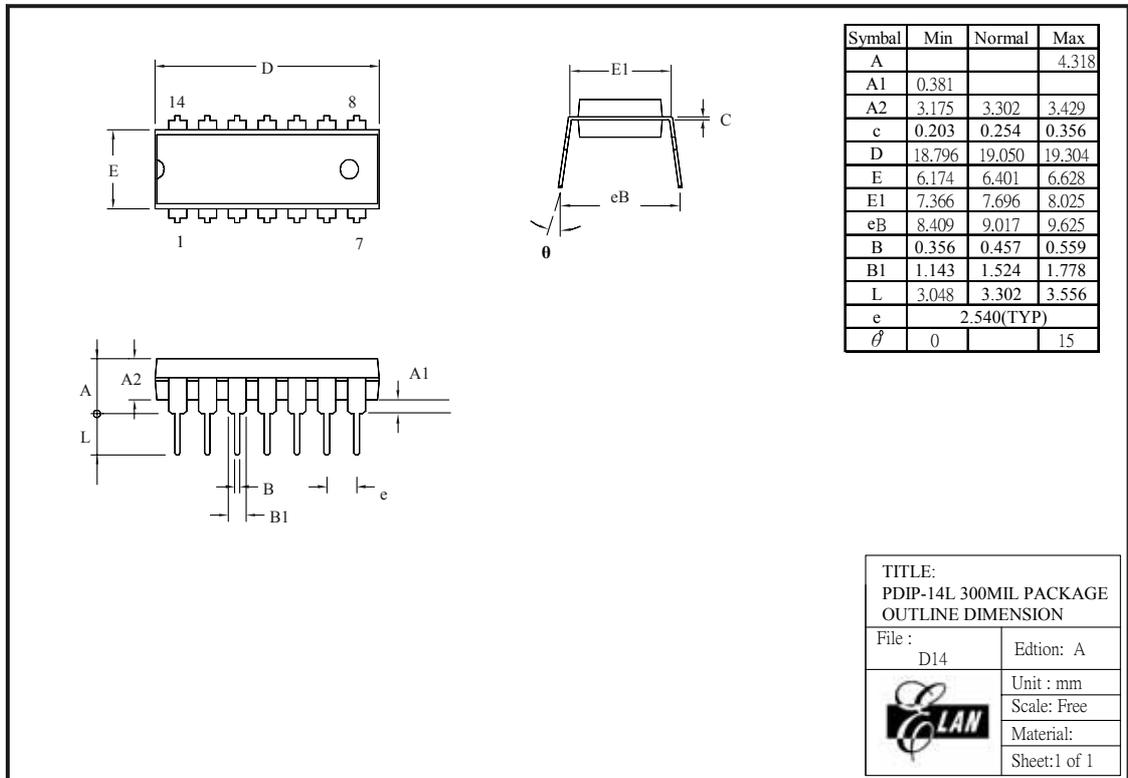


图 B-1 EM78P259N 14个引脚 PDIP 封装型号

B.2 EM78P259NSO14

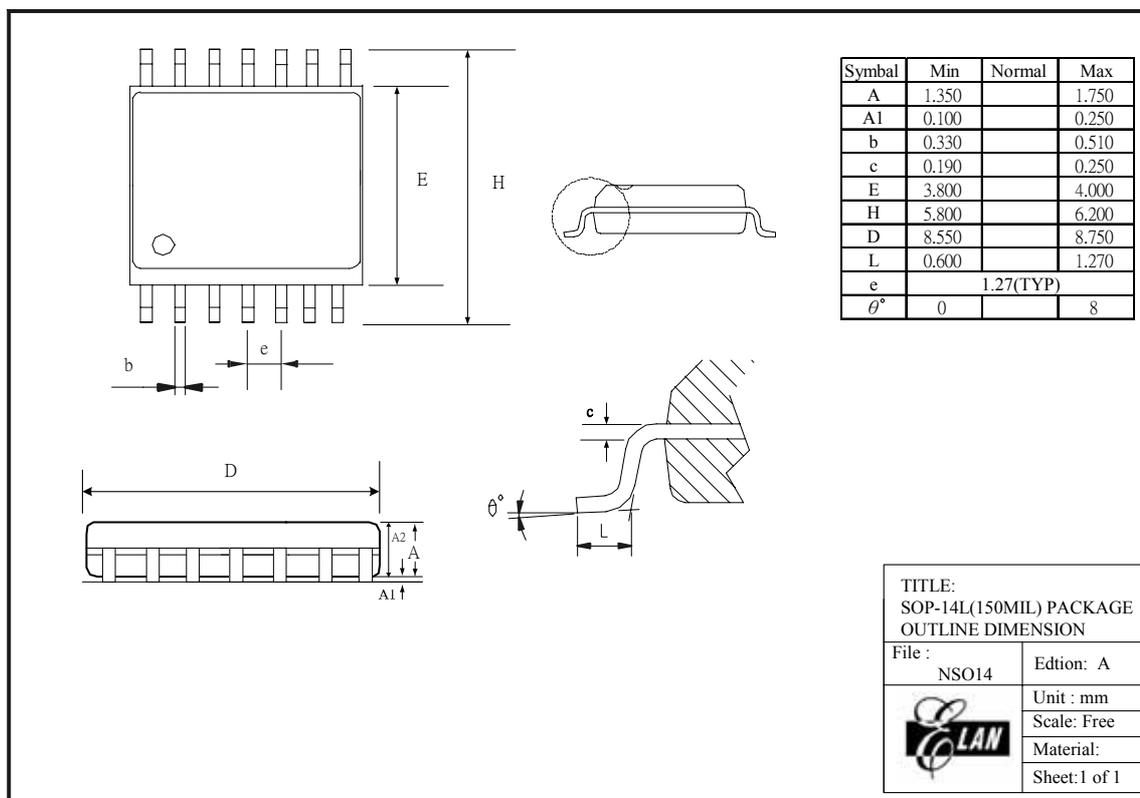


图 B-2 EM78P259N 14个引脚 SOP 封装型号

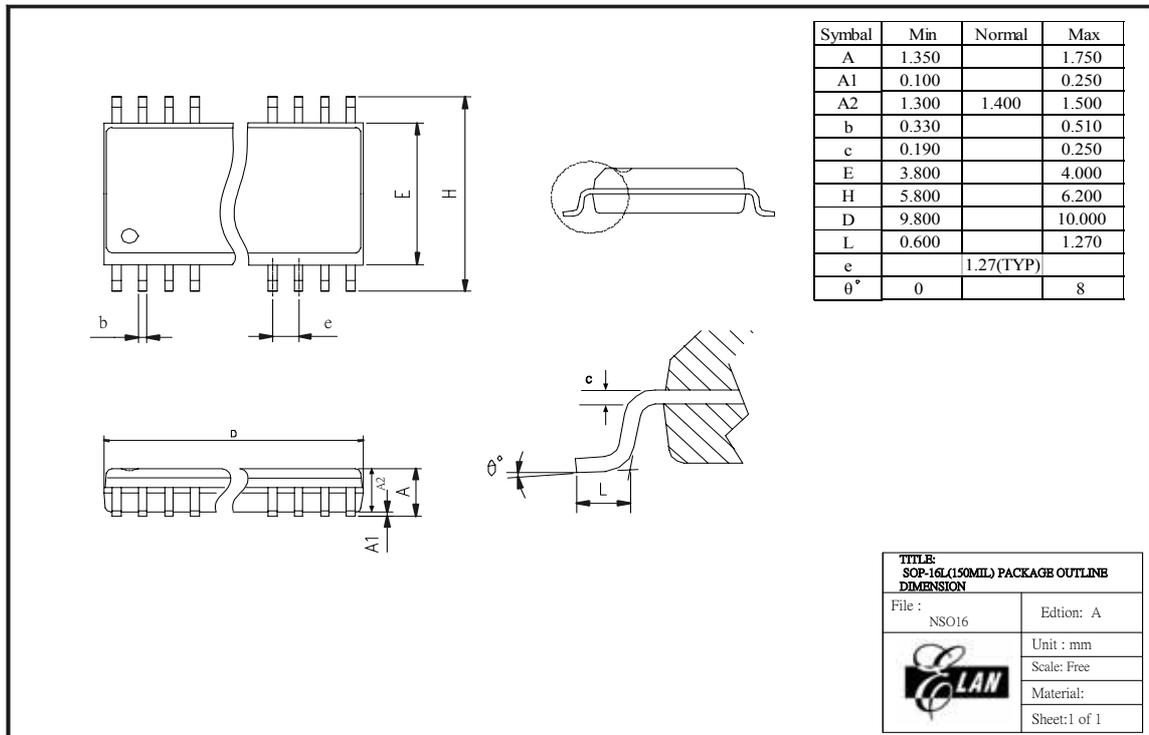
B.3 EM78P259NSO16A


图 B-3 EM78P259N 16个引脚 SOP 封装型号

B.4 EM78P259ND18

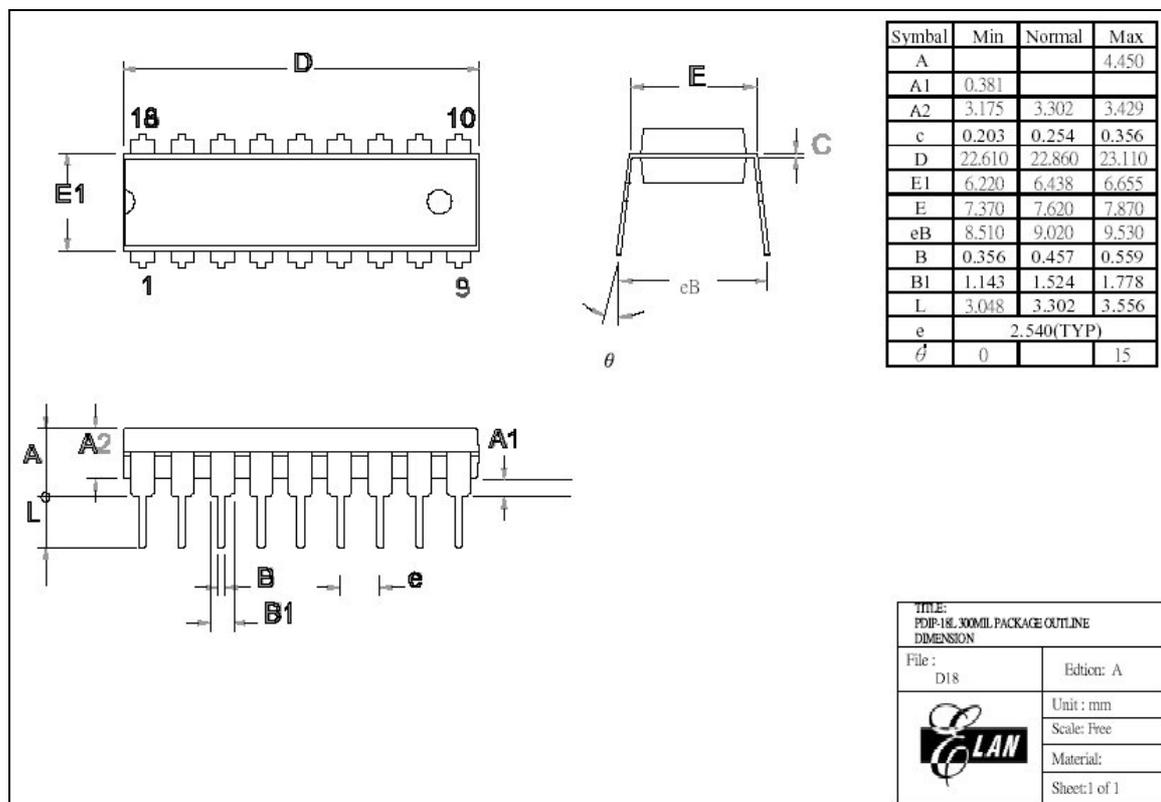


图 B-4 EM78P259N 18个引脚 PDIP 封装型号

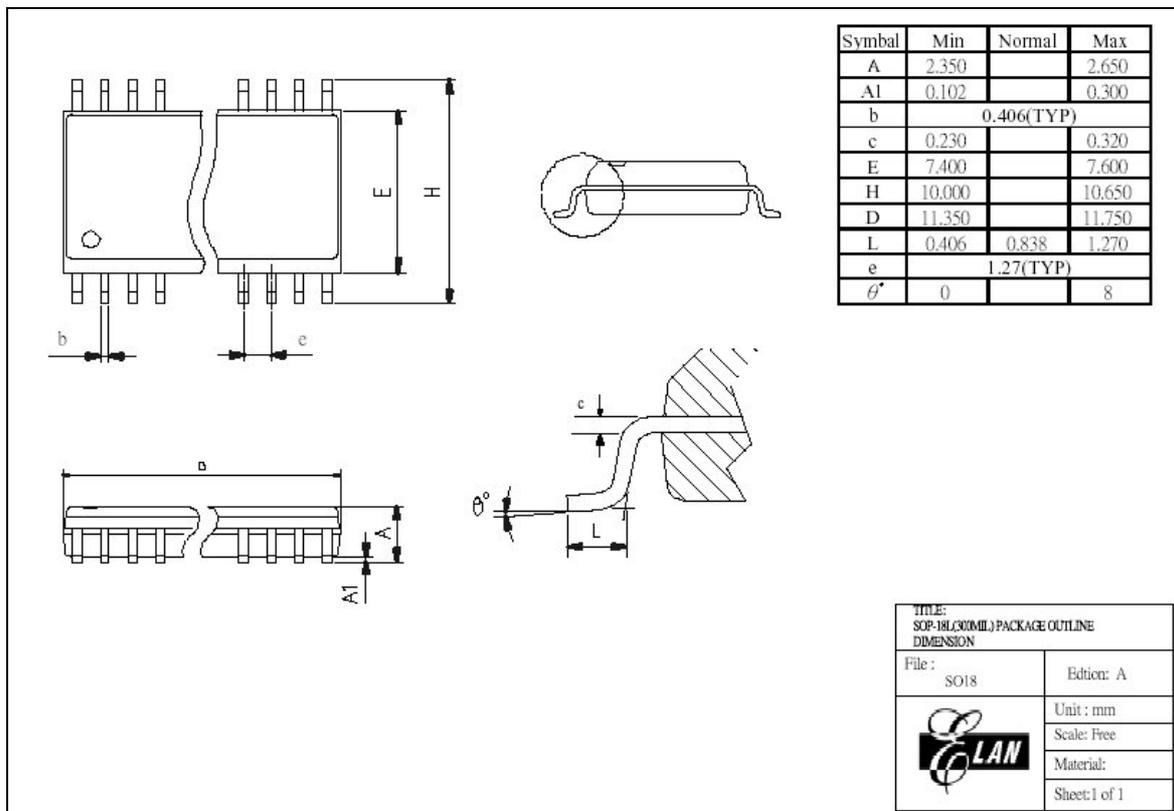
B.5 EM78P259NSO18


图 B-5 EM78P259N 18个引脚 SOP 封装型号

B.6 EM78P259ND20

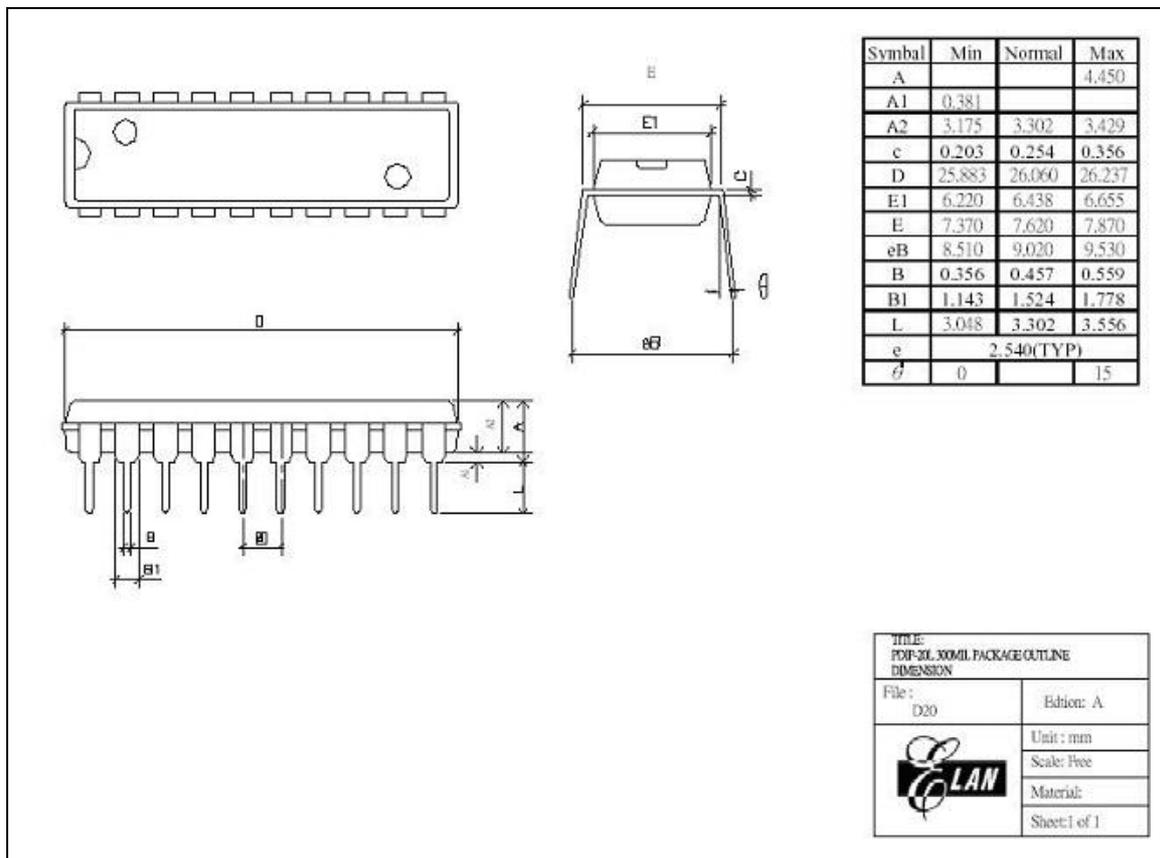
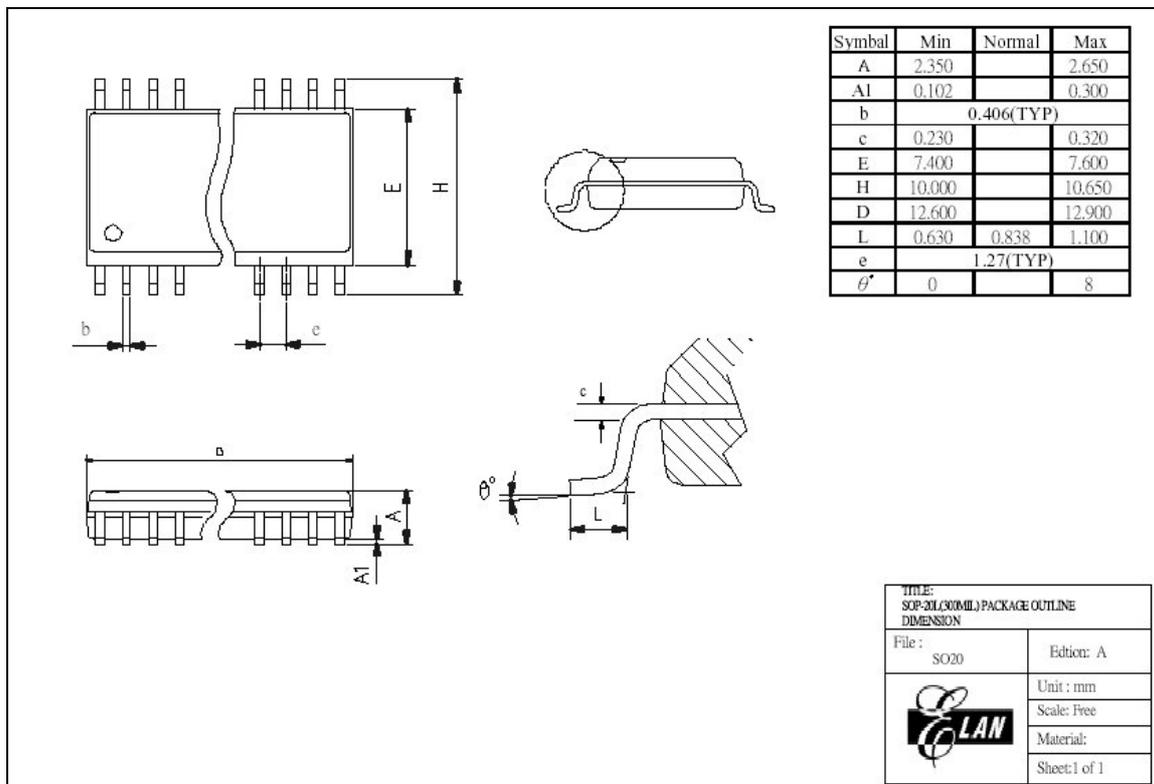


图 B-6 EM78P259N 20个引脚 PDIP 封装型号

B.7 EM78P259NSO20


图B-7 EM78P259N 20个引脚 SOP 封装型号

B.8 EM78P259NSS20

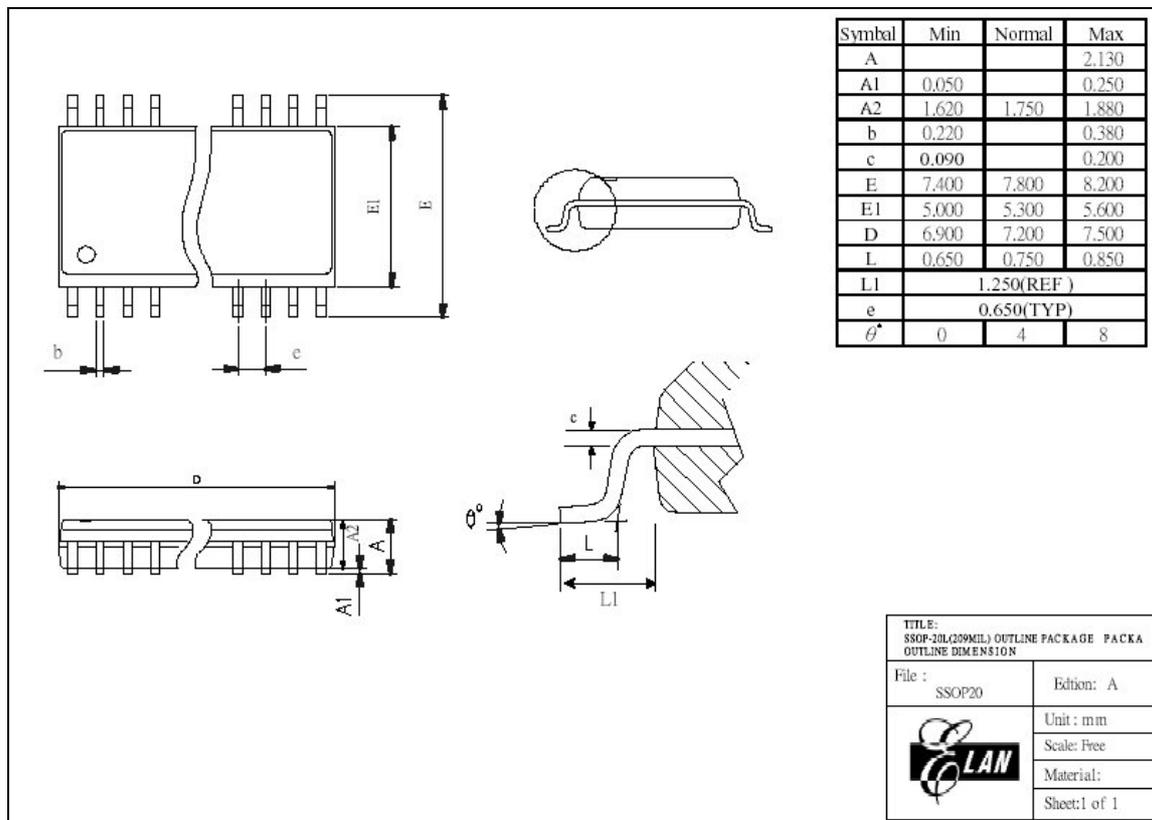


图 B-8 EM78P259N 20个引脚 SSOP 封装型号

C 品质保证和可靠性

| 测试类别 | 测试条件 | 备注 |
|-----------|--|--|
| 软焊性 | 焊料温度=245±5°C, 使用松香在上面停留 5 秒 | - |
| 前提条件 | 步骤 1: TCT, 65°C (15 分钟)~150°C (15 分钟), 10 次 | 使用于 SMD 封装的 IC (如 SOP, QFP, SOJ, 等) |
| | 步骤 2: 在 125°C 烤, TD (持久性)=24 小时 | |
| | 步骤 3: 储存在 30°C/60%, TD (持久性)=192 小时 | |
| | Step 4: IR 变化 3 次 (Pkg 厚度 ≥ 2.5mm 或 Pkg 体积 ≥ 350mm ³ ----225±5°C) (Pkg 厚度 ≤ 2.5mm 或 Pkg 体积 ≤ 350mm ³ ----240±5°C) | |
| 温度周期测试 | -65°C (15 分钟)~150°C (15 分钟), 200 次 | - |
| 高压锅测试 | TA =121°C, RH=100%, 压力=2 atm, TD (持久性)= 96 hrs | - |
| 高温 /高湿测试 | TA=85°C , RH=85% , TD (持久性)=168 , 500 hrs | - |
| 高温保存期 | TA=150°C, TD (持久性)=500, 1000 hrs | - |
| 高温工作寿命 | TA=125°C, VCC=最大工作电压, TD (持久性) =168, 500, 1000 hrs | - |
| Latch-up | TA=25°C, VCC=最大工作电压, 150mA/20V | - |
| ESD (HBM) | TA=25°C, ± 3KV | IP_ND,OP_ND,IO_ND IP_NS,OP_NS,IO_NS IP_PD,OP_PD,IO_PD, IP_PS,OP_PS,IO_PS, VDD-VSS(+),VDD_VSS (-) 模式 |
| ESD (MM) | TA=25°C, ± 300V | |

C.1 地址缺陷检测

地址缺陷检测是MCU嵌入式自动防止故障危害功能的一种，检测MCU由噪声或类似造成的功能故障。无论何时MCU试图从ROM区获取一条指令，内部恢复电路将自动开始。如果检测到噪声引起地址错误，MCU重复执行程序直到噪声消除。MCU将继续执行下一条指令。