

---

# EM78P176N

8位

OTP微控制器

## 产品规格书

版本 1.1

义隆电子股份有限公司.

2011.07

---



#### 商标告知:

IBM 为一个注册商标，PS/2 是 IBM 的商标之一。

Windows 是微软公司的商标。

ELAN 和 ELAN 标志  是义隆电子股份有限公司的商标。

版权所有 © 2010 ~ 2011 义隆电子股份有限公司

#### 所有权利保留

台湾印制

本规格书内容如有变动恕不另作通知。关于该规格书的准确性、适当性或者完整性，义隆电子股份有限公司不承担任何责任。义隆电子股份有限公司不承诺对本规格书之内容及信息有更新及校正之义务。本规格书的内容及信息将为符合确认之指示而变更。

在任何情况下，义隆电子股份有限公司对本规格书中的信息或内容的错误、遗漏，或者其它不准确性不承担任何责任。由于使用本规格书中的信息或内容而导致的直接，间接，特别附随的或结果的损害，义隆电子股份有限公司没有义务负责。

本规格书中提到的软件（如果有），都是依据授权或保密合约所合法提供的，并且只能在这些合约的许可条件下使用或者复制。

义隆电子股份有限公司的产品不是专门设计来应用于生命维持的用具，装置或者系统。义隆电子股份有限公司的产品不支持而且禁止在这些方面的应用。

未经义隆电子股份有限公司书面同意，任何个人或公司不得以任何形式或方式对本规格书的内容之任一部分进行复制或传输。



#### 义隆电子股份有限公司

##### 总公司:

地址：台湾新竹科学园区  
创新一路 12 号  
电话:+886 3 563-9977  
传真:+886 3 563-9966  
[webmaster@emc.com.tw](mailto:webmaster@emc.com.tw)  
<http://www.emc.com.tw>

##### 香港分公司:

义隆电子（香港）有限公司  
九龙观塘巧明街 95 号世达中心 19  
楼 A 室  
电话：+852 2723-3376  
传真：+852 2723-7780

##### USA:

Elan Information  
Technology Group (USA)  
P.O. Box 601  
Cupertino, CA 95015  
USA  
Tel: +1 408 366-8225  
Fax: +1 408 366-8225

##### Korea:

Elan Korea Electronics  
Company, Ltd.  
301 Dong-A Building  
632 Kojan-Dong,  
Namdong-ku  
Incheon City, KOREA  
Tel: +82 32 814-7730  
Fax: +82 32 813-7730

##### 深圳分公司:

义隆电子（深圳）有限公司  
地址：深圳市南山区高新技术产业  
园南区高新南六道迈科龙大厦 8A  
邮编：518057  
电话：+86 755 2601-0565  
传真：+86 755 2601-0500  
[elan-sz@elanic.com.cn](mailto:elan-sz@elanic.com.cn)

##### 上海分公司:

义隆电子（上海）有限公司  
地址：上海市浦东新区张江高科  
毕升路 289 弄 3 号 101 室  
邮编：201203  
电话：+86 21 5080-3866  
传真：+86 21 5080-4600  
[elan-sh@elanic.com.cn](mailto:elan-sh@elanic.com.cn)

<b>1</b>	<b>综述</b> .....	<b>1</b>
<b>2</b>	<b>产品特性</b> .....	<b>1</b>
<b>3</b>	<b>引脚配置</b> .....	<b>2</b>
<b>4</b>	<b>引脚描述</b> .....	<b>4</b>
	4.1 EM78176N~20PIN.....	4
	4.2 EM78176N~18PIN.....	5
	4.3 EM78176N~10PIN.....	6
<b>5</b>	<b>结构图</b> .....	<b>7</b>
<b>6</b>	<b>功能描述</b> .....	<b>8</b>
	6.1 操作寄存器 .....	8
	6.1.1 R0 (间接寻址寄存器) .....	8
	6.1.2 R1 (时钟定时器/计数器).....	8
	6.1.3 R2 (程序计数器)和堆栈.....	8
	6.1.4 R3 (状态寄存器).....	9
	6.1.5 R4 (RAM 选择寄存器).....	10
	6.1.6 Bank 0 R5 ~ R7 (端口 5 ~ 端口 7) .....	10
	6.1.7 Bank 0 RE(LVD 控制寄存器) .....	10
	6.1.8 Bank 0 RF (中断状态寄存器).....	11
	6.1.9 Bank 1 R5 (TBHP:查表指针寄存器的高字节) .....	11
	6.1.10 Bank 1 R6 ((TBLP:表指针寄存器的低字节).....	11
	6.1.11 Bank 1 RE (LVD 中断和唤醒寄存器) .....	11
	6.1.12 Bank 1 RF (系统控制寄存器).....	12
	6.1.13 R10 ~ R3F .....	15
	6.2 特殊功能寄存器 .....	15
	6.2.1 A (累加器) .....	15
	6.2.2 CONT (控制寄存器) .....	15
	6.2.3 IOC5 ~ IOC7 (I/O 端口控制寄存器) .....	16
	6.2.4 IOCB (下拉控制寄存器 2) .....	16
	6.2.5 IOCC (漏极开路控制寄存器).....	17
	6.2.6 IOCD (上拉控制寄存器 2).....	17
	6.2.7 IOCE (WDT 控制寄存器 2).....	18
	6.2.8 IOCF (中断屏蔽寄存器 1) .....	18
	6.3 TCC/WDT and Prescaler .....	19
	6.4 I/O 端口.....	20
	6.5 复位和唤醒 .....	22
	6.5.1 复位.....	22
	6.5.2 唤醒和中断模式概述 .....	24
	6.5.3 寄存器初始值概述 .....	25
	6.5.4 状态寄存器的 RST, T 与 P 的状态.....	27
	6.6 中断.....	28

6.7	振荡器.....	30
6.7.1	振荡器模式.....	30
6.7.2	晶体振荡器/陶瓷谐振器 (晶体).....	30
6.7.3	外部 RC 振荡器模式.....	32
6.7.4	内部 RC 振荡模式.....	33
6.8	代码选项寄存器.....	34
6.8.1	代码选项寄存器(Word 0).....	34
6.8.2	代码选项寄存器(Word 1).....	35
6.8.3	用户 ID 寄存器(Word 2).....	36
6.9	上电相关问题.....	36
6.10	外部上电复位电路.....	37
6.11	残留电压保护.....	37
6.12	LVD (低电压检测).....	38
6.12.1	低电压复位(LVR).....	38
6.12.2	低电压检测 (LVD).....	38
6.12.3	步骤.....	40
6.13	指令集.....	41
7	绝对最大值.....	44
8	电气特性.....	44
8.1	DC 电气特性.....	44
8.2	AC 电气特性.....	46
9	时序图.....	47
<b>附录</b>		
A	封装类型.....	48
B	封装相关信息.....	49
C	品质保证和可靠性.....	51
C.1	地址缺陷检测.....	51

### 规格书修订历史

版本号	修订描述	日期
0.9	预备版本	2010/03/24
1.0	最初发行版本	2010/04/21
1.1	删除 EM78P176NSS10J/S 封装类型 删除 EM78P176NMS10J/S 封装类型 添加 EM78P176NJSS20J 封装类型 修正电气特性部分内容	2011/07/08

## 1 综述

EM78P176N是采用低功耗高速CMOS工艺开发的8位高抗干扰性的微控制器。它们拥有1K×13位一次可编程只读存储器（OTP-ROM）。它提供一个保护位用于防止用户在OTP-ROM中的程序被读取，同时拥有3个代码选项位以满足用户定置代码选项的需要。

利用增强的OTP-ROM特性，用户可方便的开发和校验程序。另外，用户可以使用义隆烧录器很容易的烧录自己的程序。

## 2 产品特性

- CPU 配置
  - 1K×13 位片内存储器
  - 48×8 位片内寄存器(SRAM)
  - 5级堆栈用于子程序嵌套
  - 4级可编程检测电压  
LVD:4.5, 4.0, 3.3, 2.2V
  - 3级可编程复位电压  
LVR:4.0,3.5,2.7V
  - 5V/4MHz工作条件下低于1.5mA
  - 在3V/32KHz工作条件下典型值为15 μA
  - 在休眠模式下典型值为1μA
- I/O 端口配置
  - 3组双向I/O端口：P5,P6,P7
  - 18个I/O引脚
  - 唤醒端口：P6
  - 7个可编程下拉I/O引脚
  - 8个可编程上拉I/O引脚
  - 8个可编程漏极开路I/O引脚
  - 外部中断端口：P60
- 工作电压范围:
  - 2.1V~5.5V 在 0°C ~70°C (商业级)
  - 2.3V~5.5V 在 -40°C ~85°C (工业级)
- 工作频率范围 (基于2个时钟):
  - 晶体模式:
    - DC ~ 20 MHz /2clks@ 5V
    - DC ~ 8 MHz /2clks@ 3V
    - DC ~ 4 MHz /2clks@ 2.1V
  - ERC模式:
    - DC ~ 2 MHz/2clks @ 2.1V

- IRC模式

内部 RC 频率	偏移率			
	温度 (-40°C~85°C)	电压 (2.1V~5.5V)	制程	总计
4 MHz	±1%	±3% *(2.1~5.5V)	±2%	±6%
16 MHz	±1%	±1% *(4.0~5.5V)	±2%	±4%
8 MHz	±1%	±2% *(3.0~5.5V)	±2%	±5%
1 MHz	±1%	±3% *(2.1~5.5V)	±2%	±6%

\*电压范围

- 外设配置
    - 可选择时钟源、边沿触发和溢出中断的8位实时时钟/计数器 (TCC)
    - 外部中断输入引脚
    - 通过代码选项可选择指令周期为 2/4
    - 省电(休眠)模式
    - 高抗EFT
  - 4个有效中断
    - TCC溢出中断
    - 输入引脚状态变化中断
    - 外部中断
    - 低电压检测中断
  - 特别性能
    - 独立运行的可编程看门狗定时器
    - 有效上电电压检测 (1.8V~1.9V)
    - 可选择的晶振模式
  - 封装类型:
    - 20-pin SSOP 209mil : EM78P176NSS20J/S
    - 20-pin SOP 300mil : EM78P176NSO20J/S
    - 18-pin DIP 300mil : EM78P176ND18J/S
    - 18-pin SOP 300mil : EM78P176NSO18J/S
    - 20-pin SSOP 209mil : EM78P176NJSS20J
- 注:绿色产品,不含有害物质。

### 3 引脚配置

(1) 20-Pin SSOP/SOP

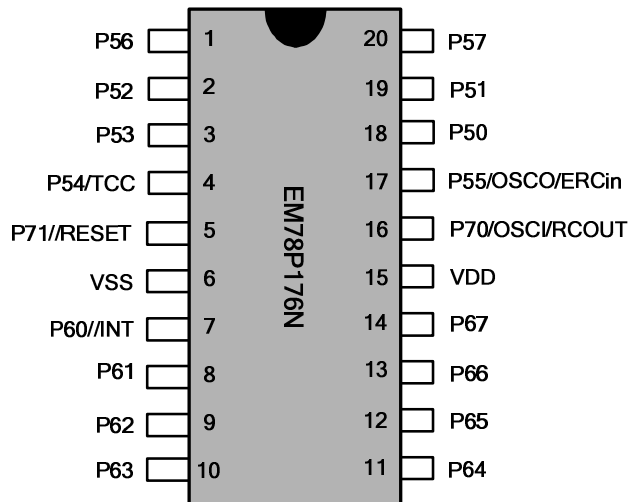


图 3-1 20-pin EM78P176N

(2) 18-Pin DIP/SOP

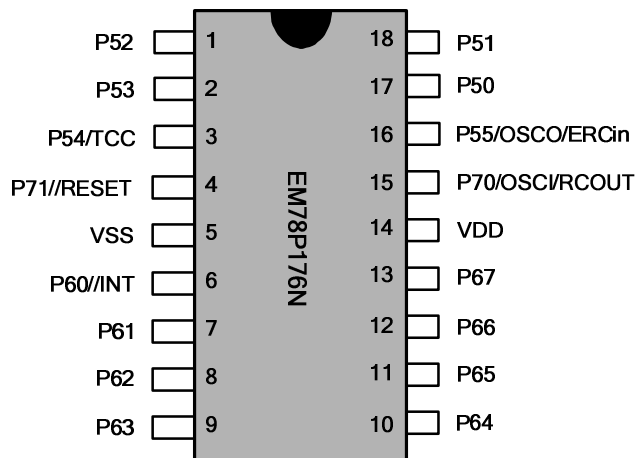


图 3-2 18-pin EM78P176N

(3) 20-Pin SSOP

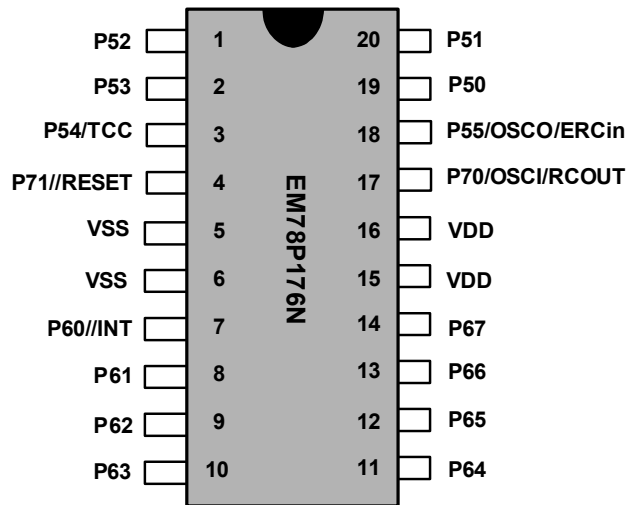


图 3-3 20-pin EM78P176N

## 4 引脚描述

### 4.1 EM78176N~20PIN

名称	功能	输入类型	输出类型	功能描述
P50~P52	P50~P52	ST	CMOS	双向输入/输出引脚，通过软件设置可用作带下拉功能的引脚
P53	P53	ST	CMOS	双向输入/输出引脚
P54/TCC	P54	ST	CMOS	双向输入/输出引脚，
	TCC	ST		实时时钟/计数输入引脚
P55/OSCO/ERCin	P55	ST	CMOS	双向输入/输出引脚，
	OSCO	-	XTAL	外部时钟晶体振荡器输出引脚
	ERCin	AN	-	外部 RC 振荡器时钟输入引脚
P56~P57	P56~P57	ST	CMOS	双向输入/输出引脚
P60//INT	P60	ST	CMOS	双向输入/输出引脚，通过软件设置可用作带下拉功能/上拉功能/开漏功能/唤醒功能的引脚
	/INT	ST	-	外部中断输入引脚
P61~P63	P61~P63	ST	CMOS	双向输入/输出引脚，通过软件设置可用作带下拉功能/上拉功能/开漏功能/唤醒功能的引脚
P64~P67	P64~P67	ST	CMOS	双向输入/输出引脚，通过软件设置可用作带上拉功能/开漏功能/唤醒功能的引脚
P70/OSCI/RCOUT	P70	ST	CMOS	双向输入/输出引脚
	OSCI	XTAL	-	外部时钟晶体振荡器输入引脚
	RCOUT	-	CMOS	内部 RC 振荡器时钟输出引脚 外部 RC 振荡器时钟输出引脚(开漏)
P71//RESET	P71	ST	CMOS	双向输入/输出引脚（漏极开路）
	/RESET	ST	-	带外部上拉电路的复位引脚
VDD	VDD	电源	-	电源
VSS	VSS	电源	-	地

注: ST: 施密特触发器输入, AN:模拟信号输入, CMOS: CMOS 输出,

XTAL: 晶振/振荡器振荡信号输入输出引脚。



## 4.2 EM78176N~18PIN

名称	功能	输入类型	输出类型	功能描述
P50~P52	P50~P52	ST	CMOS	双向输入/输出引脚，通过软件设置可用作带下拉功能的引脚
P53	P53	ST	CMOS	双向输入/输出引脚
P54/TCC	P54	ST	CMOS	双向输入/输出引脚，
	TCC	ST		实时时钟/计数输入引脚
P55/OSCO/ERCin	P55	ST	CMOS	双向输入/输出引脚，
	OSCO	-	XTAL	外部时钟晶体振荡器输出引脚
	ERCin	AN	-	外部 RC 振荡器时钟输入引脚
P60//INT	P60	ST	CMOS	双向输入/输出引脚，通过软件设置可用作带下拉功能/上拉功能/开漏功能/唤醒功能的引脚
	/INT	ST	-	外部中断输入引脚
P61~P63	P61~P63	ST	CMOS	双向输入/输出引脚，通过软件设置可用作带下拉功能/上拉功能/开漏功能/唤醒功能的引脚
P64~P67	P64~P67	ST	CMOS	双向输入/输出引脚，通过软件设置可用作带上拉功能/开漏功能/唤醒功能的引脚
P70/OSCI/RCOUT	P70	ST	CMOS	双向输入/输出引脚
	OSCI	XTAL	-	外部时钟晶体振荡器输入引脚
	RCOUT	-	CMOS	内部 RC 振荡器时钟输出引脚 外部 RC 振荡器时钟输出引脚(开漏)
P71//RESET	P71	ST	CMOS	双向输入/输出引脚（漏极开路）
	/RESET	ST	-	带外部上拉电路的复位引脚
VDD	VDD	电源	-	电源
VSS	VSS	电源	-	地

注: ST: 施密特触发器输入, AN:模拟信号输入, CMOS: CMOS 输出,  
XTAL: 晶振/振荡器振荡信号输入输出引脚。

### 4.3 EM78176N~10PIN

名称	功能	输入类型	输出类型	功能描述
P50~P51	P50~P51	ST	CMOS	双向输入/输出引脚，通过软件设置可用作带下拉功能的引脚
P55/OSCO/ERCin	P55	ST	CMOS	双向输入/输出引脚，
	OSCO	-	XTAL	外部时钟晶体振荡器输出引脚
	ERCin	AN	-	外部 RC 振荡器时钟输入引脚
P60//INT	P60	ST	CMOS	双向输入/输出引脚，通过软件设置可用作带下拉功能/上拉功能/开漏功能/唤醒功能的引脚
	/INT	ST	-	外部中断输入引脚
P61	P61	ST	CMOS	双向输入/输出引脚，通过软件设置可用作带下拉功能/上拉功能/开漏功能/唤醒功能的引脚
P67	P67	ST	CMOS	双向输入/输出引脚，通过软件设置可用作带上拉功能/开漏功能/唤醒功能的引脚
P70/OSCI/RCOUT	P70	ST	CMOS	双向输入/输出引脚
	OSCI	XTAL	-	外部时钟晶体振荡器输入引脚
	RCOUT	-	CMOS	内部 RC 振荡器时钟输出引脚 外部 RC 振荡器时钟输出引脚(开漏)
P71//RESET	P71	ST	CMOS	双向输入/输出引脚（漏极开路）
	/RESET	ST	-	带外部上拉电路的复位引脚
VDD	VDD	电源	-	电源
VSS	VSS	电源	-	地

注: ST: 施密特触发器输入, AN:模拟信号输入, CMOS: CMOS 输出,  
XTAL: 晶振/振荡器振荡信号输入输出引脚。

## 5 结构图

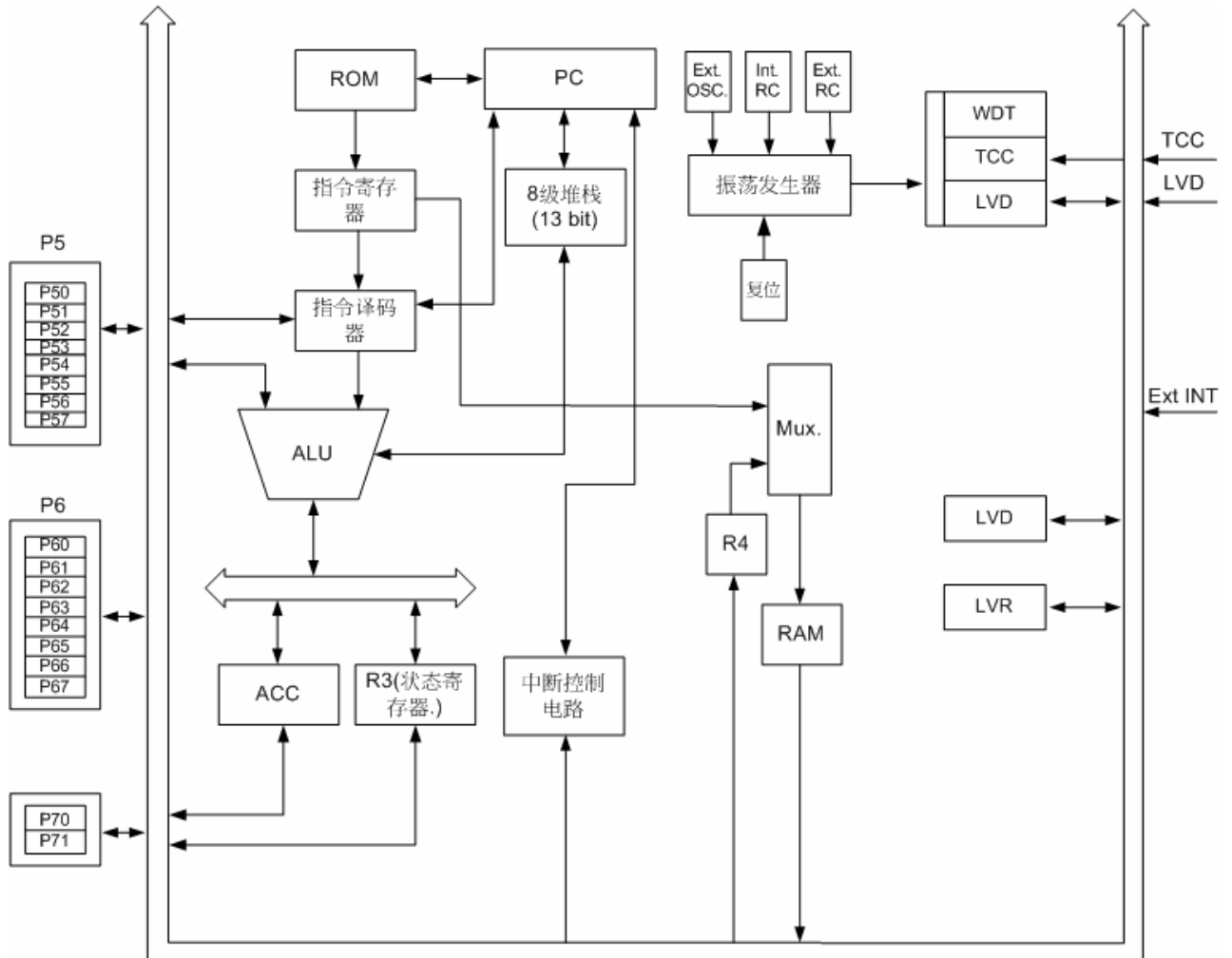


图 5-1 EM78P176N功能结构图

## 6 功能描述

### 6.1 操作寄存器

#### 6.1.1 R0 (间接寻址寄存器)

R0并不是实际的物理寄存器。它的主要功能是作为间接寻址指针。任何对R0的操作实际上是对RAM选择寄存器(R4)所指向的寄存器进行操作。

#### 6.1.2 R1 (时钟定时器/计数器)

- R1对来自TCC引脚的外部边沿触发信号或内部指令时钟周期进行加一计数，TCC引脚信号的边沿触发类型由CONT寄存器的TE位设定；
- R1和其他寄存器一样可读写，
- 通过复位 PAB(CONT-3)设定。
- 如果PAB(CONT-3)置1，则预分频器分配给TCC。
- 当TCC寄存器写入一个值时，预分频计数器的内容将清零。

#### 6.1.3 R2 (程序计数器)和堆栈

- 基于器件的型号，R2和硬件堆栈都是10位宽的。结构描述如图6-1所示。

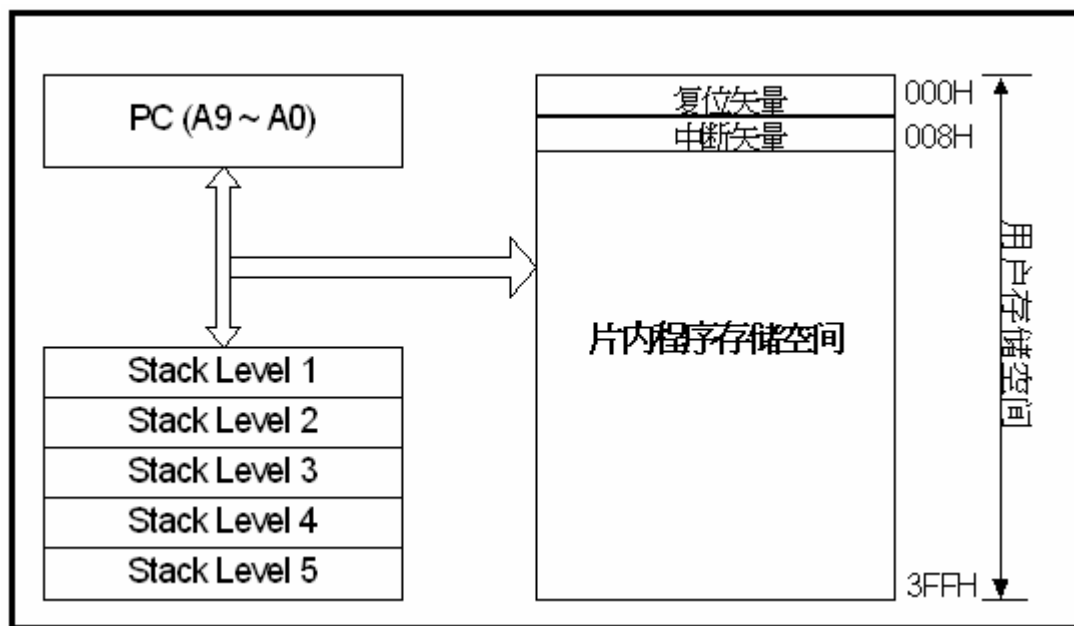


图 6-1 程序存储器结构图

- 用ICE300N 仿真 EM78P176N的堆栈, 超出 5级, 仿真结果与实际EM78P176N的将不一致.
- 此单元可产生1024x13位片内OTP ROM 地址以获取对应的程序指令编码。一个程序页是1024字长
- 当复位产生时，程序计数器R2所有位被清0。

- "JMP" 指令可直接装载程序计数器低10位。因此，“JMP”可以在同一页(1K)内任意跳转
- "CALL" 指令装载程序计数器的低10位。并将PC+1值压入堆栈。因此子程序入口地址可定位在一个程序页的任一位置。
- "RET" ("RETL k", "RETI")指令将栈顶数据装入PC。
- "ADD R2, A" 允许把A寄存器的内容加到当前PC上，同时PC的第九位及以上各位依次增加。
- "MOV R2, A"允许从A寄存器装载一个地址值到PC的低8位，同时PC的第九位及第十位(A8 ~ A9)保持不变。

执行任何(例如：“MOV R2, A”, “BC R2, 6”等)对R2进行写入操作的指令（除“ADD R2,A”外），PC的第九位及第十位(A8 ~ A9)都会保持不变。

除了那些改变R2内容的指令需要多于一个指令周期外，所有指令都是单指令周期(fclk/2，fclk/4)。

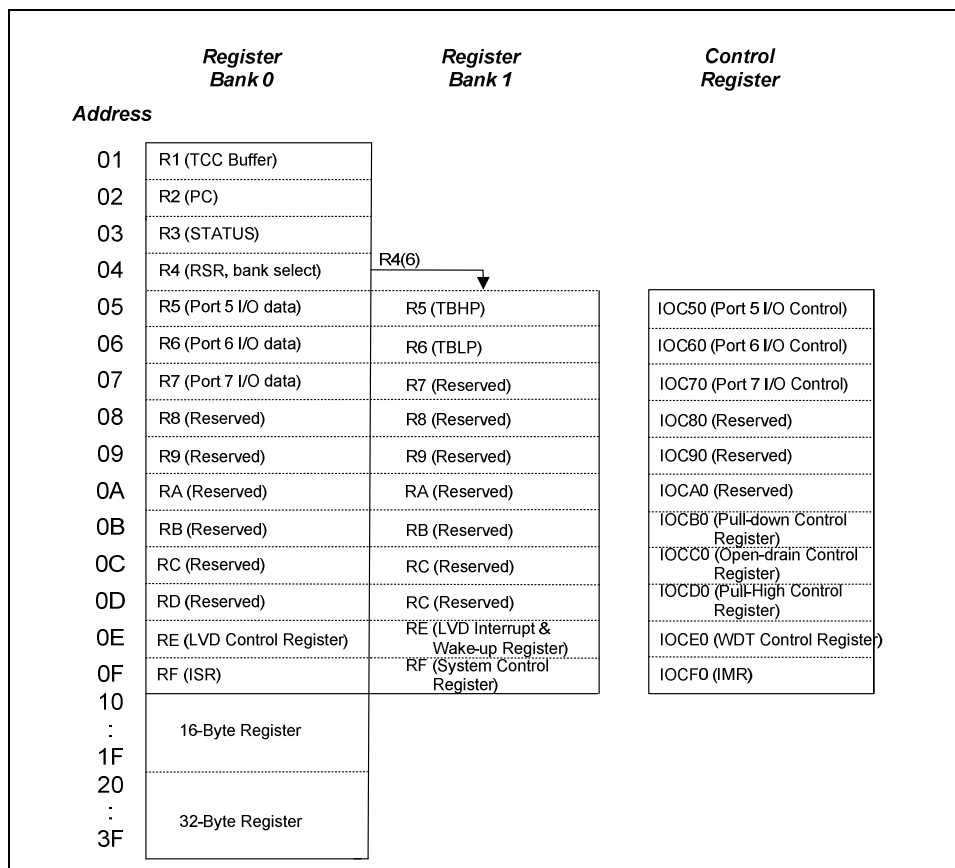


图 6-2 数据存储结构图

#### 6.1.4 R3 (状态寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
RST	GP1	GP0	T	P	Z	DC	C

**Bit 7(RST):** 复位类型标志位

- 0: 如果是其它复位类型唤醒,则置 0
- 1: 如果是引脚状态改变从休眠模式唤醒,则置1

**Bit 6~Bit5 (GP1 ~ GP0):** 通用读/写位

**Bit 4 (T):** 时间溢出位

当执行SLEP和WDTC指令或上电复位后该位置1, 当WDT溢出时清0。

**Bit 3 (P):** 省电标志位

执行WDTC指令或上电复位后该位置1, 执行SLEP指令后该位清0。

**Bit 2 (Z):** 零标志位

算术运算或逻辑运算结果为0时该位置1。

**Bit 1 (DC):** 辅助进位标志位

**Bit 0 (C):** 进位标志位

### 6.1.5 R4 (RAM选择寄存器)

**Bit 7:** 通用寄存器的读位。

**Bit 6:** 用于选择BANK0 ~ BANK1。

参见数据存储器结构图, 图 6-3。

### 6.1.6 Bank 0 R5 ~ R7 (端口 5 ~ 端口7)

R5, R6和P70~P71是I/O寄存器。

P72~P77固定为0。

### 6.1.7 Bank 0 RE(LVD控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
/LVD	LVDIF	-	-	-	-	-	LVDWE

**Bit 7(/LVD):** 低电压检测标志位

当VDD引脚电压低于LVD电压中断级(可通过LVD1和LVD0选择)时, 该位清零。

- 0: 检测到低电压
- 1: 未检测到低电压或LVD功能未使能

**Bit 6(/LVDIF) :**LVD中断标志位

- 0: 中断未发生
- 1: 中断请求

**Bits 5~1:** 保留位, 始终为0

**Bit 0(LVDWE):**低电压检测唤醒

**0:** 禁止低电压检测唤醒

**1:** 使能低电压检测唤醒

### 6.1.8 Bank 0 RF (中断状态寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	-	EXIF	ICIF	TCIF

**注意**

“1”表示中断请求 “0”表示没有中断发生

**Bits 7~3:** 保留位，全置为0

**Bit 2 (EXIF):** 外部中断标志位。/INT引脚有下降沿信号输入时置位，由软件清0。

**Bit 1 (ICIF):** 端口6输入状态改变中断标志位。当端口6输入状态改变时置位，由软件清0。

**Bit 0 (TCIF):** TCC溢出中断标志位。当TCC溢出时置位，由软件清0。

Bank 0 RF可由指令清零但不能置位。

IOCF为中断屏蔽寄存器。

**注意**

读Bank 0 RF的结果是Bank 0 RF与IOCF“逻辑与”的结果。

### 6.1.9 Bank 1 R5 (TBHP:查表指针寄存器的高字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
MLB	-	-	-	-	-	RBit 9	RBit 8

**Bit 7(MLB):** 选择 MSB 或 LSB 机器码移到寄存器中

机器码被放入“TBLP”和“TBHP”寄存器。

**Bits 6 ~ 2:** 保留位，始终为 0

**Bits 1 ~ 0(RBit9 ~ RBit8):** 表指针地址bit9 ~ 8.

### 6.1.10 Bank 1 R6 ((TBLP:表指针寄存器的低字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
RBit 7	RBit 6	RBit 5	RBit 4	RBit 3	RBit 2	RBit 1	RBit 0

**Bit 7 ~ 0(RBit7 ~ RBit0):** 表指针地址的bit0 ~.7

### 6.1.11 Bank 1 RE (LVD 中断和唤醒寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
LVDIE	LVDEN	LVD1	LVD0	-	-	-	EXWE

**Bit 7 (LVDIE):** 低电压检测中断使能位

0: 禁止低电压检测产生中断

1: 允许低电压检测产生中断

**Bit 6 (LV DEN):** 低电压检测使能位

0: 禁止低电压检测

1: 允许低电压检测

**Bits 5 ~ 4:** 低电压电平位

LV DEN	LVD1, LVD0	LVD 中断电压值	/LVD
1	11	$V_{dd} \leq 2.2V$	0
		$V_{dd} > 2.2V$	1
1	10	$V_{dd} \leq 3.3V$	0
		$V_{dd} > 3.3V$	1
1	01	$V_{dd} \leq 4.0V$	0
		$V_{dd} > 4.0V$	1
1	00	$V_{dd} \leq 4.5V$	0
		$V_{dd} > 4.5V$	1
0	xx	N/A	1

**注意**

当改变VDD电压使其跨过LVD中断电压电平时，LVD中断就会发生

**Bits 3 ~ 1:** 保留位，始终为0.

**Bit 0 (EXWE):** 外部/INT脚唤醒使能位

0: 禁止外部/INT脚唤醒

1: 允许外部/INT脚唤醒

### 6.1.12 Bank 1 RF (系统控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	TIMERSC	CPUS	IDLE-	-	-	RCM1	RCM0

**Bit 7, 3~2:** 保留位，始终固定为0

**Bit 6 (TIMERSC):** TCC,时钟源选择

0: Fs作为时钟源

1: Fm作为时钟源

**Bit 5 (CPUS):** CPU 振荡源选择

0: 副振荡器 (fs)

1: 主振荡器 (fosc)

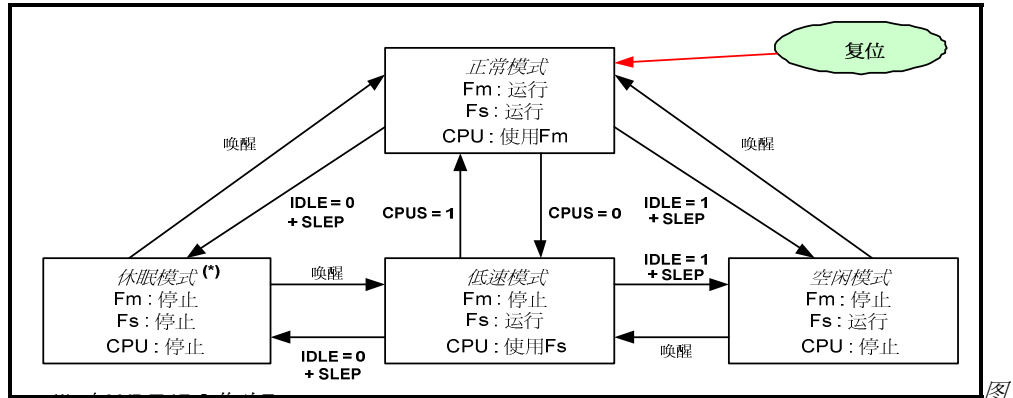


当CPUS=0，CPU 振荡器选择副振荡器，主振荡器停振

**Bit 4 (IDLE):** 空闲模式选择位，该位确定在执行SLEP指令后将进入何种模式。

**0:** IDLE="0"+SLEP 指令 → 休眠模式

**1:** IDLE="1"+SLEP 指令 → 空闲模式



6-3 CPU 运行模式图

振荡器 (正常模式源)	CPU 模式状态	振荡器稳定时间 (S) <sup>1</sup>	从 Normal/Green 计数 时间 (CLK) <sup>2</sup>
Crystal 1M ~ 20 MHz	Sleep/Idle → Normal	0.5 ms ~ 2 ms	510 CLK
	Green → Normal		510 CLK
	Sleep/Idle → Green	< 100 μs	8 CLK
ERC 2 MHz	Sleep/Idle → Normal	< 5 μs	8 CLK
	Green → Normal		
	Sleep/Idle → Green	< 100 μs	
IRC 1M, 4M, 8M, 16 MHz	Sleep/Idle → Normal	< 2 μs	8 CLK
	Green → Normal		
	Sleep/Idle → Green	< 100 μs	

**注意**

- <sup>1</sup>. 振荡器稳定时间由振荡器特性决定
- <sup>2</sup> A 在振荡器稳定前，CPU 将在 Normal/Green 模式下继续计数 510/8 个时钟周期。  
 例1：4MHz IRC Sleep 模式到 Normal 模式唤醒时间为 2us+8CLK@4MHz  
 例2：4MHz IRC Sleep 模式到 Green 模式唤醒时间为 100us+8CLK@16kHz

**Bit 1~0(RCM1~RCM0):** IRC 模式频率选择位

RCM1	RCM0	频率
1	1	4MHz
1	0	16MHz
0	1	8MHz
0	0	1MHz

Bank 1 RF<1,0>将被使能.

烧录器校准 IRC	Bank 1 RF<1,0>		频率	工作电压范围	稳定时间
	RCM1	RCM0			
4 MHz	1	1	4 MHz ± 2%	2.1V ~ 5.5V	< 5 μs
	1	0	16 MHz ± 10%	4.5V ~ 5.5V	< 1.5 μs
	0	1	8 MHz ± 10%	3.0V ~ 5.5V	< 3 μs
	0	0	1MHz ± 10%	2.1V ~ 5.5V	< 24 μs
16 MHz	1	1	4 MHz ± 10%	2.1V ~ 5.5V	< 6 μs
	1	0	16 MHz ± 2%	4.5V ~ 5.5V	< 1.25 μs
	0	1	8 MHz ± 10%	3.0V ~ 5.5V	< 3 μs
	0	0	1MHz ± 10%	2.1V ~ 5.5V	< 24 μs
8 MHz	1	1	4 MHz ± 10%	2.1V ~ 5.5V	< 6 μs
	1	0	16 MHz ± 10%	4.5V ~ 5.5V	< 1.5 μs
	0	1	8 MHz ± 2%	3.0V ~ 5.5V	< 2.5 μs
	0	0	1MHz ± 10%	2.1V ~ 5.5V	< 24 μs
1 MHz	1	1	4 MHz ± 10%	2.1V ~ 5.5V	< 6 μs
	1	0	16 MHz ± 10%	4.5V ~ 5.5V	< 1.5 μs
	0	1	8 MHz ± 10%	3.0V ~ 5.5V	< 3 μs
	0	0	1MHz ± 2%	2.1V ~ 5.5V	< 20 μs

**注意**

- Bank1 RF<1,0> 的初始值会与Word 1<6,5>保持一致.
- 如果用户改变IRC 频率从频率A到频率B，MCU则要等待一段时间才工作，等待时间与频率B的稳定时间相符.

举例:

1<sup>st</sup> step 当用户在烧录器上选择IRC 4 MHz, Bank 1 RF<1,0>初始值与 Word 1<6,5>的值同为“11”.

MCU工作频率范围为 4 MHz ± 2%. 相关表格如下.

烧录器校准 IRC	Bank 1 RF<1,0>		频率	工作电压范围	稳定时间
	RCM1	RCM0			
4 MHz	1	1	4 MHz ± 2%	2.1V ~ 5.5V	< 5 μs
	1	0	16 MHz ± 10%	4.5V ~ 5.5V	< 1.5 μs
	0	1	8 MHz ± 10%	3.0V ~ 5.5V	< 3 μs
	0	0	1MHz ± 10%	2.1V ~ 5.5V	< 24 μs

2<sup>nd</sup> step 如果MCU工作在4 MHz ± 2%，此时设Bank 1 RF<1,0> = “10” MCU 需要 1.5 μs 后才能工作在16 MHz ± 10%频率范围

烧录器校准 IRC	Bank 1 RF<1,0>		频率	工作电压范围	稳定时间
	RCM1	RCM0			
4 MHz	1	1	4 MHz ± 2%	2.1V ~ 5.5V	< 5 μs
	<b>1</b>	<b>0</b>	<b>16 MHz ± 10%</b>	4.5V ~ 5.5V	< 1.5 μs
	0	1	8 MHz ± 10%	3.0V ~ 5.5V	< 3 μs
	0	0	1MHz ± 10%	2.1V ~ 5.5V	< 24 μs

3<sup>rd</sup> step 如果MCU工作在16MHz ± 10%，此时设Bank 1 RF<1,0> = “00” MCU 需要24μs 后才能工作在1MHz ± 10%频率范围

烧录器校准 IRC	Bank 1 RF<1,0>		频率	工作电压范围	稳定时间
	RCM1	RCM0			
4 MHz	1	1	4 MHz ± 2%	2.1V ~ 5.5V	< 5 μs
	1	0	16 MHz ± 10%	4.5V ~ 5.5V	< 1.5 μs
	0	1	8 MHz ± 10%	3.0V ~ 5.5V	< 3 μs
	<b>0</b>	<b>0</b>	<b>1MHz ± 10%</b>	2.1V ~ 5.5V	< 24 μs

4<sup>th</sup> step 如果MCU工作在1MHz ± 10%，此时设Bank 1 RF<1,0> = “11” MCU 需要5μs 后才能工作在4MHz ± 2%频率范围

烧录器校准 IRC	Bank 1 RF<1,0>		频率	工作电压范围	稳定时间
	RCM1	RCM0			
4 MHz	<b>1</b>	<b>1</b>	<b>4 MHz ± 2%</b>	2.1V ~ 5.5V	< 5 μs
	1	0	16 MHz ± 10%	4.5V ~ 5.5V	< 1.5 μs
	0	1	8 MHz ± 10%	3.0V ~ 5.5V	< 3 μs
	0	0	1MHz ± 10%	2.1V ~ 5.5V	< 24 μs

### 6.1.13 R10 ~ R3F

所有这些寄存器是8位通用寄存器。

## 6.2 特殊功能寄存器

### 6.2.1 A (累加器)

累加器A具有暂存器的功能，内部数据传输或保持指令操作数通常都是通过累加器A来实现，累加器A为不可寻址的寄存器

### 6.2.2 CONT (控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
GP	INT	TS	TE	PAB	PSR2	PSR1	PSR0

Bit 7 (GP): 通用寄存器

**Bit 6 (INT):** 中断使能标记位

0: 由指令DISI或硬件屏蔽中断

1: 由ENI/RETI 指令使能中断

**Bit 5 (TS):** TCC 信号源选择位

0: 内部指令周期时钟

1: TCC引脚输入的时钟

**Bit 4 (TE):** TCC时钟信号触发边沿选择位

0: 当TCC引脚由低变高时加1 (上升沿)

1: 当TCC引脚由高变低时加1 (下降沿)

**Bit 3 (PAB):** 预分频器分配位

0: 预分频器分配给TCC

1: 预分频器分配给WDT

**Bit 2 ~ Bit 0 (PSR 2 ~ PSR0):** 预分频比选择位

PSR2	PSR1	PSR0	TCC 预分频比	WDT 预分频比
0	0	0	1:2	1:1
0	0	1	1:4	1:2
0	1	0	1:8	1:4
0	1	1	1:16	1:8
1	0	0	1:32	1:16
1	0	1	1:64	1:32
1	1	0	1:128	1:64
1	1	1	1:256	1:128

CONT是可读写寄存器。

### 6.2.3 IOC5 ~ IOC7 (I/O端口控制寄存器)

“1”定义相关引脚为高阻抗输入状态，“0”定义相关引脚为输出状态。

IOC5, IOC6, P70~P71寄存器可读写。

### 6.2.4 IOCB (下拉控制寄存器 2)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
/PD63	/PD62	/PD61	/PD60	-	/PD52	/PD51	/PD50

**Bit 7 (/PD63):** P63引脚下拉功能使能控制位

0: 使能内部下拉

1: 禁止内部下拉

**Bit 6 (/PD62):** P62引脚下拉功能使能控制位

**Bit 5 (/PD61):** P61引脚下拉功能使能控制位

**Bit 4 (/PD60):** P60引脚下拉功能使能控制位

**Bit 3 :** 保留位，置为1

**Bit 2 (/PD52):** P52引脚下拉功能使能控制位

**Bit 1 (/PD51):** P51引脚下拉功能使能控制位

**Bit 0 (/PD50):** P50引脚下拉功能使能控制位

IOCB寄存器可读写。

### 6.2.5 IOCC (漏极开路控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
OD67	OD66	OD65	OD64	OD63	OD62	OD61	OD60

**Bits 7 (OD67):** P67引脚漏极开路功能使能控制位

**0:** 禁止漏极开路输出

**1:** 使能漏极开路输出

**Bit 6 (OD66):** P66引脚漏极开路功能使能控制位

**Bit 5 (OD65):** P65引脚漏极开路功能使能控制位

**Bit 4 (OD64):** P64引脚漏极开路功能使能控制位

**Bit 3 (OD63):** P63引脚漏极开路功能使能控制位

**Bit 2 (OD62):** P62引脚漏极开路功能使能控制位

**Bit 1 (OD61):** P61引脚漏极开路功能使能控制位

**Bit 0 (OD60):** P60引脚漏极开路功能使能控制位

IOCC寄存器可读写。

### 6.2.6 IOCD (上拉控制寄存器 2)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
/PH67	/PH66	/PH65	/PH64	/PH63	/PH62	/PH61	/PH60

**Bits 7 (/PH67):** P67引脚上拉功能使能控制位。

**0:** 使能内部上拉功能

**1:** 禁止内部上拉功能

**Bit 6 (/PH66):** P66引脚上拉功能使能控制位。

**Bit 5 (/PH65):** P65引脚上拉功能使能控制位。

**Bit 4 (/PH64):** P64引脚上拉功能使能控制位。

**Bit 3 (/PH63):** P63引脚上拉功能使能控制位。

**Bit 2 (/PH62):** P62引脚上拉功能使能控制位。

**Bit 1 (/PH61):** P61引脚上拉功能使能控制位。

**Bit 0 (/PH60):** P60引脚上拉功能使能控制位。

IOCD寄存器可读写。

### 6.2.7 IOCE (WDT控制寄存器2)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
WDTE	EIS	GP	GP	GP	GP	GP	GP

**Bit 7 (WDTE):** 看门狗定时器使能控制位

0: 禁止 WDT

1: 使能 WDT

**Bit 6 (EIS):** 控制位，用于定义P60 (/INT) 引脚的功能

0: P60, 双向I/O引脚

1: /INT, 外部中断引脚。此时，P60的控制位 (IOC6的第0位) 必须设为1。

当EIS为0时，/INT被屏蔽。当EIS为1时，可以通过读PORT6 (R6) 来判断/INT引脚的状态。

EIS可读写。

WDTE 可读写。

**Bits 5~0:** 通用寄存器。

### 6.2.8 IOCF (中断屏蔽寄存器 1)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	-	EXIE	ICIE	TCIE

**Bits 7~ 3:** 保留位，全置为1。

通过置IOCF中相应的控制位为1，使能各个相关中断。

总中断是由ENI指令使能，由DISI指令禁止。

**Bit 2 (EXIE):** EXIF中断使能位

0: 禁止EXIF中断

1: 使能EXIF中断

**Bit 1 (ICIE):** ICIF中断使能位

0: 禁止ICIF中断

1: 使能ICIF中断

**Bit 0 (TCIE):** TCIF中断使能位

0: 禁止TCIF中断

1: 使能TCIF中断

IOCF寄存器可读写。

### 6.3 TCC/WDT and Prescaler

有1个8位的计数器分别可用作TCC和WDT的预分频器。这个预分频器在同一时间只能用作TCC分频器或只能用作WDT分频器。CONT寄存器的PAB位用于定义这个计数器是作为TCC还是WDT分频器，PSR0~PSR2位用于定义预分频比。每次执行写TCC指令，预分频计数器都会被清0。执行WDTC和SLEP指令会将WDT和其预分频器清0。图6-4描述了TCC/WDT的电路结构。

R1 (TCC) 是一个8位定时/计数器。TCC的时钟源可以是内部时钟或外部信号（由TCC引脚输入，触发沿可选择）。如果TCC的信号源是来自内部时钟，每一 $F_c$ 时钟TCC就加1（没有预分频）。如图6-4所示， $CLK=F_m/2$  or  $CLK=F_m/4$ ，由代码选项位CLK决定。CLK= $F_m/2$  则 CLK 位设为 "0", CLK= $F_m/4$  则 CLK 设为 "1".CLK如果TCC的信号源是外部时钟，在每一个下降沿或上升沿到来时TCC加1。

看门狗定时器是一个独立运行的片内RC振荡器。即使在其它振荡器关闭的情况下(也就是休眠模式下)，WDT仍保持运行。不管是在正常模式还是在休眠模式，WDT定时器溢出(若使能)都将使MCU复位。在正常模式下，通过软件设置可任意地禁止和使能WDT，具体请参考IOCA寄存器的WDTE位设置。在没有WDT预分频情况下，WDT溢出时间大约是18 ms<sup>1</sup>（默认值）。

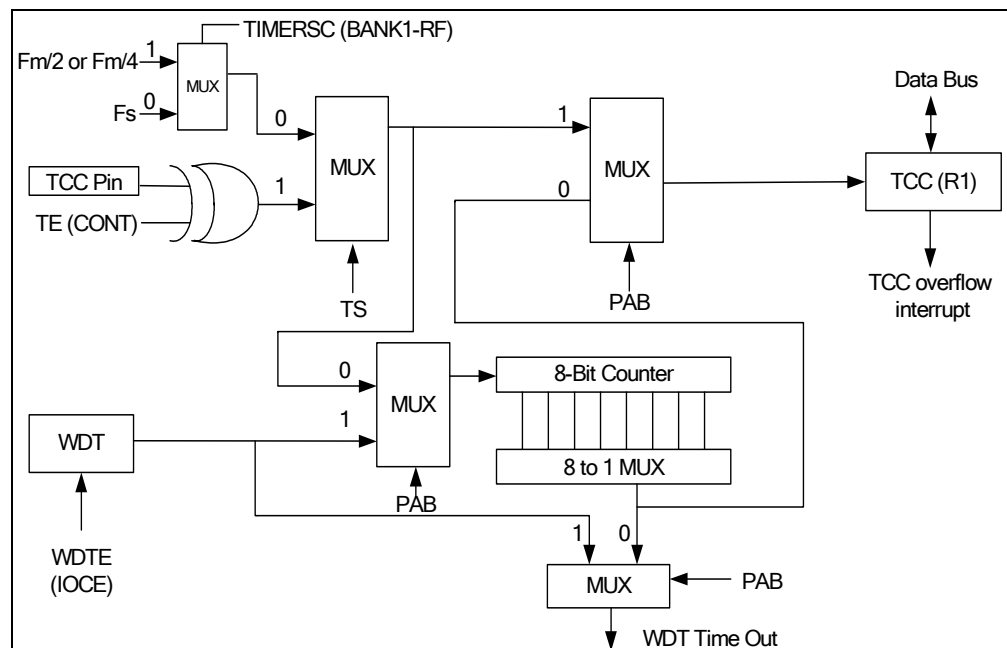


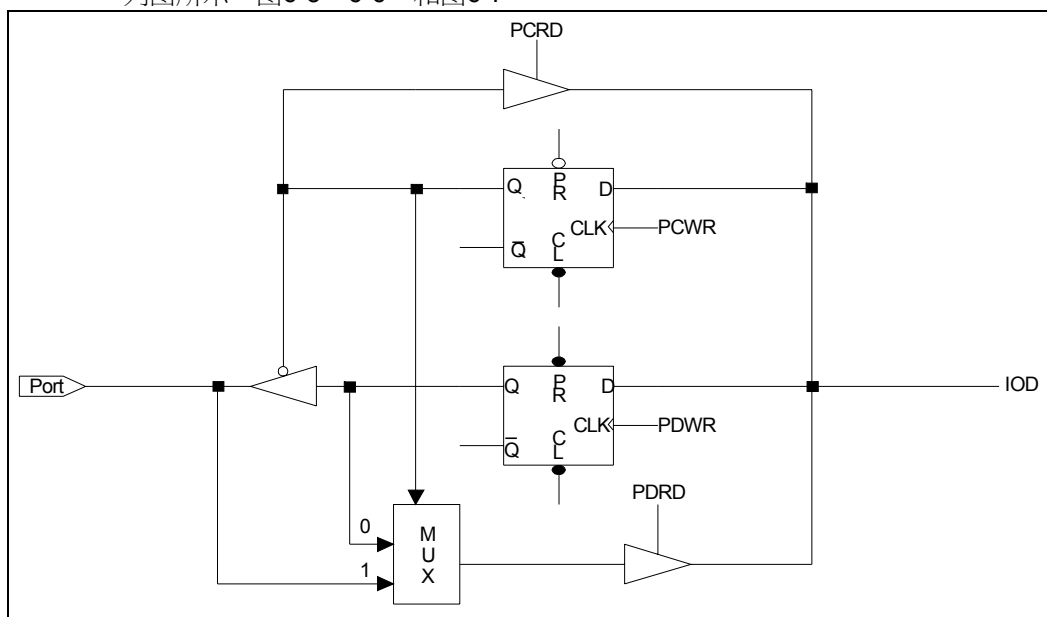
图 6-4 TCC与WDT结构框图

<sup>1</sup> VDD=5V, 温度为 25°C时 WDT 溢出时间 = 16.8ms ± 30%  
VDD=3V, 温度为 25°C时 WDT 溢出时间 = 18ms ± 30%.

## 6.4 I/O端口

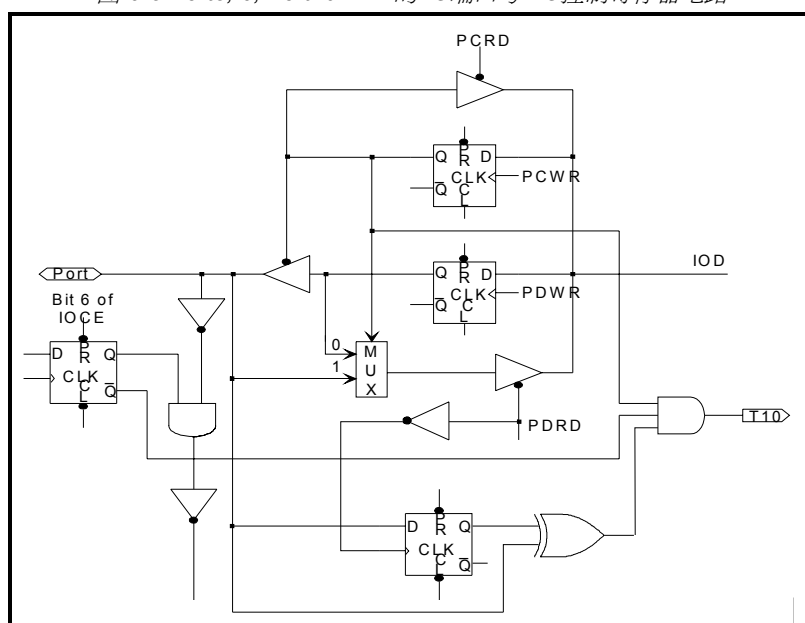
I/O寄存器Port5, 6, Port70~71均为三态双向I/O端口。Port6可由软件设置为内部上拉，此外，Port6也可由软件设置为漏极开路输出。Port6具有输入状态改变中断（或唤醒）的功能。P50~P52, P60~P63引脚可由软件设置为下拉。每个I/O引脚都可通过其对应的I/O控制寄存器(IOC5~IOC7)设置为“输入”或“输出”。

I/O口寄存器和I/O口控制寄存器都是可读写的。Port5, Port6, Port7 I/O接口电路如下列图所示：图6-5, 6-6, 和图6-7。



注：下拉电路没在图中显示。

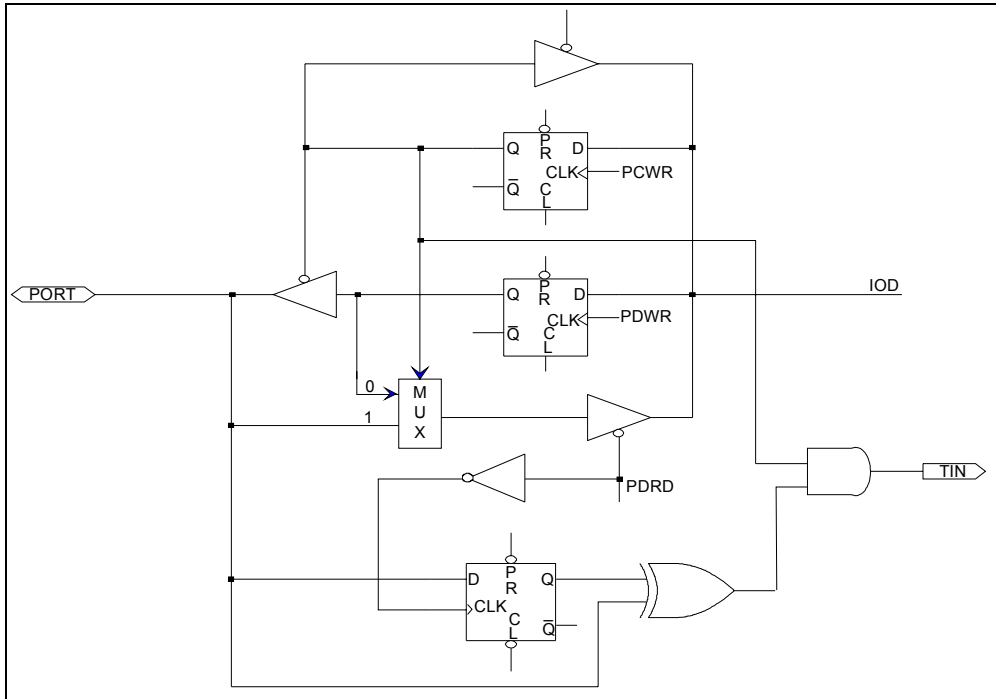
图 6-5 Port5, 6, Port70~P71的I/O端口与I/O控制寄存器电路



注：上（下）拉与漏极开路没有在图中显示。

图 6-6 P60(INT) I/O 端口和I/O控制寄存器电路





注: 上(下)拉与漏极开路没有在图中显示。

图 6-7 P61~P67 I/O端口与I/O控制寄存器电路

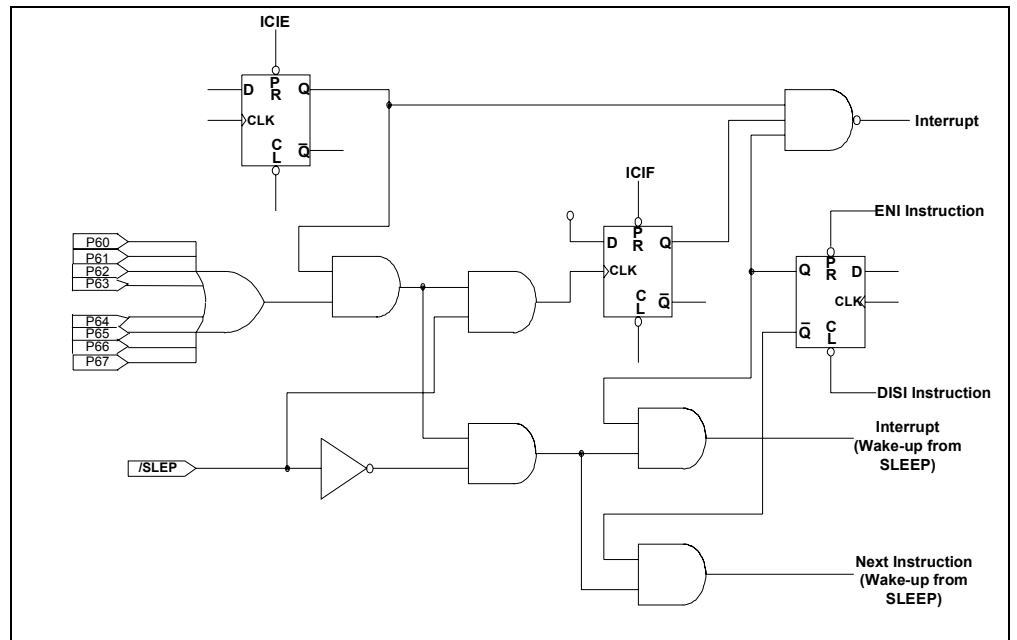


图 6-8 端口输入状态改变中断/唤醒结构图

表 6-1 Port6输入状态改变中断/唤醒功能的用法

端口 6 输入状态改变中断/唤醒功能的用法	
(I) 由 Port 6 输入状态改变唤醒 (a) 休眠之前 1. 禁止 WDT 2. 读 Port 6 (MOV R6,R6) 3. 执行 "ENI"或"DISI" 指令。 4. 使能唤醒使能位 (置 IOCF.1) 5. 执行 "SLEP"指令 (b) 唤醒之后 1. 如果 "ENI" → 中断矢量地址 (008H) 2. 如果"DISI" → 下一条指令	(II) Port 6 输入状态改变中断 1. 读 Port 6 (MOV R6,R6) 2. 执行 "ENI" 3. 使能中断 (置 IOCF.1) 4. 如果 Port 6 状态改变 (中断) → 中断矢量地址 (008H)

## 6.5 复位和唤醒

### 6.5.1 复位

下面的任何事件之一可以触发复位：

- (1) 上电复位
- (2) /RESET引脚输入低电平
- (3) WDT溢出（如果使能）
- (4) 低电压复位

在检测到复位信号之后，器件将保持约18ms或150us（事件1和4大约18ms，事件2和3大约150us）的复位状态。一旦发生了复位，下列功能将会执行：

- 振荡器继续运行，或起振
- 程序计数器（R2）被清0
- 所有I/O引脚被设为输入模式（高阻抗状态）
- 看门狗计数器和预分频器被清0
- 上电时，R3的高三位清0
- 除Bit6位(INT标志位)外，CONT寄存器的其它位都置为1.
- IOCB寄存器的所有位被置为1
- IOCC寄存器被清为0
- IOCD寄存器的所有位被置为1
- IOCE的Bit7被置为1，Bit4和Bit6被清0.
- RF的Bits0~2位和IOCF的Bits0~2位被清0

执行SLEP指令则进入休眠模式（省电模式），当进入休眠模式时，WDT（如果使能）被清0但会继续运行。在IRC(IRC 4MHz/5V)模式中，唤醒时间是1.5us。在晶体模式(4MHz/5V)中，唤醒时间是1.5ms。

MCU可被如下情况唤醒：

- (1) /RESET引脚上输入的外部复位信号
- (2) WDT溢出（若使能）
- (3) Port 6输入状态改变（若使能）
- (4) 外部中断引脚（P60, /INT）状态变化（若EXWE使能）
- (5) 低电压检测（若LVDWE使能）

前两种情况会引起EM78P176N复位。R3的T和P标志位可用来判断复位（唤醒）的来源。第三，四，五种情况唤醒后程序继续执行，全局中断（执行ENI或DISI）决定唤醒后控制器是否跳到中断向量地址。如果在SLEP指令执行之前执行ENI指令，唤醒后程序将从地址0x08处执行中断处理。如果在SLEP指令执行之前执行DISI指令，唤醒后从SLEP的下一条指令开始执行。

IRC模式(IRC4MHz/5V)唤醒时间为1.5us，晶体模式(4MHz/5V)的唤醒时间是1.5ms。

在进入休眠模式之前，第2~5种情况仅有一种可被使能，如下：

[a] 如果WDT在休眠之前使能，Port6输入状态改变中断必须禁止，因此，EM78P176N只能被情况1，2唤醒，更多细节请参考6.6“中断”章节。

[b] 如果Port6输入状态改变中断在休眠之前使能，WDT必须禁止，因此，EM78P176N只能由情况3唤醒。

[c] 如果外部（P60,/INT）引脚状态改变用于唤醒EM78P176N且在休眠前Bank 1-RE寄存器的EXWE位使能，WDT须由软件禁止，因此，EM78P176N只能由情况4唤醒。

[d] 如果低电压检测用于唤醒EM78P176N，且在休眠前Bank0-RE寄存器的LVDWE位使能，WDT须由软件禁止，因此，EM78P176N只能由情况5唤醒。

如果Port6输入状态改变中断被用来唤醒EM78P176N（就如上面的情况[a]），在SLEP指令之前必须执行如下指令：

```

MOV          A, @xxxx1110b    ;选择WDT分频比，必须超过1:1
CONTW
WDTC
MOV          A, @0xxxxxxx     ;清WDT和分频比
IOW         RE                ;禁止WDT
MOV          R6,R6            ;读Port 6
MOV          A, @0000x1xb     ;使能Port 6 输入状态改变中断
IOW         RF
ENI (or DISI)                ;使能(或禁止) 全局中断
SLEP                    ;休眠
    
```

**注意**

1. 从休眠模式中唤醒后，WDT功能自动使能。如果明确是否使能禁止WDT，则需要  
在软件中定义。
2. 为防止P6口输入状态改变产生中断进入到中断向量或唤醒MCU时发生复位，WDT  
预分频比设置要大于1：1。

### 6.5.2 唤醒和中断模式概述

控制器可从休眠或空闲模式唤醒，以下列表列出了所有的唤醒信号：

唤醒信号	信号条件	休眠模式		空闲模式		低速模式		正常模式	
		DISI	ENI	DISI	ENI	DISI	ENI	DISI	ENI
外部中断	EXWE = 0 EXIE = 0	唤醒无效		唤醒无效		中断无效		中断无效	
	EXWE = 0 EXIE = 1	唤醒无效		唤醒无效		下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
	EXWE = 1 EXIE = 0	唤醒 + 下一条指令		唤醒 + 下一条指令		中断无效		中断无效	
	EXWE = 1 EXIE = 1	唤醒 + 下一条指令	唤醒 + 下一条指令	唤醒 + 下一条指令	唤醒 + 下一条指令	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
Port 6 引脚状态改变	ICIE = 0	唤醒无效		唤醒无效		中断无效		中断无效	
	ICIE = 1	唤醒 + 下一条指令	唤醒 + 中断向量	唤醒 + 下一条指令	唤醒 + 中断向量	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
TCC 溢出中断	TCIE = 0	唤醒无效		唤醒无效		中断无效		中断无效	
	TCIE = 1	唤醒无效		唤醒 + 下一条指令	唤醒 + 中断向量	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
低电压检测	LVDWE = 0 LVDIE = 0	唤醒无效		唤醒无效		中断无效		中断无效	
	LVDWE = 0 LVDIE = 1	唤醒无效		唤醒无效		下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
	LVDWE = 1 LVDIE = 0	唤醒 + 下一条指令		唤醒 + 下一条指令		中断无效		中断无效	
	LVDWE = 1 LVDIE = 1	唤醒 + 下一条指令	唤醒 + 中断向量	唤醒 + 下一条指令	唤醒 + 中断向量	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量

### 6.5.3 寄存器初始值概述

地址	名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
N/A	IOC5	位名	C57	C56	C55	C54	C53	C52	C51	C50
		上电	1	1	1	1	1	1	1	1
		/RESET 和 WDT	1	1	1	1	1	1	1	1
		引脚输入状态改变唤醒	P	P	P	P	P	P	P	P
N/A	IOC6	位名	C67	C66	C65	C64	C63	C62	C61	C60
		上电	1	1	1	1	1	1	1	1
		/RESET 和 WDT	1	1	1	1	1	1	1	1
		引脚输入状态改变唤醒	P	P	P	P	P	P	P	P
N/A	IOC7	位名	×	×	×	×	×	×	C71	C70
		上电	0	0	0	0	0	0	1	1
		/RESET 和 WDT	0	0	0	0	0	0	1	1
		引脚输入状态改变唤醒	P	P	P	P	P	P	P	P
0x06	P6	位名	P57	P56	P55	P54	P53	P52	P51	P50
		上电	1	1	1	1	1	1	1	1
		/RESET 和 WDT	P	P	P	P	P	P	P	P
		引脚输入状态改变唤醒	P	P	P	P	P	P	P	P
0x06	P6	位名	P67	P66	P65	P64	P63	P62	P61	P60
		上电	1	1	1	1	1	1	1	1
		/RESET 和 WDT	P	P	P	P	P	P	P	P
		引脚输入状态改变唤醒	P	P	P	P	P	P	P	P
0x07	P7	位名	×	×	×	×	×	×	P71	P70
		上电	0	0	0	0	0	0	1	1
		/RESET 和 WDT	0	0	0	0	0	0	P	P
		引脚输入状态改变唤醒	P	P	P	P	P	P	P	P
N/A	CONT	位名	GP	INT	TS	TE	PAB	PSR2	PSR1	PSR0
		上电	1	0	1	1	1	1	1	1
		/RESET 和 WDT	1	0	1	1	1	1	1	1
		引脚输入状态改变唤醒	P	P	P	P	P	P	P	P
0x00	R0 (IAR)	位名	-	-	-	-	-	-	-	-
		上电	U	U	U	U	U	U	U	U
		/RESET 和 WDT	P	P	P	P	P	P	P	P
		引脚输入状态改变唤醒	P	P	P	P	P	P	P	P
0x01	R1 (TCC)	位名	-	-	-	-	-	-	-	-
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		引脚输入状态改变唤醒	P	P	P	P	P	P	P	P
0x02	R2 (PC)	位名	-	-	-	-	-	-	-	-
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		引脚输入状态改变唤醒	Jump to Address 0x08 or continue to execute next instruction							

Address	Name	Reset Type	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0x03	R3 (SR)	位名	RST	GP1	GP0	T	P	Z	DC	C
		上电	0	0	0	1	1	U	U	U
		/RESET 和 WDT	0	0	0	*	*	P	P	P
		引脚输入状态改变唤醒	1	P	P	*	*	P	P	P
0x04	R4 (RSR)	位名	GP	Bank 0	-	-	-	-	-	-
		上电	0	0	U	U	U	U	U	U
		/RESET 和 WDT	0	0	P	P	P	P	P	P
		引脚输入状态改变唤醒	P	P	P	P	P	P	P	P
0x0E	Bank 0 RE (LVDCR)	位名	/LVD	LVDIF	x	x	x	x	x	LVDWE
		上电	1	0	0	0	0	0	0	0
		/RESET 和 WDT	1	0	0	0	0	0	0	0
		引脚输入状态改变唤醒	P	P	P	P	P	P	P	P
0x0F	Bank 0 RF (ISR)	位名	x	x	x	x	x	EXIF	ICIF	TCIF
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		引脚输入状态改变唤醒	0	0	0	0	0	0	P	P
0x05	Bank 1 R5 (TBHP)	位名	MLB	x	x	x	x	x	RBit 9	RBit 8
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		引脚输入状态改变唤醒	P	P	P	P	P	P	P	P
0x06	Bank 1 R6 (TBLP)	位名	RBit7	RBit 6	RBit 5	RBit 4	RBit 3	RBit 2	RBit 1	RBit 0
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		引脚输入状态改变唤醒	P	P	P	P	P	P	P	P
0x0E	Bank 1 RE (LVD ICR)	位名	LVDI E	LVDEN	LVD1	LVD0	x	x	x	EXWE
		上电	0	0	1	1	0	0	0	0
		/RESET 和 WDT	0	0	1	1	0	0	0	0
		引脚输入状态改变唤醒	P	P	P	P	P	P	P	P
0x0F	Bank 1 RF (SC & COCR)	位名	x	TIMERS C	CPUS	IDLE	x	x	RCM1	RCM0
		上电	0	1	1	0	0	0	Word 1	
		/RESET 和 WDT	0	1	1	0	0	0	<6,5>	
		引脚输入状态改变唤醒	P	P	P	P	P	P	P	P
0x0B	IOCB	位名	/PD63	/PD62	/PD61	/PD60	x	/PD52	/PD51	/PD50
		上电	1	1	1	1	1	1	1	1
		/RESET 和 WDT	1	1	1	1	1	1	1	1

Address	Name	Reset Type	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		引脚输入状态改变唤醒	P	P	P	P	1	P	P	P
0x0C	IOCC	位名	OD67	OD66	OD65	OD64	OD63	OD62	OD61	OD60
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		引脚输入状态改变唤醒	P	P	P	P	P	P	P	P
0x0D	IOCD	位名	/PH67	/PH66	/PH65	/PH64	/PH63	/PH62	/PH61	/PH60
		上电	1	1	1	1	1	1	1	1
		/RESET 和 WDT	1	1	1	1	1	1	1	1
		引脚输入状态改变唤醒	P	P	P	P	P	P	P	P
0x0E	IOCE	位名	WDTE	EIS	GP	GP	GP	GP	GP	GP
		上电	1	0	1	1	1	1	1	1
		/RESET 和 WDT	1	0	1	1	1	1	1	1
		引脚输入状态改变唤醒	1	P	P	P	P	P	P	P
0x0F	IOCF	位名	x	x	x	x	x	EXIE	ICIE	TCIE
		上电	1	1	1	1	1	0	0	0
		/RESET 和 WDT	1	1	1	1	1	0	0	0
		引脚输入状态改变唤醒	1	1	1	1	1	P	P	P
0x10~ 0x3F	R10~R3 F	位名	-	-	-	-	-	-	-	-
		上电	U	U	U	U	U	U	U	U
		/RESET 和 WDT	P	P	P	P	P	P	P	P
		引脚输入状态改变唤醒	P	P	P	P	P	P	P	P

说明: **x**: 保留    **U**: 未知或不用关心    **P**: 复位前的值  
 \* 参考下一节(章节 6.5.4).

#### 6.5.4 状态寄存器的RST, T与P的状态

复位由以下事件引起

1. 上电复位
2. 复位引脚输入高-低-高脉冲
3. 看门狗定时器溢出

下表列出了T, P的值, 用来检测是什么类型的唤醒。

表 6-2 复位后RST，T与P的值

复位类型	RST	T	P
上电	0	1	1
/RESET 在运行模式	0	*P	*P
/RESET 在休眠模式下唤醒	0	1	0
WDT 在运行模式	0	0	*P
WDT 在休眠模式下唤醒	0	0	0
在休眠模式下引脚变化唤醒	1	1	0

\* P: 复位前状态

下表列出了可能影响T，P位的事件。

表 6-3 T，P被事件影响后的状态

事件	RST	T	P
上电	0	1	1
WDTC 指令	*P	1	1
WDT 溢出	0	0	*P
SLEP 指令	*P	1	0
在休眠模式下引脚变化唤醒	1	1	0

\* P: 复位前状态

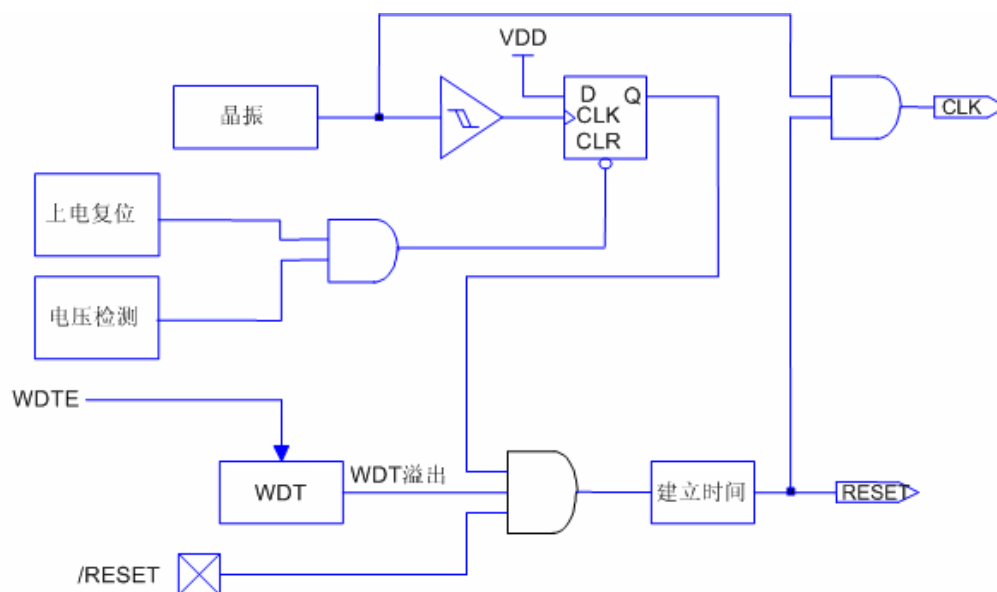


图 6-9 复位控制器结构图

## 6.6 中断

EM78P176N有4个中断，如下所列：

- 1) TCC溢出中断
- 2) Port6输入状态改变中断
- 3) 外部中断[(P60,/INT)pin]
- 4) 低电压检测中断



Port 6输入状态改变中断使能前，必须读Port 6(e.g. "MOV R6,R6")。Port 6的每个引脚在状态改变时都有这样的特点。

RF是中断状态寄存器，其相关的标志/位中记录中断需求。IOCF是中断屏蔽寄存器。全局中断由ENI指令使能，由DISI指令禁止。当一个中断发生时（使能情况下），下一条指令将进入它们各自的中断向量地址。在返回中断服务之前必须清中断标志位以避免循环的进入中断。

中断状态寄存器(RF)标志位（除了ICIF）的置位，与其屏蔽位和全局中断是否使能无关。RETI指令结束中断，使能全局中断（执行ENI）。

在中断子程序执行前，硬件保存ACC、R3和R4寄存器的值，如果另外一个中断发生，ACC、R3和R4将被新的中断覆盖。中断服务程序结束后ACC、R3和R4的值被恢复。

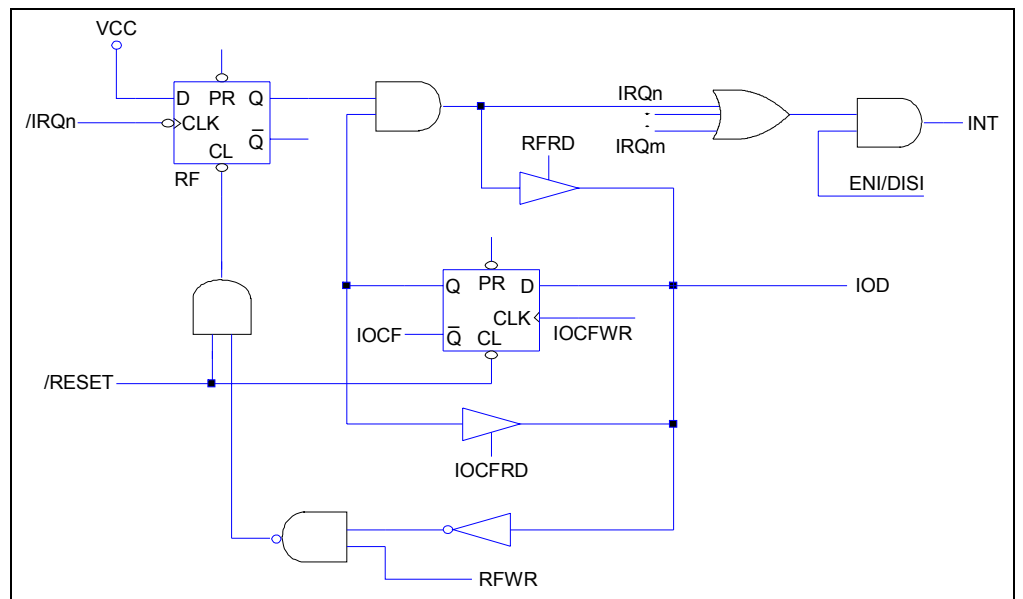


图 6-10 中断输入电路

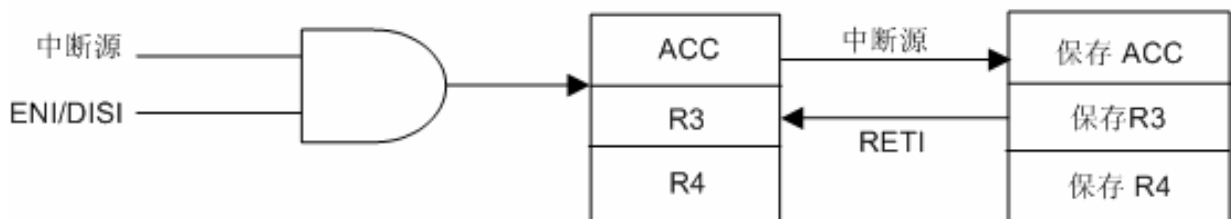


图 6-11 中断备份框图

## 6.7 振荡器

### 6.7.1 振荡器模式

EM78P176N IC可运行在四种不同的振荡模式下，即：外部RC振荡模式(ERC)、内部RC振荡模式(IRC)、高频晶体振荡模式(XT,HXT)和低频晶体振荡模式(LXT)。用户可通过编程设置代码选项寄存器的OSC3,OSC2, OSC1,和OSC0位来选择其中一种振荡模式。表6-4描述了如何定义这四种振荡模式。

不同VDD下晶体/谐振模式的上限工作频率如表6-4所示:

表 6-4 OSC2 ~ OSC0与振荡模式的对应关系

振荡模式	OSC3	OSC2	OSC1	OSC0
ERC <sup>1</sup> (外部 RC 振荡模式); P70/RCOUT 作为 P70	0	0	0	0
ERC <sup>1</sup> (外部 RC 振荡模式); P70/RCOUT 作为 RCOUT	0	0	0	1
IRC <sup>2</sup> (内部 RC 振荡模式); P70/RCOUT 作为 P70	0	0	1	0
IRC <sup>2</sup> (内部 RC 振荡模式); P70/RCOUT 作为 RCOUT	0	0	1	1
LXT1 <sup>3</sup> (LXT1 模式频率范围是 1MHz~100kHz)	0	1	0	0
HXT1 <sup>3</sup> (HXT1 模式频率范围是 20 MHz~12 MHz)	0	1	0	1
LXT2 <sup>3</sup> (LXT2 模式频率范围是 32.768kHz)	0	1	1	0
HXT2 <sup>3</sup> (HXT2 模式频率范围是 12 MHz~6 MHz)	0	1	1	1
XT (XT 模式频率范围是 6 MHz~1 MHz) (default)	1	1	1	1

- 注
1. ERC模式下，ERCin作为振荡器引脚.RCOUT/P70由代码选项Word1的Bit4~Bit1定义
  2. IRC模式下,P55为正常I/O口。RCOUT/P70由代码选项Word1的Bit4~Bit1定义。
  3. LXT1，LXT2，HXT1，HXT2和XT模式下,OSCI和OSCO被用作振荡器引脚。这些引脚不可以再用作普通I/O口。。

不同电压值下，振荡器的最大工作频率如下表：

表 6-5 最大工作频率概述

条件	VDD	最大频率(MHz)
一个指令周期 2 个时钟	2.1	4.0
	3.0	8.0
	5.0	20.0

### 6.7.2 晶体振荡器/陶瓷谐振器 (晶体)

EM78P176N可由OSCI引脚输入的外部时钟信号驱动，如下图6-12所示。

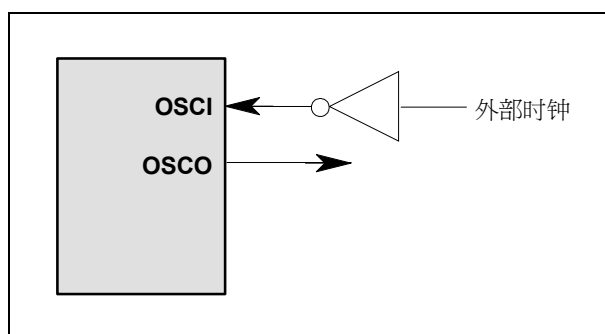


图 6-12 外部时钟输入电路

在大多数应用中，OSCI和OSCO引脚连接一个晶体或陶瓷谐振器以产生振荡，如图6-13所示，HXT模式和LXT模式都是以此种方式产生振荡。

如图6-14，当谐振器与OSCI和OSCO引脚相连时，需要接一个1 MΩ的分流电阻R1。

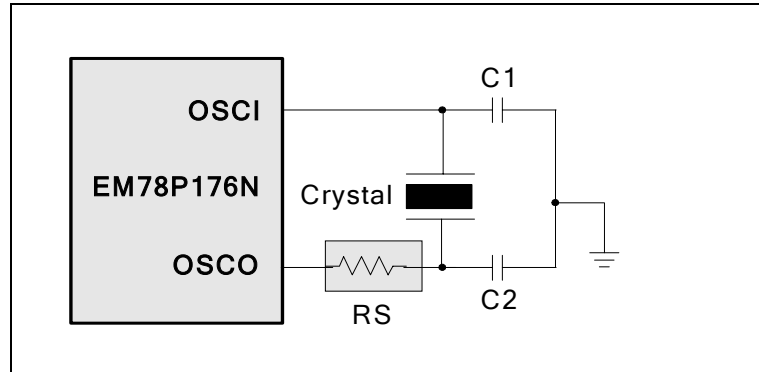


图 6-13 晶体陶瓷谐振器电路

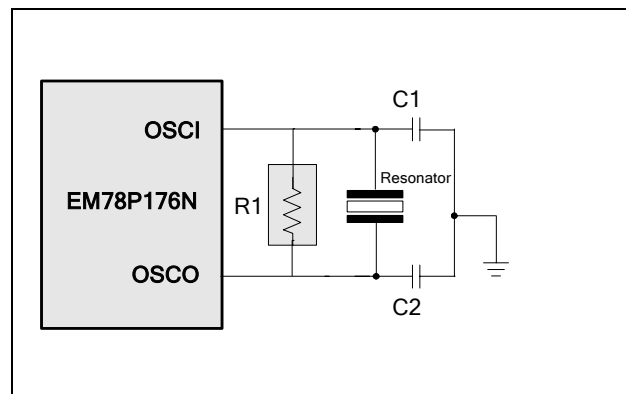


图 6-14 晶体陶瓷谐振器电路

下表提供C1和C2的推荐值。由于每个谐振器都有其各自的属性，用户应参考规格书选择合适的C1和C2。对于切片型晶体或低频模式，可能需要串接电阻RS。

表 6-6 晶体振荡器或陶瓷谐振器匹配电容选择指南：

振荡器类型	频率模式	频率	C1 (pF)	C2 (pF)
陶瓷谐振器	LXT1 (100K~1 MHz)	100kHz	60pF	60pF
		200kHz	60pF	60pF
		455kHz	40pF	40pF
		1 MHz	30pF	30pF
	XT (1 M~6 MHz)	1.0 MHz	30pF	30pF
		2.0 MHz	30pF	30pF
		4.0 MHz	20pF	20pF
晶体振荡器	LXT2 (32.768kHz)	32.768kHz	40pF	40pF
		100kHz	60pF	60pF
	LXT1 (100K~1 MHz)	200kHz	60pF	60pF
		455kHz	40pF	40pF
		1 MHz	30pF	30pF
		455kHz	30pF	30pF
	XT (1~6 MHz)	1.0 MHz	30pF	30pF
		2.0 MHz	30pF	30pF
		4.0 MHz	20pF	20pF
		6.0 MHz	30pF	30pF
	HXT2 (6~12MHz)	6.0 MHz	30pF	30pF
		8.0 MHz	20pF	20pF
		10.0 MHz	30pF	30pF
		12.0 MHz	30pF	30pF
	HXT1 (12~20 MHz)	12.0 MHz	30pF	30pF
		16.0 MHz	20pF	20pF
20.0 MHz		15pF	15pF	

### 6.7.3 外部RC振荡器模式

对于一些不需要精确计时的应用中，RC振荡器(图6-15)提供了一种节省成本的振荡方案。然而，应注意的是RC振荡器的频率会受供电电压、电阻(Rext)、电容(Cext)甚至工作温度的影响。另外，因为生产过程的差异，一个器件与另外一个器件的频率也会存在细微的差别。

为了维持在稳定的系统频率，Cext值应不低于20 pF，Rext值不高于1 MΩ。如果它们不在此范围内，系统频率则很容易受噪声、湿度和漏电流的影响。

在RC振荡模式中，Rext值越小，其振荡频率越快。相反，对一个非常小的Rext值，例如1 KΩ，振荡器将变得不稳定，因为NMOS不能及时地释放电容电荷。

基于以上原因，在使用ERC时必须时刻牢记供电电压、工作温度、RC振荡器的元件特性、封装类型、PCB制板等因素都会对系统频率产生影响。

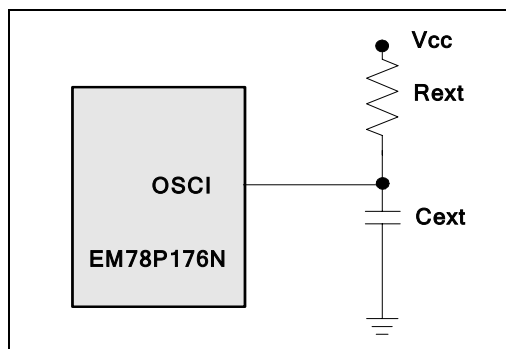


图 6-15 ERC振荡模式电路

表 6-7 RC振荡器频率

Cext	Rext	平均频率 5V, 25°C	平均频率 3V, 25°C
20 pF	3.3k	2.064 MHz	1.901 MHz
	5.1k	1.403 MHz	1.316 MHz
	10k	750kHz	719.7kHz
	100k	81.45kHz	81.33kHz
100 pF	3.3k	647.3kHz	615.1 MHz
	5.1k	430.8kHz	414.3kHz
	10k	225.8kHz	219.8kHz
	100k	23.88kHz	23.96kHz
300 pF	3.3k	256.6kHz	245.3kHz
	5.1k	169.5kHz	163.0kHz
	10k	88.53kHz	86.14kHz
	100k	9.283kHz	9.255kHz

注: 1: 在DIP封装类型下量测  
 2: 仅作为设计参考  
 3: 频率偏移率为± 30%

#### 6.7.4 内部RC振荡模式

EM78P176N 提供有一个通用内部RC模式，其默认频率值为4MHz. 内部RC振荡模式具有其它频率值(1MHz, 8MHz 和16MHz)，它们可通过设置代码选项(Word 1)RCM1和RCM0选择. 所有这四个主频都可通过编程代码选项位C4~C0进行校准。下表描述了EM78P176N IRC在受电压，温度和制程影响下的偏移率。

表 6-8 内部频率偏移率(Ta=25°C, VDD=5 V± 5%, VSS=0V)

内部 RC	偏移率			
	温度 (-40°C~85°C)	电压 (2.2V~5.5V)	制程	总计
4 MHz	± 1%	± 3% (2.1~5.5V)	± 2%	± 6%
16 MHz	± 1%	± 1% (4.0~5.5V)	± 2%	± 4%
8 MHz	± 1%	± 2% (3.0~5.5V)	± 2%	± 5%
1 MHz	± 1%	± 3% (2.1~5.5V)	± 2%	± 6%

注意：以上表格数据为理论值，仅用于参考。并且其取决于制程

## 6.8 代码选项寄存器

EM78P176N拥有3个代码选项字，它们不属于普通程序存储，程序执行时不能被存取。

- 代码选项寄存器与客户ID寄存器分配：

Word 0	Word 1	Word 2
Bit 12~Bit 0	Bit 12~Bit 0	Bit 12~Bit 0

### 6.8.1 代码选项寄存器(Word 0)

Word 0											
Bit	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bits 2~0
助记符	RESETEN	ENWDT	CLKS	LVR1	LVR0	-	-	-	NRHL	NRE	Protect
1	禁止	禁止	4个指令周期	高	高	-	-	-	32/fc	使能	禁止
0	使能	使能	2个指令周期	低	低	-	-	-	8/fc	禁止	使能

**Bit 12(RESETEN):** 复位引脚P71使能位

0: /RESET 使能

1: /RESET 禁止

**Bit 11 (ENWDT):** 看门狗定时器使能位

0: 使能

1: 禁止

**Bit 10 (CLKS):** 指令周期选项位

0: 2个指令周期

1: 4个指令周期

参考指令集章节

**Bit 9~8 (LVR1~LVR0):** 低电压复位控制位

LVR1, LVR0	VDD Reset Level	VDD Release Level
11	NA (上电复位) (默认)	
10	2.7V	2.9V
01	3.5V	3.7V
00	4.0V	4.0V

**Bit7 ~ Bit 5:** 保留位，置为1

**Bit 4 (NRHL):** 高低脉冲噪声抑制位，INT引脚下降沿触发

0: 脉冲宽度  $\geq 8/f_c$  [s]时认为是信号

1: 脉冲宽度  $\geq 32/f_c$  [s]时认为是信号 (默认)

**Bit 3 (NRE):** 噪声抑制使能位(取决于 EM78P176N). INT 引脚下降沿触发

0: 禁止噪声抑制

1: 使能噪声抑制 (默认)，但在低晶体振荡模式下(LXT2)，噪声抑制电路禁止。

**Bit 2 ~ Bit 0 (PR2 ~ PR0):** 保护位，保护类型如下:

保护位	类型
0	使能
1	禁止(默认)

### 6.8.2 代码选项寄存器(Word 1)

Word 1													
Bit	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
助记符	HLP	C4	C3	C2	C1	C0	RCM1	RCM0	OSC3	OSC2	OSC1	OSC0	RCOUT
1	高	高	高	高	高	高	高	高	高	高	高	高	系统时钟
0	低	低	低	低	低	低	低	低	低	低	低	低	开漏

**Bits 12 (HLP):** 耗电模式选项位

0: 低耗电模式，应用于频率小于等于400kHz时

1: 高耗电模式，应用于频率大于400kHz时

**Bit 11~7(C4 ~ C0):** IRC频率校准位，始终置为1(自动校准)

**Bit 6 ~ Bit 5 (RCM1,RCM0):** IRC频率选择位

RCM 1	RCM 0	*Frequency (MHz)
1	1	4
1	0	16
0	1	8
0	0	1

**Bit 4~1 (OSC3 ~ OSC0): 晶体振荡模式选择位**

振荡模式	OSC3	OSC2	OSC1	OSC0
ERC <sup>1</sup> (外部 RC 振荡模式); P70/RCOUT 作为 P70	0	0	0	0
ERC <sup>1</sup> (外部 RC 振荡模式); P70/RCOUT 作为 RCOUT	0	0	0	1
IRC <sup>2</sup> (内部 RC 振荡模式); P70/RCOUT 作为 P70	0	0	1	0
IRC <sup>2</sup> (内部 RC 振荡模式); P70/RCOUT 作为 RCOUT	0	0	1	1
LXT1 <sup>3</sup> (LXT1 模式的频率范围为 1MHz~100kHz)	0	1	0	0
HXT1 <sup>3</sup> (HXT 模式的频率范围为 20 MHz~12 MHz)	0	1	0	1
LXT2 <sup>3</sup> (LXT2 模式的频率范围为 32.768kHz)	0	1	1	0
HXT2 <sup>3</sup> (HXT2 模式的频率范围为 12 MHz~6 MHz)	0	1	1	1
XT (XT 模式的频率范围为 6 MHz~1 MHz) (默认)	1	1	1	1

注 1. ERC模式下，ERCin作为振荡器引脚.RCOUT/P70由代码选项Word1的Bit4~Bit1定义  
 2. IRC模式下，P55为正常I/O口。RCOUT/P70由代码选项Word1的Bit4~Bit1定义。  
 3. LXT1，LXT2，HXT1，HXT2和XT模式下，OSCI和OSCO被用作振荡器引脚。这些引脚不可以再用作普通I/O口。.

**Bit 0 (RCOUT): IRC或ERC模式下RCOUT引脚功能选择位**

- 0: RCOUT引脚开漏
- 1: RCOUT引脚输出系统时钟 (Default)

**6.8.3 用户 ID 寄存器(Word 2)**

Word 2													
Bit	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
助记符	-	SFS	TYPE	ID9	ID8	ID7	ID6	ID5	ID4	ID3	ID2	ID1	ID0
1	-	16K	20 PIN	高	高	高	高	高	高	高	高	高	高
0	-	128K	18 PIN	低	低	低	低	低	低	低	低	低	低

**Bit 12:** 保留位，置为1

**Bit 11:** 省电模式副频选择位

- 0: 128kHz
- 1: 16kHz (默认)

**Bit 10 (TYPE): EM78P176N类型选择**

Type	MCU 类型
0	EM78P176N-18Pin
1	EM78P176N-20Pin (默认)

**Bits 3~0:** 用户ID代码

**6.9 上电相关问题**

在供电电压未达到稳定状态下，任何微控制器都不能保证正常工作。客户应用时，关闭电源，电压需要降低到1.8V且持续10us才能再次打开。这样EM78P176N才可以正常复位和运作。外部复位电路正常的工作需要Vdd上升时间足够快（50 ms或更少）。然而，在要求严格的应用中，需要增加额外器件以辅助解决上电问题。



## 6.10 外部上电复位电路

图6-16所示电路是利用外部RC电路产生复位脉冲的电路。脉冲宽度(时间常数)应该足够长以使V<sub>DD</sub>达到最低工作电压。此电路用在供电电压上升很慢的情况。由于/RESET引脚的漏电流大约为±5μA，因此建议R值不要大于40 KΩ。此时，/RESET引脚电压保持在0.2V以下。二极管(D)在掉电时作为短路回路。

电容C将快速充分放电。限流电阻R<sub>in</sub>可防止高电流或ESD（静电放电）灌入/RESET引脚。

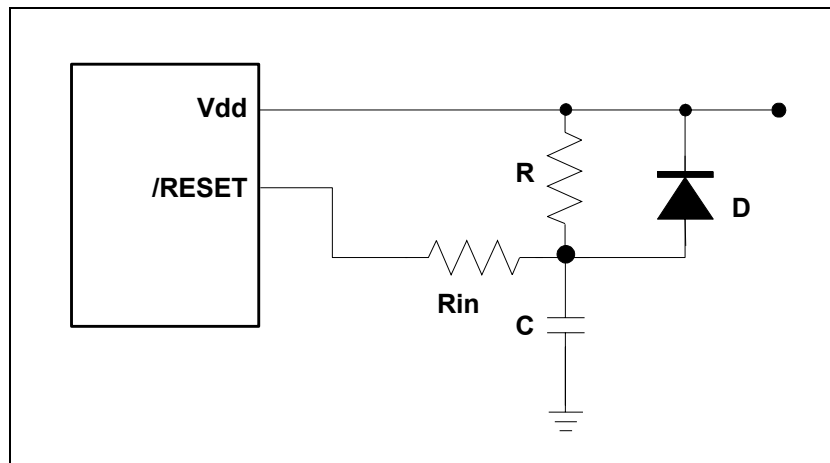


图 6-16 外部上电复位电路

## 6.11 残留电压保护

当更换电池时，单片机的电源V<sub>DD</sub>断开，但仍然存在残留电压。残留电压可能小于最低工作电压，但不为零。这种情况下可能导致不良复位。图 6-17 和图 6-18给出了如何防止残留电压的保护电路。

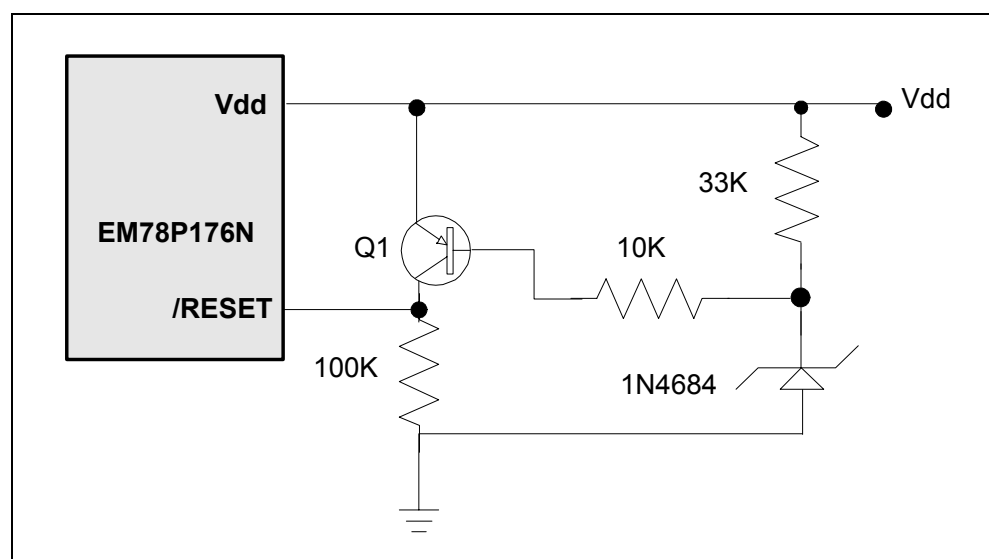


图 6-17 残留电压保护电路1

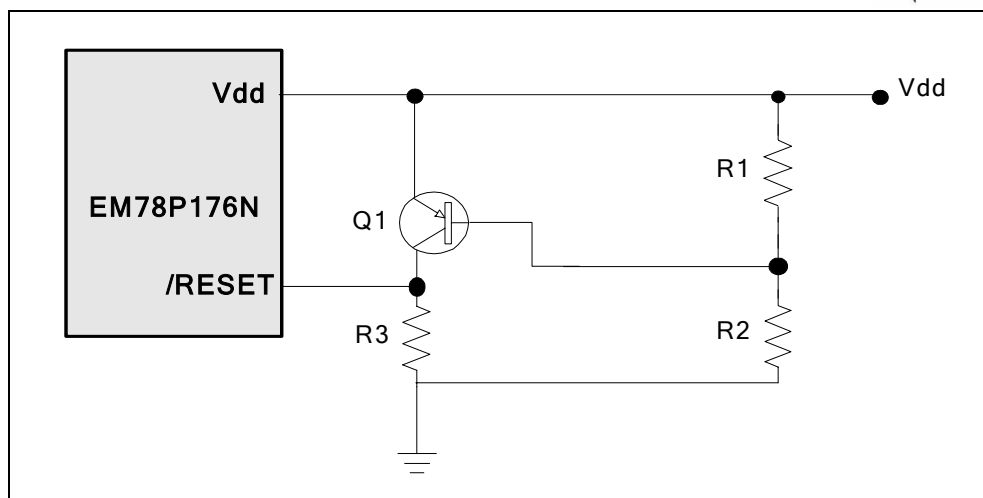


图 6-18 残留电压保护电路2

**注意**  
图 6-17 and 图 6-18 的设计要保证/RESET引脚的电压大于 $V_{IH}(min)$

## 6.12 LVD (低电压检测)

在供电电源不稳定的情况下，像外部电源噪声串扰或EMS测试条件下，会使电源剧烈振荡。在VDD未稳定时，VDD可能低于工作电压。当系统电压，VDD低于工作电压，IC内核自动保持所有寄存器状态。

### 6.12.1 低电压复位(LVR)

LVR 属性由Word0 Bits9,8设定，详细操作如下

Word 0										
Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2 ~ Bit 0
RESETEN	ENWDT	CLKS	LVR1	LVR0	-	-	-	NRHL	NRE	Protect

Bits 9 ~ 8 (LVR1 ~ LVR0): 低电压复位使能位

LVR1, LVR0	VDD Reset Level	VDD Release Level
11	N/A (Power-on Reset)	
10	2.7V	2.9V
01	3.5V	3.7V
00	4.0V	4.2V

### 6.12.2 低电压检测 (LVD)

LVD 属性由Bank 0 RE和Bank 1 RE设定，详细操作如下：

**6.12.2.1 Bank 0 RE (LVD 控制寄存器)**

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
/LVD	LVDIF	-	-	-	-	-	LVDWE

**Bit 7 (/LVD):** 低电压检测状态位。该位只可读。当VDD的电压小于LVD中断电压点(由LVD1和LVD0选择)，这个位会被清0。。

**0:** 检测到低电压

**1:** 低电压未被检测到或LVD功能未被使能

**Bit 6 (LVDIF):** LVD中断标志位

LVDIF 由软件或硬件清0

**Bit 6 of Bank 0-RE:** “1”表示有中断请求，“0”表示没有中断产生。

**Bit 0 (LVDWE):** 低电压检测唤醒使能位

**0:** 禁止低电压检测唤醒。

**1:** 使能低电压检测唤醒。

当低电压检测用于进入中断向量或使IC从保持低电压检测运行的休眠/空闲模式唤醒，LVDWE位必须设置为“使能”

**6.12.2.2 Bank 1 RE (LVD 中断和唤醒寄存器)**

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
LVDIE	LVDEN	LVD1	LVD0	-	-	-	EXWE

**注意**

- BANK1-RE <7> 寄存器可读写
- 个别中断通过设BANK1-RE<7> 相关的控制位为 "1." 将其使能"
- 总中断由ENI指令使能，由DISI指令禁止参考章节6-10(中断输入电路) 章节6.6 (中断)。

**Bit 7 (LVDIE):** LVD中断使能位

**0:** LVD中断禁止

**1:** LVD中断使能

当在检测到低电压时要进入到中断向量或进入下一条指令，需要使能该位

**Bit 6 (LVDEN):** 低电压检测使能位

**0:** 禁止LVD

**1:** 使能LVD

Bits 5 ~ 4 (LVD1 ~ LVD0): 低电压电平检测位

LVDEN	LVD1, LVD0	LVD 电压中断电平	/LVD
1	11	Vdd ≤ 2.2V	0
		Vdd > 2.2V	1
1	10	Vdd ≤ 3.3V	0
		Vdd > 3.3V	1
1	01	Vdd ≤ 4.0V	0
		Vdd > 4.0V	1
1	00	Vdd ≤ 4.5V	0
		Vdd > 4.5V	1
0	××	NA	1

**注意**

当电压变化并降到LVD电压中断电平时，LVD中断就会产生

### 6.12.3 步骤

启动LVD功能需要遵循如下步骤：

1. 设置寄存器Bank1-RE(LVDCR)上的两位 (LVD1, LVD0)以定义LVD的电平
2. 如需要用到唤醒功能则设置LVDWE
3. 如需要用到中断功能则设置LVDIE
4. 如用到中断功能则写“ENI”指令.
5. 置LVDEN 位为“1”
6. 写“SLEP”指令或查询/LVD位
7. 当中断发生时清除中断标志位(LVDIF)

**注意**

- 内部LVD模块由内部电路构成。当设置LVDEN位使能LVD模块，耗电流增大到约为5uA
- 在休眠模式，LVD模块将保持运行。如果设备电压缓缓下降并跨过检测点。LVDIF位将被置位并且设备将会从休眠模式唤醒。LVD中断标志位保持置位状态并具有高优先级。
- 当产生系统复位，LVD标志将被清除

下图显示了LVD模块检测外部电压的情况

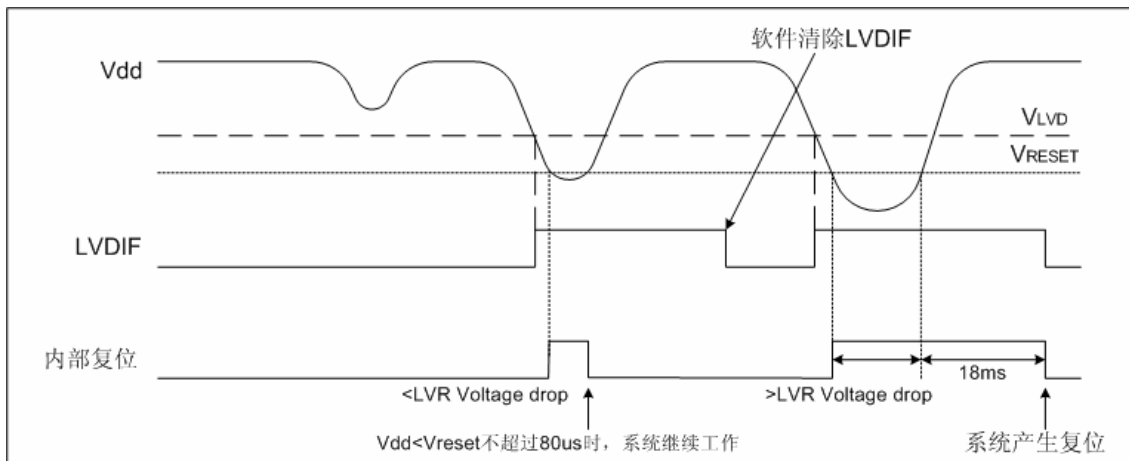


图6-19 LVD/LVR检测外部电压波形图

- 当 Vdd 下降但高于 VLVD，LVDIF 保持在“0”
- 当 Vdd 下降到低于 VLVD，LVDIF 置“1”。如果使能全局 ENI 中断，LVDIF 将被置“1”，下一条指令将跳转到中断向量。LVD 中断标志将由软件清“0”
- 当 Vdd 低于 VRESET 并小于 80us，系统将保持所有寄存器状态并且系统将暂停但振荡仍在振荡
- 当 Vdd 低于 VRESET 并大于 80us，系统将产生复位。

参考章节 6.5.1，复位的详尽说明。

## 6.13 指令集

指令集里的每条指令均是13位字节，1条指令分为1个操作码和1个或多个操作数。一般情况下，除指令的执行改变了程序计数器的值("MOV R2,A", "ADD R2,A")或对R2进行算术或逻辑操作(例如："SUB R2,A", "BS (C) R2,6", "CLR R2", ...)需要2个指令周期外，其它所有指令的执行周期都是1个指令周期（1个指令周期含2个振荡周期）。

如果由于某些因素，规格里设定指令周期（1个指令周期含2个振荡周期）不适合实际应用，试对指令作如下修改：

- (A) 将指令改成由4个振荡周期组成。
- (B) "JMP", "CALL", "RET", "RETL", "RETI"指令执行1个指令周期，条件跳转指令("JBS", "JBC", "JZ", "JZA", "DJZ", "DJZA")条件为真时执行2个指令周期。对程序计数器进行写操作的指令也执行2个指令周期。

选项 (A)由代码选项寄存器的CLK位选择。当CLK为低时,1条指令周期为2个时钟周期,等CLK为高时1条指令周期为4个时钟周期。

此外，指令集还具有如下特性：

- (1) 任何寄存器的每个位都可被置1、清零或直接测试。
- (2) I/O寄存器可被当作通用寄存器。也就是说，相同的指令可对I/O寄存器操作。

惯例:

R =表示一个寄存器指示符，用来指定指令操作哪个寄存器（包括操作寄存器和通用寄存器）。

**b** = 表示一个位指示符，指定位于R寄存器中并会影响操作的位。

**k** = 代表一个8位或10位常数或立即数。

二进制指令	十六进制	助记符	操作	受影响标志位
0 0000 0000 0000	0000	NOP	空操作	无
0 0000 0000 0001	0001	DAA	A 累加器十进制调整	C
0 0000 0000 0010	0002	CONTW	A → CONT	无
0 0000 0000 0011	0003	SLEP	0 → WDT, 停止振荡	T, P
0 0000 0000 0100	0004	WDTC	0 → WDT	T, P
0 0000 0000 rrrr	000r	IOW R	A → IOCR	无 <sup>1</sup>
0 0000 0001 0000	0010	ENI	使能中断	无
0 0000 0001 0001	0011	DISI	禁止中断	无
0 0000 0001 0010	0012	RET	[栈顶] → PC	无
0 0000 0001 0011	0013	RETI	[栈顶] → PC, 使能中断	无
0 0000 0001 0100	0014	CONTR	CONT → A	无
0 0000 0001 rrrr	001r	IOR R	IOCR → A	无 <sup>1</sup>
0 0000 01rr rrrr	00rr	MOV R,A	A → R	无
0 0000 1000 0000	0080	CLRA	0 → A	Z
0 0000 11rr rrrr	00rr	CLR R	0 → R	Z
0 0001 00rr rrrr	01rr	SUB A,R	R-A → A	Z, C, DC
0 0001 01rr rrrr	01rr	SUB R,A	R-A → R	Z, C, DC
0 0001 10rr rrrr	01rr	DECA R	R-1 → A	Z
0 0001 11rr rrrr	01rr	DEC R	R-1 → R	Z
0 0010 00rr rrrr	02rr	OR A,R	A ∨ R → A	Z
0 0010 01rr rrrr	02rr	OR R,A	A ∨ R → R	Z
0 0010 10rr rrrr	02rr	AND A,R	A & R → A	Z
0 0010 11rr rrrr	02rr	AND R,A	A & R → R	Z
0 0011 00rr rrrr	03rr	XOR A,R	A ⊕ R → A	Z
0 0011 01rr rrrr	03rr	XOR R,A	A ⊕ R → R	Z
0 0011 10rr rrrr	03rr	ADD A,R	A + R → A	Z, C, DC
0 0011 11rr rrrr	03rr	ADD R,A	A + R → R	Z, C, DC
0 0100 00rr rrrr	04rr	MOV A,R	R → A	Z
0 0100 01rr rrrr	04rr	MOV R,R	R → R	Z
0 0100 10rr rrrr	04rr	COMA R	/R → A	Z
0 0100 11rr rrrr	04rr	COM R	/R → R	Z
0 0101 00rr rrrr	05rr	INCA R	R+1 → A	Z
0 0101 01rr rrrr	05rr	INC R	R+1 → R	Z
0 0101 10rr rrrr	05rr	DJZA R	R-1 → A, 0 跳转	无
0 0101 11rr rrrr	05rr	DJZ R	R-1 → R, 0 跳转	无
0 0110 00rr rrrr	06rr	RRCA R	R(n) → A(n-1), R(0) → C, C → A(7)	C
0 0110 01rr rrrr	06rr	RRC R	R(n) → R(n-1), R(0) → C, C → R(7)	C
0 0110 10rr rrrr	06rr	RLCA R	R(n) → A(n+1), R(7) → C, C → A(0)	C

二进制指令	十六进制	助记符	操作	受影响标志位
0 0110 11rr rrrr	06rr	RLC R	$R(n) \rightarrow R(n+1)$ , $R(7) \rightarrow C$ , $C \rightarrow R(0)$	C
0 0111 00rr rrrr	07rr	SWAPA R	$R(0-3) \rightarrow A(4-7)$ , $R(4-7) \rightarrow A(0-3)$	无
0 0111 01rr rrrr	07rr	SWAP R	$R(0-3) \leftrightarrow R(4-7)$	无
0 0111 10rr rrrr	07rr	JZA R	$R+1 \rightarrow A$ , 0 跳转	无
0 0111 11rr rrrr	07rr	JZ R	$R+1 \rightarrow R$ , 0 跳转	无
0 100b bbrr rrrr	0xxx	BC R,b	$0 \rightarrow R(b)$	无 <sup>2</sup>
0 101b bbrr rrrr	0xxx	BS R,b	$1 \rightarrow R(b)$	无 <sup>3</sup>
0 110b bbrr rrrr	0xxx	JBC R,b	if $R(b)=0$ , 跳转	无
0 111b bbrr rrrr	0xxx	JBS R,b	if $R(b)=1$ , 跳转	无
1 00kk kkkk kkkk	1kkk	CALL k	$PC+1 \rightarrow [SP]$ , (Page, k) $\rightarrow PC$	无
1 01kk kkkk kkkk	1kkk	JMP k	(Page, k) $\rightarrow PC$	无
1 1000 kkkk kkkk	18kk	MOV A,k	$k \rightarrow A$	无
1 1001 kkkk kkkk	19kk	OR A,k	$A \vee k \rightarrow A$	Z
1 1010 kkkk kkkk	1Akk	AND A,k	$A \& k \rightarrow A$	Z
1 1011 kkkk kkkk	1Bkk	XOR A,k	$A \oplus k \rightarrow A$	Z
1 1100 kkkk kkkk	1Ckk	RETL k	$k \rightarrow A$ , [栈顶] $\rightarrow PC$	无
1 1101 kkkk kkkk	1Dkk	SUB A,k	$k-A \rightarrow A$	Z, C, DC
1 1111 kkkk kkkk	1Fkk	ADD A,k	$k+A \rightarrow A$	Z, C, DC
1 1110 1001 kkkk	1E9k	BANK k	$K \rightarrow R4(7:6)$	无
1 1110 1010 kkkk	1EAK	LCALL k	下一指令: k kkkk kkkk kkkk $PC+1 \rightarrow [SP]$ , $k \rightarrow PC4$	无
1 1110 1011 kkkk	1EBK	LJMP k	下一指令: k kkkk kkkk kkkk $k \rightarrow PC4$	无
1 1110 11rr rrrr	1Err	TBRD R	如果 Bank 3 $R6.7=0$ , 机器码 (7:0) $\rightarrow R$ 否则 机器码(12:8) $\rightarrow$ $R(4:0)$ , $R(7:5)=(0,0,0)$	无

注: <sup>1</sup> 该指令只适用于IOC5~IOC6, IOCB ~ IOCF。

<sup>2</sup> 该指令不建议用于对中断状态寄存器的操作。

<sup>3</sup> 该指令不能操作中断状态寄存器。

## 7 绝对最大值

### ■ EM78P176N

项目	范围		
工作温度	-40°C	至	85°C
存储温度	-65°C	至	150°C
输入电压	Vss-0.3V	至	Vdd+0.5V
输出电压	Vss-0.3V	至	Vdd+0.5V
工作电压	2.1V	至	5.5V
工作频率	DC	至	20MHz*

注: 这些参数是理论值, 未经过测试。

## 8 电气特性

### 8.1 DC 电气特性

(Ta=25°C, VDD=5.0V±5%, VSS=0V)

符号	参数	条件	最小值	典型值	最大值	单位
Fxt	晶振: VDD 到 2.1V	指令周期为 2 个时钟周期	DC	-	4	MHz
	晶振: VDD 到 3V	指令周期为 2 个时钟周期	DC	-	20	MHz
	晶振: VDD 到 5V	指令周期为 2 个时钟周期	DC	-	20	MHz
ERC	ERC: VDD 到 5V	R: 5.1KΩ, C: 100 pF	F±30%	940	F±30%	kHz
IIL	输入引脚输入漏电流	VIN = VDD, VSS	-	-	±1	μA
VIH1	输入高电压 (VDD=5V)	端口 5, 6, 7	2.0	-	-	V
VIL1	输入低电压 (VDD=5V)	端口 5, 6, 7,	-	-	0.8	V
VIHT1	输入高临界电压 (VDD=5V)	/RESET, TCC	2.0	-	-	V
VILT1	输入低临界电压 (VDD=5V)	/RESET, TCC	-	-	0.8	V
VIHX1	时钟输入高电压	OSCI 在晶振模式	2.5	-	-	V
VILX1	时钟输入低电压	OSCI 在晶振模式	-	-	1.0	V
VIH2	输入高电压 (VDD=5V)	端口 5, 6, 7	1.5	-	-	V
VIL2	输入低电压 (VDD=5V)	端口 5, 6, 7,	-	-	0.4	V
VIHT2	输入高临界电压 (VDD=3V)	/RESET, TCC	1.5	-	-	v
VILT2	输入低临界电压 (VDD=3V)	/RESET, TCC	-	-	0.4	v
VIHX2	时钟输入高电压(VDD=3V)	OSCI 在晶振模式	1.5	-	-	v
VILX2	时钟输入低电压(VDD=3V)	OSCI 在晶振模式	-	-	0.6	v
VOH1	输出高电压 (端口 5, 6, 7)	IOH = 12mA	2.4	-	-	V
VOL1	输出低电压 (P50~P54, P56~P57, Port6,)	IOL = 12mA	-	-	0.4	V
VOL2	输出低电压(P70, P55)	IOL=16mA	-	-	0.4	V
VOL3	输出低电压(P71)	IOL=20mA	-	-	0.4	V



符号	参数	条件	最小值	典型值	最大值	单位
IPH	上拉电流	上拉激活, 输入引脚接 VSS	-	70	-	μA
IPD	下拉电流	下拉激活, 输入引脚接 Vdd	-	30	-	μA
ISB1	掉电电流	所有的输入引脚和 I/O 引脚 接 VDD, 输出引脚悬空 WDT 禁止	-	-	1	μA
ISB2	掉电电流	所有的输入引脚和 I/O 引脚 接 VDD, 输出引脚悬空 WDT 使能	-	-	10	μA
ICC1	2 个时钟周期下的工作供电电流	/RESET= '高', Fosc=32kHz (晶体类型), 输出引脚悬空, WDT 禁止	-	15	20	μA
ICC2	2 个时钟周期下的工作供电电流	/RESET= '高', Fosc=32kHz (晶体类型), 输出引脚悬空, WDT 使能	-	15	25	μA
ICC3	2 个时钟周期下的工作供电电流	/RESET= '高', Fosc=4MHz (晶体类型), 输出引脚悬空, WDT 使能	-	-	1.5	mA
ICC4	2 个时钟周期下的工作供电电流	/RESET= '高', Fosc=10MHz (晶体类型), 输出引脚悬空, WDT 使能	-	-	2.8	mA

**注意**

以上参数均为理论值，未经测试。

■ 内部 RC 电气特性 (Ta=25°C, VDD=5 V, VSS=0V)

内部 RC	偏移率				
	温度	电压	最小值	典型值	最大值
4 MHz	25°C	5V	3.92 MHz	4 MHz	4.08 MHz
16 MHz	25°C	5V	15.68 MHz	16 MHz	16.32 MHz
8 MHz	25°C	5V	7.84 MHz	8 MHz	8.16 MHz
1 MHz	25°C	5V	0.98 MHz	1 MHz	1.02 MHz

■ 内部 RC 电气特性 (Ta= -40 ~ 85°C)

内部 RC	偏移率				
	温度	电压	最小值	典型值	最大值
4 MHz	-40 ~ 85°C	2.1V~5.5V	3.76 MHz	4 MHz	4.24 MHz
16 MHz	-40 ~ 85°C	4.0V~5.5V	15.36 MHz	16MHz	16.64 MHz
8 MHz	-40 ~ 85°C	3.0V~5.5V	7.60 MHz	8 MHz	8.40 MHz
1 MHz	-40 ~ 85°C	2.1V~5.5V	0.94 MHz	1 MHz	1.06 MHz

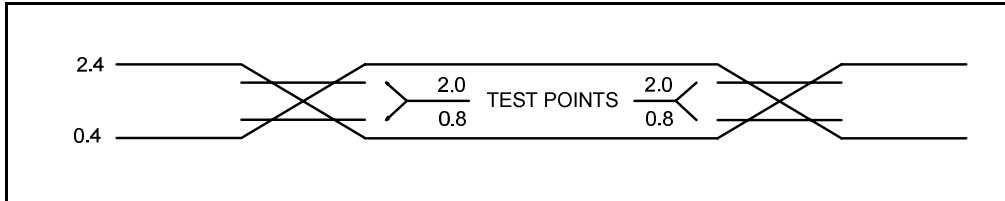
## 8.2 AC 电气特性

Ta=25°C, VDD=5V ± 5%, VSS=0V

Symbol	Parameter	Conditions	Min.	Typ.	Max.	Unit
Dclk	输入CLK 周期	–	45	50	55	%
Tins	指令周期 (CLKS="0")	Crystal type	100	–	DC	ns
		RC type	500	–	DC	ns
Ttcc	TCC输入周期	–	(Tins+20)/N	–	–	ns
Tdrh	复位锁定时间	Ta = 25°C, XTAL	16.8-30%	16.8	16.8+30%	ms
Trst	/RESET 脉冲宽度	Ta = 25°C	2000	–	–	ns
Twdt1	复位时间	Ta = 25°C	16.8-30%	16.8	16.8+30%	ms
Tset	输入设置时间	–	–	0	–	ns
Thold	输入锁定时间	–	–	20	–	ns
Tdelay	输出延时时间	Cload=20pF	–	50	–	ns

## 9 时序图

交流测试输入输出波形图



注：交流测试：输入驱动在2.4V为逻辑“1”0.4V为逻辑“0”。

时序测试在2.0V为逻辑“1”，0.8V为逻辑“0”的模式。

图 9-1a 交流测试 输入/输出波形时序图

复位时序 (CLK = "0")

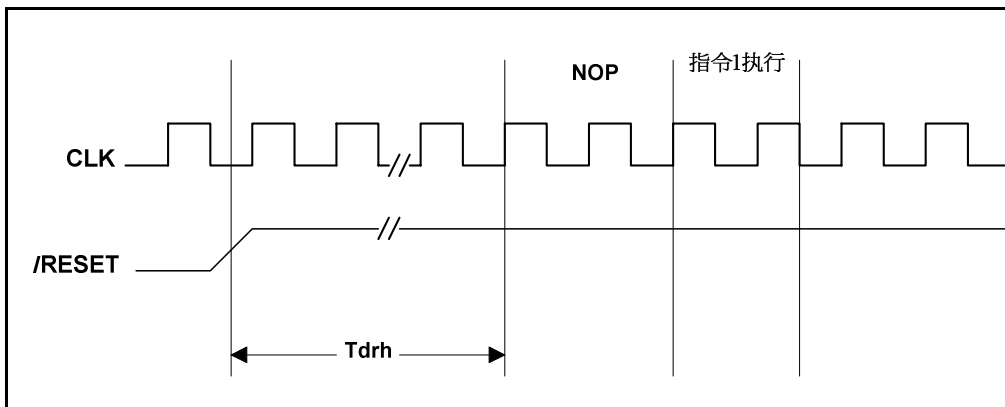


图 9-1b 复位时序图

TCC 输入时序图 (CLKS = "0")

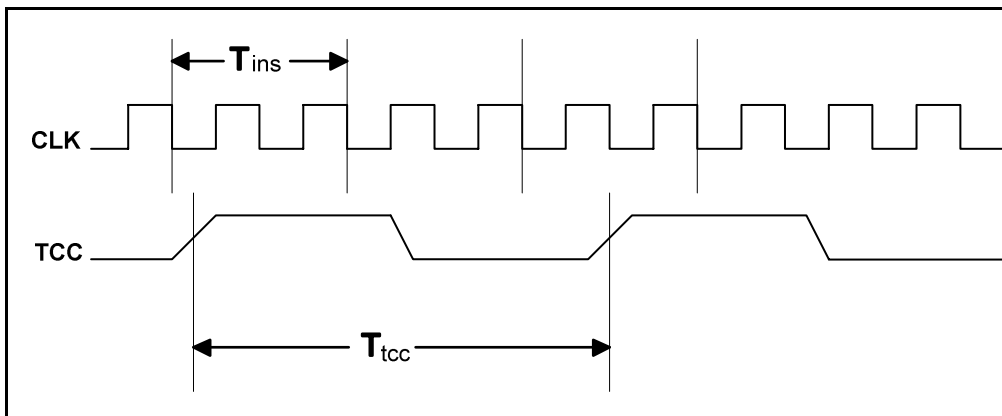


图9-1c TCC 输入时序图

## 附录

### A 封装类型

MCU	封装类型	引脚数	封装尺寸
EM78P176NSS20J/S	SSOP	20	209 mil
EM78P176NSO20J/S	SOP	20	300 mil
EM78P176ND18J/S	DIP	18	300 mil
EM78P176NSO18J/S	SOP	18	300 mil
EM78P176NJSS20J	SSOP	20	209 mil

绿色产品不包含有害物质

符合Sony SS-00259 第三版本标准

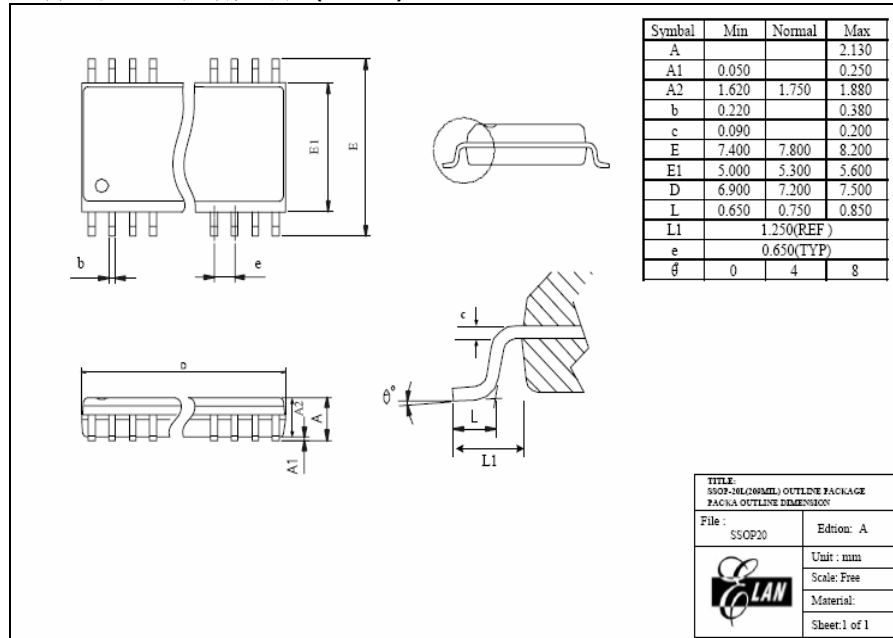
Pb 含量小于 100ppm

Pb 含量符合 Sony 规格说明

项目	EM78P176N
电镀类型	纯锡
成份(%)	Sn:100%
熔点(°C)	232°C
电阻率( $\mu\Omega$ cm)	11.4
硬度(hv)	8~10
伸长 (%)	>50%

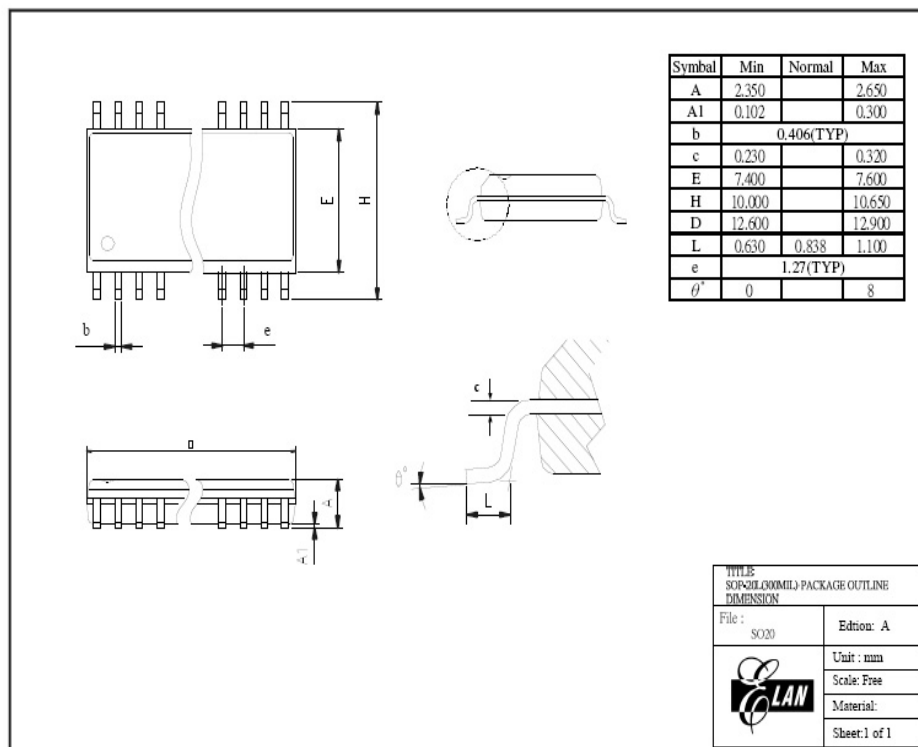
## B 封装相关信息

### ■ 20引脚收缩型小外形封装 (SSOP) — 209 mil



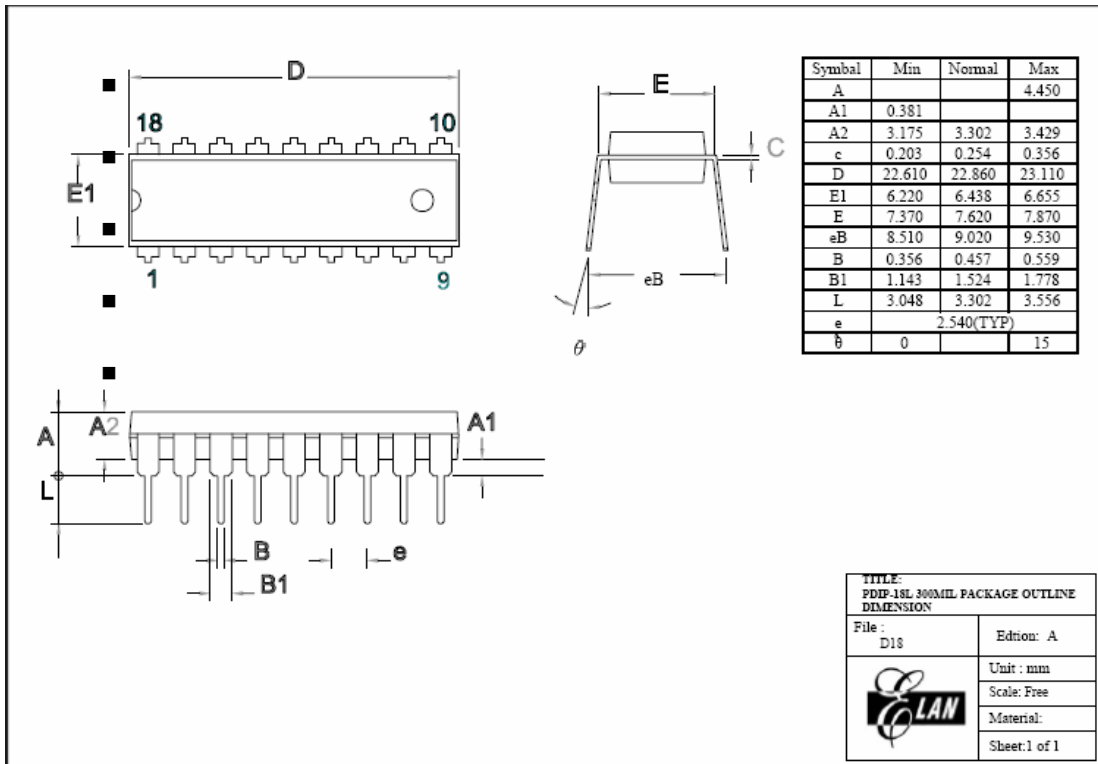
图B-1a EM78P176N 20引脚 SSOP 封装形式

### ■ 20引脚小外形封装 (SOP) — 300 mil



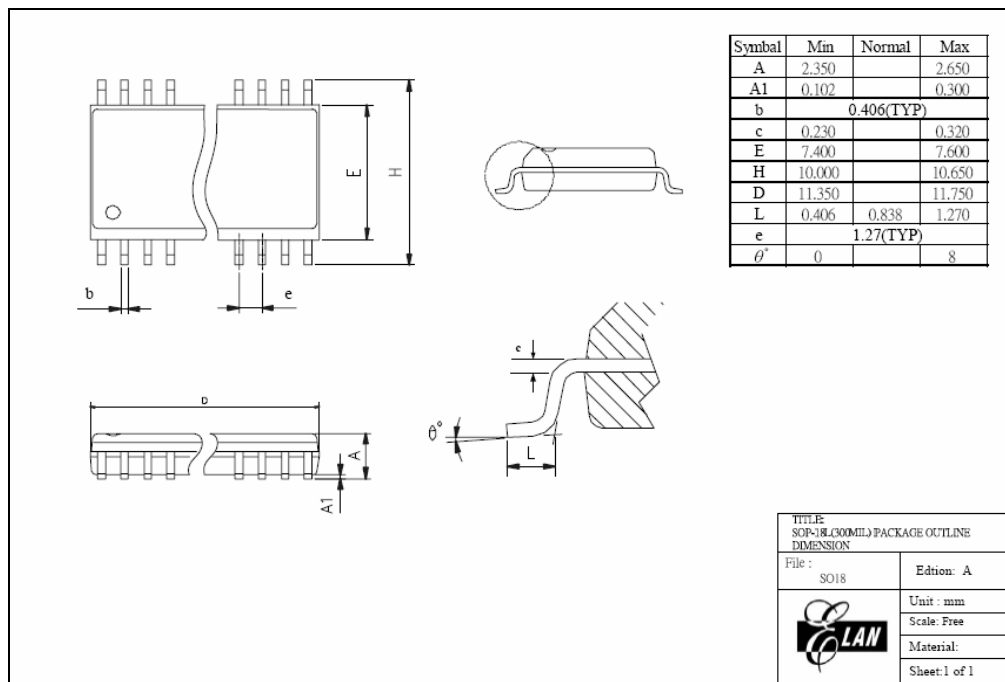
图B-1b EM78P176N 20引脚 封装形式

■ 18引脚塑封双列直插式封装 — 300 mil



图B-1c EM78P176N 18引脚 DIP封装形式

■ 18引脚小外形封装 (SOP) — 300 mil



图B-1d EM78P176N 18引脚 SOP封装形式

## C 品质保证和可靠性

测试类别	测试条件	备注
可焊性	焊料温度=245 ± 5°C, 使用松香在上面停留 5 秒	-
前提条件	步骤 1: TCT, 65°C (15mins)~150°C (15mins), 10 个循环	使用于 SMD 封装的 IC (如 SOP, QFP, SOJ, 等)
	步骤 2: 在 125°C 烤, TD (持久性)=24 hrs	
	步骤 3: 放置在 30°C /60% , TD (持久性)=192 hrs	
	步骤 4: IR 变化 3 次 (Pkg 厚度 ≥ 2.5mm 或 Pkg 体积 ≥ 350mm <sup>3</sup> ----225 ± 5°C) (Pkg 厚度 ≤ 2.5mm 或 Pkg 体积 ≤ 350mm <sup>3</sup> ----240 ± 5°C )	
温度周期测试	-65° (15 分钟)~150°C (15 分钟), 200 次	-
高压锅测试	TA =121°C, RH=100%, 压力=2 atm, TD (持久性) = 96 hrs	-
高温 /高湿测试	TA=85°C , RH=85% , TD (持久性)=168 , 500 hrs	-
高温保存期	TA=150°C, TD (持久性)=500, 1000 hrs	-
高温工作寿命	TA=125°C, VCC=最大工作电压, TD (持久性) =168, 500, 1000 hrs	-
Latch-up	TA=25°C, VCC=最大工作电压, 800mA/40V	-
ESD (HBM)	TA=25°C, ≥   ± 4KV	IP_ND,OP_ND,IO_ND IP_NS,OP_NS,IO_NS IP_PD,OP_PD,IO_PD, IP_PS,OP_PS,IO_PS, VDD-VSS(+),VDD_VSS (-)模式
ESD (MM)	TA=25°C, ≥   ± 400V	

### C.1 地址缺陷检测

地址缺陷检测是MCU嵌入式自动防止故障危害功能的一种，检测MCU由噪声或类似造成的功能故障。无论何时MCU试图从ROM区获取一条指令，内部恢复电路将自动开始。如果检测到噪声引起地址错误，MCU重复执行程序直到噪声消除。MCU将继续执行下一条指令。