

---

# EM78P156K

8位OTP  
微控制器

## 产品规格书

版本 1.3

义隆电子股份有限公司  
2012.07

本文内容是由英文规格书翻译而  
目的是为了您的阅读更加方便。  
它无法跟随原稿的更新，文中可  
能存在翻译上的错误，请您参考  
英文规格书以获得更准确的信  
息。

---



## 商标告知:

IBM 为一个注册商标，PS/2 是 IBM 的商标之一。

Windows 是微软公司的商标。

ELAN 和 ELAN 标志  是义隆电子股份有限公司的商标。

版权所有 © 2012 义隆电子股份有限公司

## 所有权利保留

台湾印制

本规格书内容如有变动恕不另作通知。关于该规格书的准确性、适当性或者完整性，义隆电子股份有限公司不承担任何责任。义隆电子股份有限公司不承诺对本规格书之内容及信息有更新及校正之义务。本规格书的内容及信息将为符合确认之指示而变更。

在任何情况下，义隆电子股份有限公司对本规格书中的信息或内容的错误、遗漏，或者其它不准确性不承担任何责任。由于使用本规格书中的信息或内容而导致的直接，间接，特别附随的或结果的损害，义隆电子股份有限公司没有义务负责。

本规格书中提到的软件（如果有），都是依据授权或保密合约所合法提供的，并且只能在这些合约的许可条件下使用或者复制。

义隆电子股份有限公司的产品不是专门设计来应用于生命维持的用具，装置或者系统。义隆电子股份有限公司的产品不支持而且禁止在这些方面的应用。

未经义隆电子股份有限公司书面同意，任何个人或公司不得以任何形式或方式对本规格书的内容之任一部分进行复制或传输。



## 义隆电子股份有限公司

### 总公司:

地址：台湾新竹科学园区  
创新一路 12 号  
电话:+886 3 563-9977  
传真:+886 3 563-9966  
[webmaster@emc.com.tw](mailto:webmaster@emc.com.tw)  
<http://www.emc.com.tw>

### 香港分公司:

**义隆电子（香港）有限公司**  
九龙观塘巧明街 95 号世达中心 19  
楼 A 室  
电话：+852 2723-3376  
传真：+852 2723-7780

### USA:

**Elan Information  
Technology Group (USA)**  
P.O. Box 601  
Cupertino, CA 95015  
USA  
Tel: +1 408 366-8225  
Fax: +1 408 366-8225

### Korea:

**Elan Korea Electronics  
Company, Ltd.**  
301 Dong-A Building  
632 Kojan-Dong,  
Namdong-ku  
Incheon City, KOREA  
Tel: +82 32 814-7730  
Fax: +82 32 813-7730

### 深圳分公司:

**义隆电子（深圳）有限公司**  
深圳市南山区高新技术产业园南  
区高新南六道迈科龙大厦 8A  
邮编：518057  
电话：+86 755 2601-0565  
传真：+86 755 2601-0500  
[elan-sz@elan.com.cn](mailto:elan-sz@elan.com.cn)

### 上海分公司:

**义隆电子（上海）有限公司**  
地址：上海市浦东新区张江高  
科碧波路 5 号 科苑大楼 6 楼  
邮编：201203  
电话：+86 21 5080-3866  
传真：+86 21 5080-0273  
[elan-sh@elan.com.cn](mailto:elan-sh@elan.com.cn)

# 目录

1	概述 .....	1
2	产品特性.....	1
3	引脚配置.....	2
4	引脚描述.....	3
5	功能结构图 .....	4
6	功能描述.....	5
6.1	工作寄存器 .....	5
6.1.1	R0 (间址寻址寄存器) .....	5
6.1.2	R1 (定时器 / 计数器) .....	5
6.1.3	R2 (程序计数器及堆栈).....	5
6.1.4	R3 (状态寄存器).....	6
6.1.5	R4 (RAM 选择寄存器).....	7
6.1.6	R5 ~ R6 (Port 5 ~ Port 6).....	7
6.1.7	RF (中断状态寄存器) .....	7
6.1.8	R10 ~ R3F .....	7
6.2	特殊功能寄存器 .....	8
6.2.1	A (累加器) .....	8
6.2.2	CONT (控制寄存器) .....	8
6.2.3	IOC5 ~ IOC6 (I/O 端口控制寄存器) .....	9
6.2.4	IOCA (预分频计数寄存器).....	9
6.2.5	IOCB (下拉控制寄存器) .....	9
6.2.6	IOCC (漏极开路控制寄存器).....	9
6.2.7	IOCD (上拉控制寄存器) .....	10
6.2.8	IOCE (WDT 控制寄存器) .....	10
6.2.9	IOCF (中断屏蔽寄存器) .....	11
6.3	TCC/WDT 及预分频.....	12
6.4	I/O 端口 .....	13
6.5	复位和唤醒 .....	16
6.5.1	复位.....	16
6.5.2	寄存器初始值概述.....	18
6.5.3	状态寄存器的 RST, T, 和 P 的状态.....	20
6.6	中断 .....	21
6.7	振荡器.....	22
6.7.1	振荡模式 .....	22
6.7.2	晶体振荡器 / 陶瓷振荡器 (晶振) .....	23
6.7.3	外部 RC 振荡模式 .....	25
6.7.4	内部 RC 振荡模式.....	26
6.8	代码选项寄存器 .....	26

6.8.1	代码选项寄存器 (Word 0).....	26
6.8.2	代码选项寄存器 (Word 1).....	27
6.8.3	用户 ID 寄存器 (Word 2) .....	28
6.9	上电探讨 .....	28
6.10	外部上电复位电路.....	28
6.11	残存电压保护 .....	29
6.12	指令集.....	29
<b>7</b>	<b>绝对最大值范围 .....</b>	<b>32</b>
<b>8</b>	<b>电气特性.....</b>	<b>32</b>
8.1	直流电气特性.....	32
8.2	交流电气特性.....	34
8.3	器件特性.....	35
<b>9</b>	<b>时序图 .....</b>	<b>37</b>

### 附录

<b>A</b>	<b>分类及产品信息 .....</b>	<b>38</b>
<b>B</b>	<b>封装类型.....</b>	<b>39</b>
<b>C</b>	<b>封装信息.....</b>	<b>40</b>
<b>D</b>	<b>品质保证及可靠性.....</b>	<b>43</b>
D.1	地址陷阱检测.....	43

### 规格版本历史

文件版本	修订描述	日期
1.0	初版	2011/11/22
1.1	1. 添加了订单和生产信息 2. 修改了指令表格, 不是指令集。 3. 在 7.3 节添加了器件的电压和频率关系图表 4. 改进了 IC 部分序号 5. 在特性章节改进了关于 POR 和 LVR 的描述	2012/05/28
1.2	1. 改进零件序号问题 2. 增加了 10 引脚 SSOP 封装	2012/08/07

## 1 概述

EM78P156K是采用低功耗高速CMOS工艺设计开发的8位微控制器。其内部包含1024×13位一次性可编程只读存储器(OTP-ROM),它还提供一个加密位来防止用户程序被侵入,同时有3个代码选择子来满足用户需求。

由于具有一次性可编程存储器的特性, EM78P156K能够提供一种方便的途径来开发和检验用户的程序。另外,它还提供了简单和有效的程序更新,使用开发和编程工具,用户可用ELAN烧录器轻松烧录他们的程序。

## 2 产品特性

### ■ CPU 配置

- 1k×13 位片内 ROM
- 48×8 位片内寄存器(SRAM, 通用寄存器)
- 5-级堆栈用于子程序嵌套
- 5V/4MHz工作条件下电流低于1.5mA
- 3V/16kHz工作条件下电流典型值为15 μA
- 休眠模式下电流典型值为1μA

### ■ I/O端口配置

- 2组双向 I/O 端口 : P5, P6
- 12 个I/O 引脚
- 唤醒端口 : P6
- 5个可编程下拉I/O 引脚(P50 ~ P52, P60 ~ P63)
- 6个可编程上拉I/O 引脚(P60 ~ P67)
- 6个可编程漏极开路 I/O 引脚(P60 ~ P67)
- 2个可编程R-option引脚
- 外部中断: P60

### ■ 工作电压范围:

- 在0~70°C为 2.1V~5.5V (商业级)
- 在-40~85°C为 2.3V~5.5V (工业级)

### ■ 工作频率范围 (基于 2 个时钟):

- 晶振模式:
  - DC ~ 20MHz / 2clks @ 5V
  - DC ~ 8MHz / 2clks @ 3V
  - DC ~ 4MHz / 2clks @ 2.1V
- 外部RC模式:
  - DC ~ 2MHz / 2clks @ 2.1V

### • 内部RC模式:

内部 RC 频率	漂移率			
	温度 (-40~85°C)	电压	制程	总计
4 MHz	± 1%	± 3% @ 2.1~5.5V	± 2%	± 6%
16 MHz	± 1%	± 1% @ 4.0~5.5V	± 2%	± 4%
8 MHz	± 1%	± 2% @ 3.0~5.5V	± 2%	± 5%
1 MHz	± 1%	± 3% @ 2.1~5.5V	± 2%	± 6%

### ■ 外配置

- 8位可以选择时钟源、边沿触发和溢出中断的实时时钟/计数器
- 上电复位及3级可编程低电压复位  
POR: 1.8V (默认), LVR: 4.0, 3.5, 2.7V
- 可通过代码选项寄存器选择每条指令为2/4个时钟周期
- 高 EFT 抗干扰

### ■ 3个中断:

- TCC 溢出中断
- 输入状态改变中断 (从休眠模式唤醒)
- 外部中断

### ■ 特性

- 可编程的自由运行的看门狗定时器
- 省电休眠模式
- 可选择的振荡模式

### ■ 封装类型:

- 18引脚DIP 300mil : EM78P156KD18J
- 18引脚SOP 300mil : EM78P156KSO18J
- 20引脚SSOP 209mil : EM78P156KJSS20J

**注意:** 绿色产品不包含有害物质

### 3 引脚配置

(1) 18 引脚 DIP / SOP

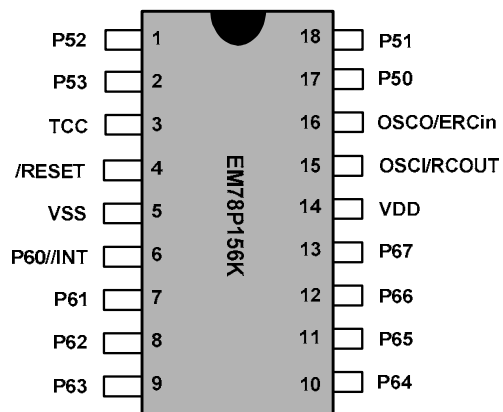


图 3-1 18 引脚 EM78P156KD18J/SO18J

(2) 20 引脚 SSOP

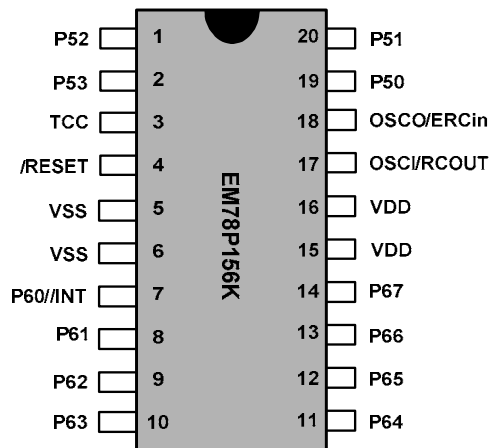


图 3-2 20 引脚 EM78P156KJSS20J

## 4 引脚描述

名称	功能	输入类型	输出类型	描述
P53	P53	ST	CMOS	双向 I/O 引脚
P52	P52	ST	CMOS	双向 I/O 引脚具有可编程下拉功能
P51	P51			
P50	P50			
P67	P67	ST	CMOS	双向 I/O 具有可编程漏极开路, 上拉及引脚状态改变唤醒功能
P66	P66			
P65	P65			
P64	P64			
P63	P63	ST	CMOS	双向 I/O 具有可编程下拉, 漏极开路, 上拉及引脚状态改变唤醒功能
P62	P62			
P61	P61			
P60//INT	P60	ST	CMOS	双向 I/O 具有可编程下拉, 漏极开路, 上拉及引脚状态改变唤醒功能
	/INT	ST	-	外部中断引脚
TCC	TCC	ST	-	实时定时时钟/计数时钟输入
/RESET	/RESET	ST	-	外部上拉复位引脚
OSCI/RCOUT	OSCI	XTAL	-	晶振 / 陶振的时钟输入端
	RCOUT	-	CMOS	内部 RC 振荡器时钟输出端 外部 RC 振荡器时钟输出端 (漏极开路)
OSCO/ERCin	OSCO	-	XTAL	晶振 / 陶振时钟输出端
	ERCin	AN	-	外部 RC 输入引脚
VDD	VDD	电源	-	电源
VSS	VSS	电源	-	地

**Legend:** ST: 施密特触发器输入

AN: 模拟引脚

CMOS: CMOS 输出

XTAL: 晶振 / 陶振引脚

## 5 功能结构图

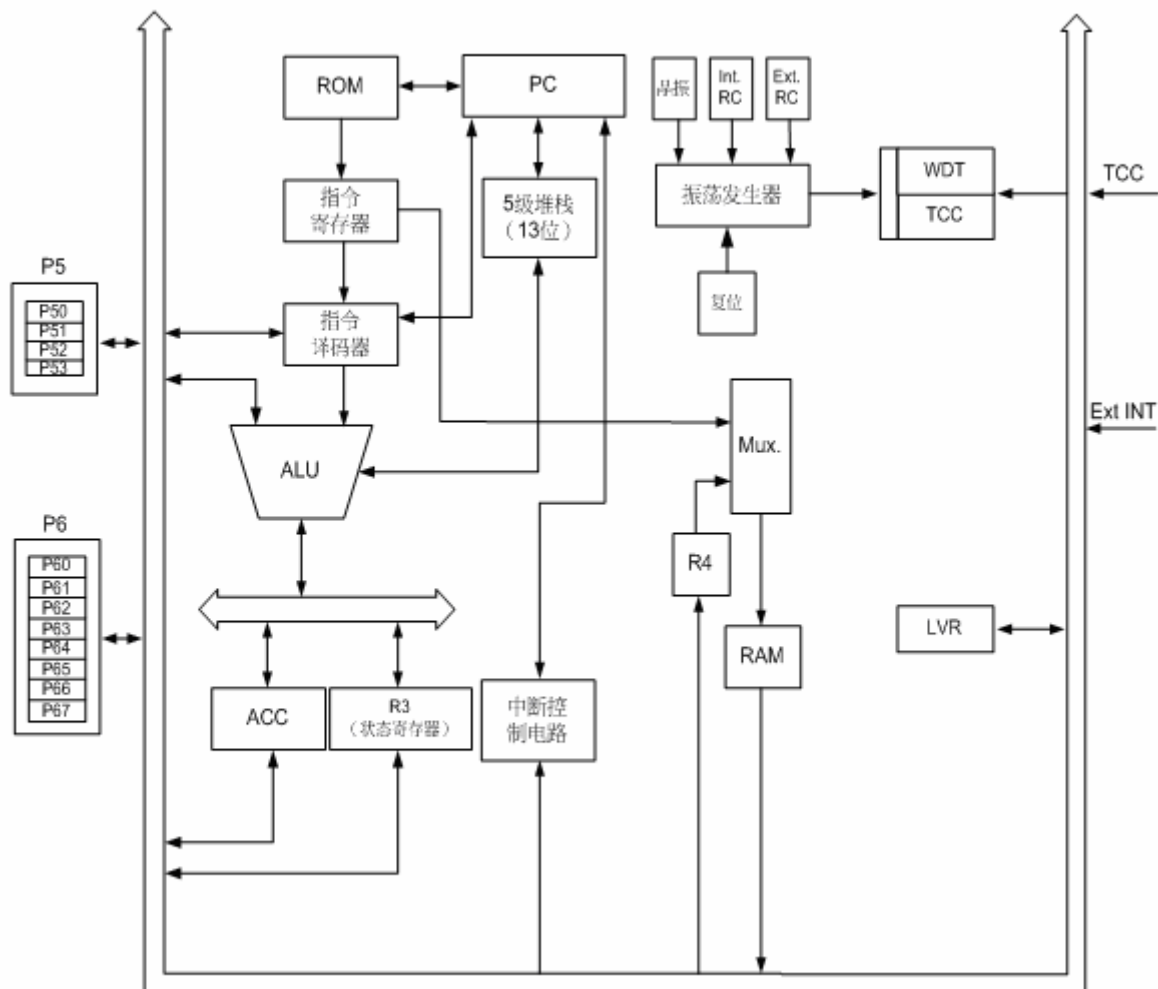


图 5-1 EM78P156K 功能结构图



## 6 功能描述

### 6.1 工作寄存器

#### 6.1.1 R0 (间址寻址寄存器)

R0 不是一个在物理寄存器空间存在的寄存器，它的主要功能是作为一个间接寻址指针。任何使用 R0 作为存取数据指针的指令，实际存取的都是 RAM 选择寄存器（R4）所指向的数据。

#### 6.1.2 R1 (定时器/计数器)

- 通过定义TE位（CONT的第四位）对来自TCC引脚的外部信号边沿R1加1，或通过指令周期加1.
- 和其他寄存器一样可读写.
- 通过PAB (CONT-3)复位定义.
- 通过PAB (CONT-3)复位将预分频分配给TCC。
- 仅当TCC寄存器被赋值后预分频计数器的内容才会被清除。

#### 6.1.3 R2 (程序计数器及堆栈)

- 取决于MCU类型, R2 及硬件堆栈是 10-位宽. 结构描述如下图。

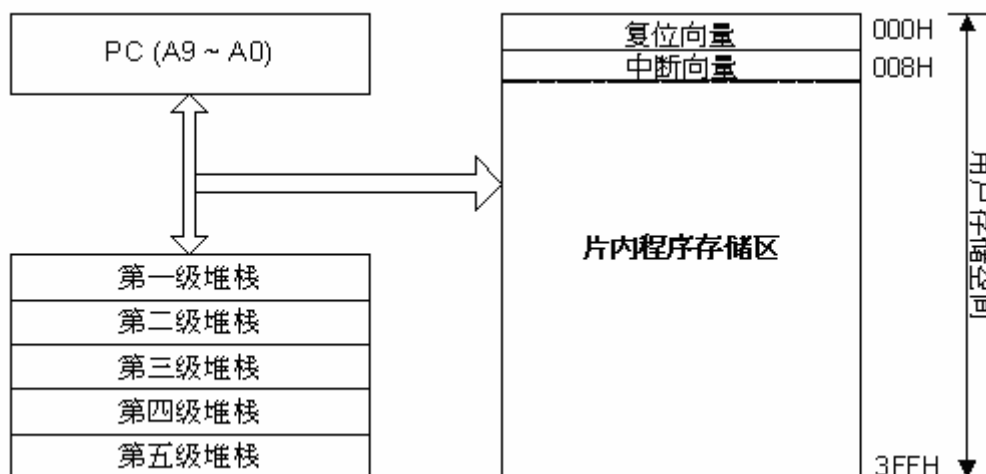


图 6-1 程序计数器结构

- 产生1024 × 13位的片内OTP ROM地址以获取对应程序指令代码. 一个程序页为1024 字长
- 当复位时R2被清 "0".
- "JMP" 指令允许直接装载程序计数器的低10位。因此，“JMP”可以在同一个页内任意跳转.

- "CALL" 指令首先装载程序计数器的低10位，然后将PC + 1值推入堆栈。因此子程序入口地址可以放在一个程序页内的任一位置。
- "RET" ("RETL k", "RETI")指令将栈顶的数据存放在PC中。
- 执行任何 (例如： "MOV R2, A", "BC R2, 6"等)对R2进行写入操作的指令PC的第九位及第十位(A8 ~ A9)都会被清除。因此，JMP被限制在程序页的前256字节内。
- 所有指令都视单周期指令 (FCLK / 2 or FCLK / 4)，除了会改变R2内容的指令，这些指令为2个周期。
- 数据存储配置如下：

地址	R 寄存器	IOC 寄存器
		CONT (控制寄存器)
00	R0 (间址寻址寄存器)	保留
01	R1 (TCC 缓冲器)	保留
02	R2 (程序计数器)	保留
03	R3 (状态寄存器)	保留
04	R4 (RSR)	保留
05	R5 (Port5 I/O 数据)	IOC5 (I/O 端口控制寄存器)
06	R6 (Port6 I/O 数据)	IOC6 (I/O 端口控制寄存器)
07	保留	保留
08	保留	保留
09	保留	保留
0A	保留	IOCA (预分频控制寄存器)
0B	保留	IOCB (下拉控制寄存器)
0C	保留	IOCC (漏极开路控制寄存器)
0D	保留	IOCD (上拉控制寄存器)
0E	保留	IOCE (WDT 控制寄存器)
0F	RF (中断状态寄存器)	IOCF (中断屏蔽寄存器)
10 : 3F	通用寄存器	

图 6-2 数据存储配置

#### 6.1.4 R3 (状态寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
GP2	GP1	GP0	T	P	Z	DC	C

**Bits 7 ~ 5 (GP2 ~ GP0):** 通用读 / 写位

**Bit 4 (T):** 时间溢出位

执行"SLEP"和 "WDTC"指令或上电时设为“1”；当 WDT 溢出时设为“0”。

**Bit 3 (P): 掉电位**

上电或执行"WDTC"指令时设为"1"; 执行"SLEP"指令时设为"0".

**Bit 2 (Z): 零标志位**

当一个算术或逻辑操作结果为零时设为"1".

**Bit 1 (DC): 辅助进位标志**
**Bit 0 (C): 进位标志**
**6.1.5 R4 (RAM选择寄存器)**

- Bits 7 ~ 6 未使用 (只读).
- Bits 7 ~ 6 固定为"1".
- Bits 5 ~ 0 通过间接寻址方式, 用于选择寄存器 (地址: 0x00 ~ 0x06, 0x0F ~ 0x3F).
- 详见图6-2的数据存储器配置.

**6.1.6 R5 ~ R6 (Port 5 ~ Port 6)**

R5 和 R6 是 I/O 数据寄存器.

R5 只有低 4 位是可使用的.

R5 的高 4 位固定为"0".

**6.1.7 RF (中断状态寄存器)**

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	-	EXIF	ICIF	TCIF

注意: "1"代表有中断请求

"0"代表无中断请求

**Bits 7 ~ 3:** 未使用.

**Bit 2 (EXIF): 外部中断标志.** 通过/INT引脚的下降沿置位, 通过软件复位.

**Bit 1 (ICIF): Port6 输入状态改变中断标志.** 当Port6 输入改变时置位, 通过软件复位.

**Bit 0 (TCIF): TCC 溢出中断标志.** 当TCC溢出时置位, 通过软件复位.

RF 可以通过指令清零但不能置位.

IOCF 是中断屏蔽寄存器.

**注意**

读RF的值是RF 和 IOCF "逻辑与"的结果.

**6.1.8 R10 ~ R3F**

这些为 8 位通用寄存器.

## 6.2 特殊功能寄存器

### 6.2.1 A (累加器)

累加器 A 具有暂存器的功能，内部数据传输或保持指令操作数通常都是通过累加器 A 来实现，累加器 A 为不可寻址的寄存器。

### 6.2.2 CONT (控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
GP	/INT	TS	TE	PAB	PSR2	PSR1	PSR0

**Bit 7 (GP):** 通用寄存器

**Bit 6 (/INT):** 中断使能标志位

- 0: 通过 DISI 指令或硬件中断屏蔽
- 1: 通过 ENI / RETI 指令使能

**Bit 5 (TS):** TCC 信号源

- 0: 内部指令周期时钟
- 1: TCC 引脚变化

**Bit 4 (TE):** TCC 信号边沿

- 0: 如果 TCC 引脚上发生低到高的改变就计数加 1
- 1: 如果 TCC 引脚上发生高到低的改变就计数加 1

**Bit 3 (PAB):** 预分频配置位

- 0: TCC
- 1: WDT

**Bits 2 ~ 0 (PSR2 ~ PSR0):** TCC / WDT 预分频位

PSR2	PSR1	PSR0	TCC 预分频比	WDT 预分频比
0	0	0	1:2	1:1
0	0	1	1:4	1:2
0	1	0	1:8	1:4
0	1	1	1:16	1:8
1	0	0	1:32	1:16
1	0	1	1:64	1:32
1	1	0	1:128	1:64
1	1	1	1:256	1:128

CONT 寄存器可读写。

### 6.2.3 IOC5 ~ IOC6 (I/O 端口控制寄存器)

- 0: 定义相关 I/O 管脚为输出
- 1: 定义相关 I/O 管脚为高阻态

IOC5 仅低 4 位能被定义。

IOC5 和 IOC6 寄存器均可读写。

### 6.2.4 IOCA (预分频计数寄存器)

- IOCA 寄存器可读。
- IOCA 中的值等于预分频计数器的内容。
- 减计数器。

### 6.2.5 IOCB (下拉控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
/PD63	/PD62	/PD61	/PD60	-	/PD52	/PD51	/PD50

**Bit 7 (/PD63):** 用于使能 P63 引脚下拉的控制位。

- 0: 使能内部下拉
- 1: 禁止内部下拉

**Bit 6 (/PD62):** 用于使能 P62 引脚下拉的控制位。

**Bit 5 (/PD61):** 用于使能 P61 引脚下拉的控制位。

**Bit 4 (/PD60):** 用于使能 P60 引脚下拉的控制位。

**Bit 3:** 未使用。一直为“1”。

**Bit 2 (/PD52):** 用于使能 P52 引脚下拉的控制位。

**Bit 1 (/PD51):** 用于使能 P51 引脚下拉的控制位。

**Bit 0 (/PD50):** 用于使能 P50 引脚下拉的控制位。

### 6.2.6 IOCC (漏极开路控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
OD67	OD66	OD65	OD64	OD63	OD62	OD61	OD60

**Bit 7 (OD67):** 用于使能 P67 引脚漏极开路的控制位。

- 0: 禁止漏极开路输出
- 1: 使能漏极开路输出

**Bit 6 (OD66):** 用于使能 P66 引脚漏极开路的控制位。

**Bit 5 (OD65):** 用于使能 P65 引脚漏极开路的控制位。

**Bit 4 (OD64):** 用于使能P64引脚漏极开路的控制位.

**Bit 3 (OD63):** 用于使能P63引脚漏极开路的控制位.

**Bit 2 (OD62):** 用于使能P62引脚漏极开路的控制位.

**Bit 1 (OD61):** 用于使能P61引脚漏极开路的控制位.

**Bit 0 (OD60):** 用于使能P60引脚漏极开路的控制位.

IOCC 寄存器可读写.

### 6.2.7 IOCD (上拉控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
/PH67	/PH66	/PH65	/PH64	/PH63	/PH62	/PH61	/PH60

**Bit 7 (/PH67):** 用于使能P67引脚上拉的控制位.

0: 使能内部上拉

1: 禁止内部上拉

**Bit 6 (/PH66):** 用于使能P66引脚上拉的控制位.

**Bit 5 (/PH65):** 用于使能P65引脚上拉的控制位.

**Bit 4 (/PH64):** 用于使能P64引脚上拉的控制位.

**Bit 3 (/PH63):** 用于使能P63引脚上拉的控制位.

**Bit 2 (/PH62):** 用于使能P62引脚上拉的控制位.

**Bit 1 (/PH61):** 用于使能P61引脚上拉的控制位.

**Bit 0 (/PH60):** 用于使能P60引脚上拉的控制位.

IOCD 寄存器可读写.

### 6.2.8 IOCE (WDT 控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
WDTE	EIS	-	ROC	-	-	-	-

**Bit 7 (WDTE):** 用于使能看门狗定时器的控制位.

0: 禁止 WDT

1: 使能 WDT

WDTE 位 可读写.

**Bit 6 (EIS):** 用于定义P60 (/INT)引脚功能的控制位.

0: P60, 双向 I/O 引脚.

1: /INT, 外部中断引脚. 在这种情况下, P60 的 I/O 控制位(IOC6的 Bit 0) 必须设为 "1".

当 EIS 为 "0" 时，/INT 的路径被屏蔽。当 EIS 为 "1" 时，/INT 引脚的状态也能通过读 Port 6 (R6) 获得。参考 6.4 节下的图 6-6。

EIS 可读写。

**Bit 3:** 未使用。一直为 "1"。

**Bit 4 (ROC):** ROC 用于 R-option。

将 ROC 置 1 使能被控制器读出来的 R-option 引脚 (P50~P51) 的状态。清零 ROC 以禁止 R-option 功能。如果 R-option 功能使能，用户必须将 P50 与/或 P51 连接 430K 外部电阻 (Rex) 到 VSS。如果连接/未连接 Rex, P50 & P51 的状态将被读成 "0" / "1"。参考图 6-8 关于 I/O Port 6 输入改变中断/唤醒的结构图

**Bits 3 ~ 0:** 未使用。一直为 "1"。

### 6.2.9 IOCF (中断屏蔽寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	-	EXIE	ICIE	TCIE

**Bits 7 ~ 3:** 未使用。一直为 "1"。

独立的中断通过设置 IOCF 中相应的控制位为 "1" 来使能。

全局中断由 ENI 指令使能，由 DISI 指令禁止。参照图 6-8 关于 I/O Port 6 输入改变中断/唤醒结构图

**Bit 2 (EXIE):** EXIF 中断使能位

**0:** 禁止 EXIF 中断

**1:** 使能 EXIF 中断

**Bit 1 (ICIE):** ICIF 中断使能位

**0:** 禁止 ICIF 中断

**1:** 使能 ICIF 中断

**Bit 0 (TCIE):** TCIF 中断使能位

**0:** 禁止 TCIF 中断

**1:** 使能 TCIF 中断

IOCF 寄存器可读写。

### 6.3 TCC/WDT 及预分频

有一个8位计数器作为TCC和WDT的预分频器。预分频器在同一时间内仅供TCC或仅供WDT使用，且由CONT寄存器里的PAB位来决定预分频器的分配。PSR0 ~ PSR2这几位决定预分频比。在TCC模式下每次TCC被写入一个值，预分频寄存器就被清零。当预分频器分配到WDT模式，当执行“WDT”或“SLEP”指令时，WDT和预分频寄存器的值被清零。如果预分频器先分配给TCC然后分配给WDT，预分频计数器的内容将自动清除，反之亦然。图6-4描述TCC/WDT的电路。

- R1 (TCC) 是一个8位定时器/计数器。TCC的时钟源可以是内部时钟或外部信号输入（TCC引脚信号边沿可选）。如果TCC的信号源是内部时钟，每一个主振荡周期TCC加1（无预分频）。参考图5-4， $CLK = F_{osc} / 2$  或  $CLK = F_{osc} / 4$ ，取决于代码选项寄存器的CLK位。如果CLK位为“0”， $CLK = F_{osc} / 2$ ，如果CLKS位为“1”，则  $CLK = F_{osc} / 4$ 。如果TCC的信号源是外部输入信号，则在TCC引脚信号的每一个上升沿或下降沿TCC加1。
- WDT定时器是一个自由运行的片内RC振荡器，当振荡器驱动关闭后（如在休眠模式下），WDT仍会保持运行。无论是普通模式还是休眠模式，WDT定时溢出（如果使能）将使MCU复位。在普通模式下，WDT可在任何时候通过编程设置为使能或禁止，参考IOCE寄存器WDTE位的设置。没有设置WDT的分频比的条件下，WDT溢出时间大约是18 ms<sup>1</sup>（默认）。

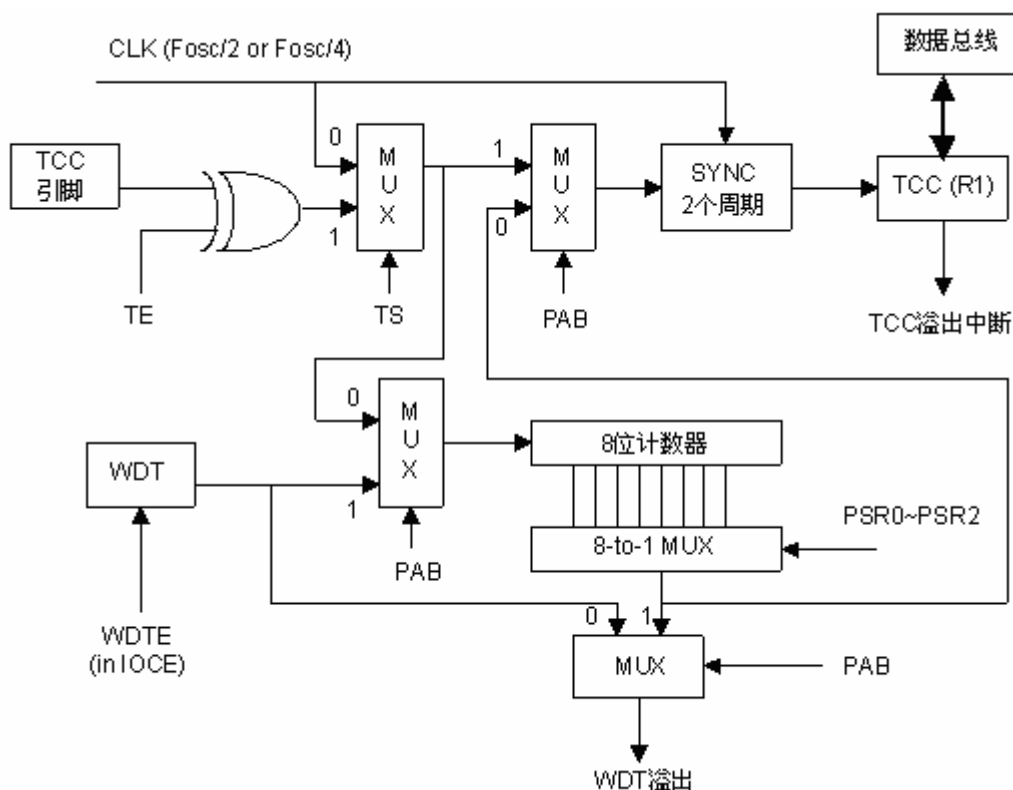


图6-4 TCC和WDT结构图

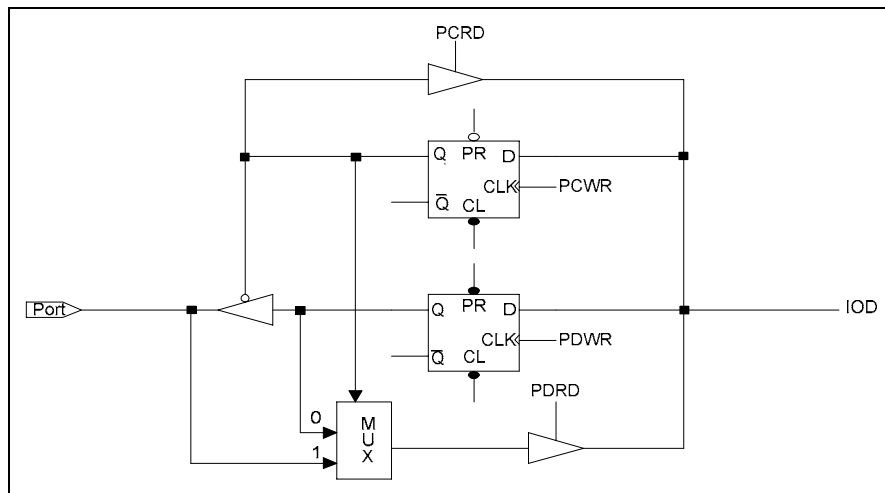
<sup>1</sup> 25°C，VDD=5V，WDT溢出周期 = 16.5ms ± 8%。  
25°C，VDD=3V，WDT溢出周期 = 18ms ± 8%。



## 6.4 I/O 端口

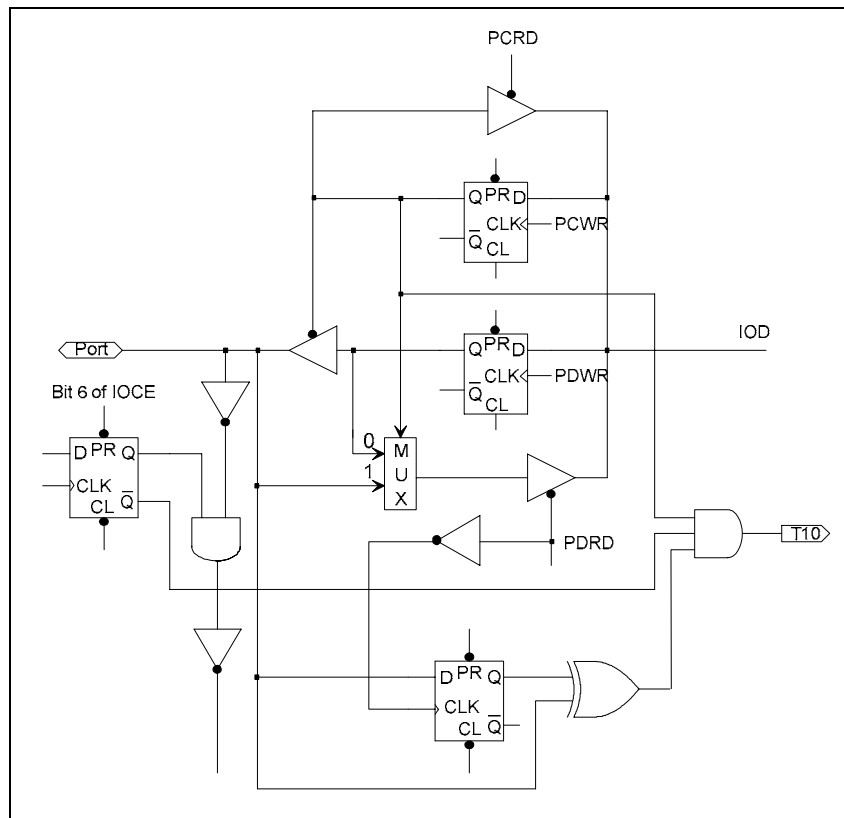
Port5 和 Port6 两个 I/O 寄存器, 都是双向-三态 I/O 端口. Port6 可由软件设置内部上拉. 另外, Port6 可由软件设置为漏极开路输出. Port6 有输入状态改变中断 (或唤醒) 功能. P50 ~ P52 和 P60 ~ P63 引脚可由软件设置为内部上拉. 每一个 I/O 引脚都能通过 I/O 控制寄存器 (IOC5 ~ IOC6) 定义为 "输入" 或 "输出". P50 ~ P51 都是 R-option 引脚, 通过设置 IOCE 寄存器中的 ROC 位为 "1" 使能. 当使用 R-option 功能时, 推荐将 P50 ~ P51 设置为输出脚. 当 R-option 处于使能状态时, P50 ~ P51 必须设置为输入脚. 在 R-option 模式下, REX 的电流/功耗 必须被考虑到, 从而提升节能.

I/O 数据寄存器和 I/O 控制寄存器都可读写. Port5 和 Port6 的 I/O 接口电路分别在图 6-5 ~ 图 6-9 中显示.



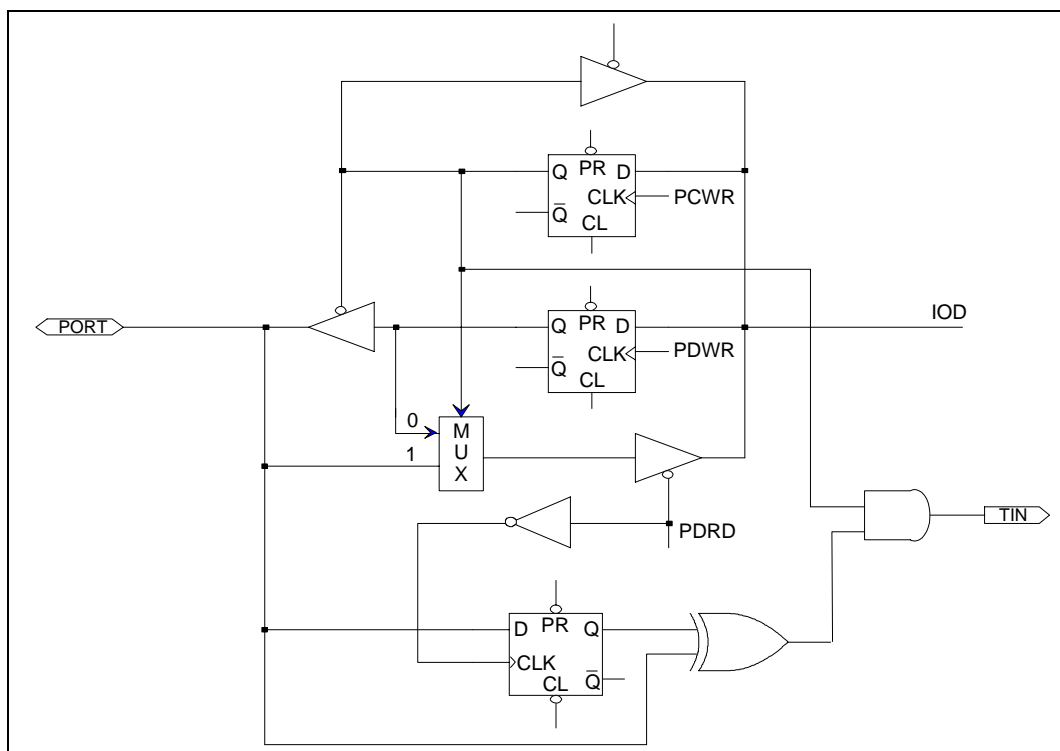
注意: 图中未显示下拉.

图 6-5 Port 5 和 Port 6 的 I/O 端口和 I/O 控制寄存器电路



注意: 图中未显示上(下)拉和漏极开路.

图 6-6 P60 (/INT)的 I/O 端口和 I/O 控制寄存器电路



注意: 图中未显示上(下)拉和漏极开路.

图 6-7 P61 ~ P67的 I/O 端口和 I/O 控制寄存器电路

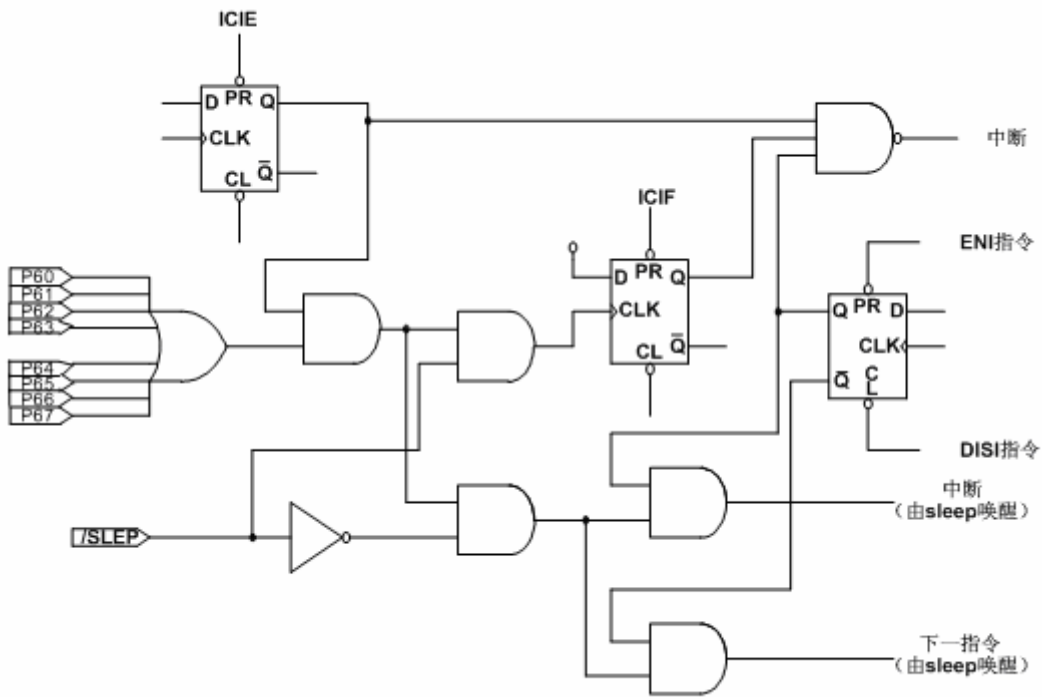


图 6-8 I/O Port6 输入状态改变中断/唤醒功能结构图

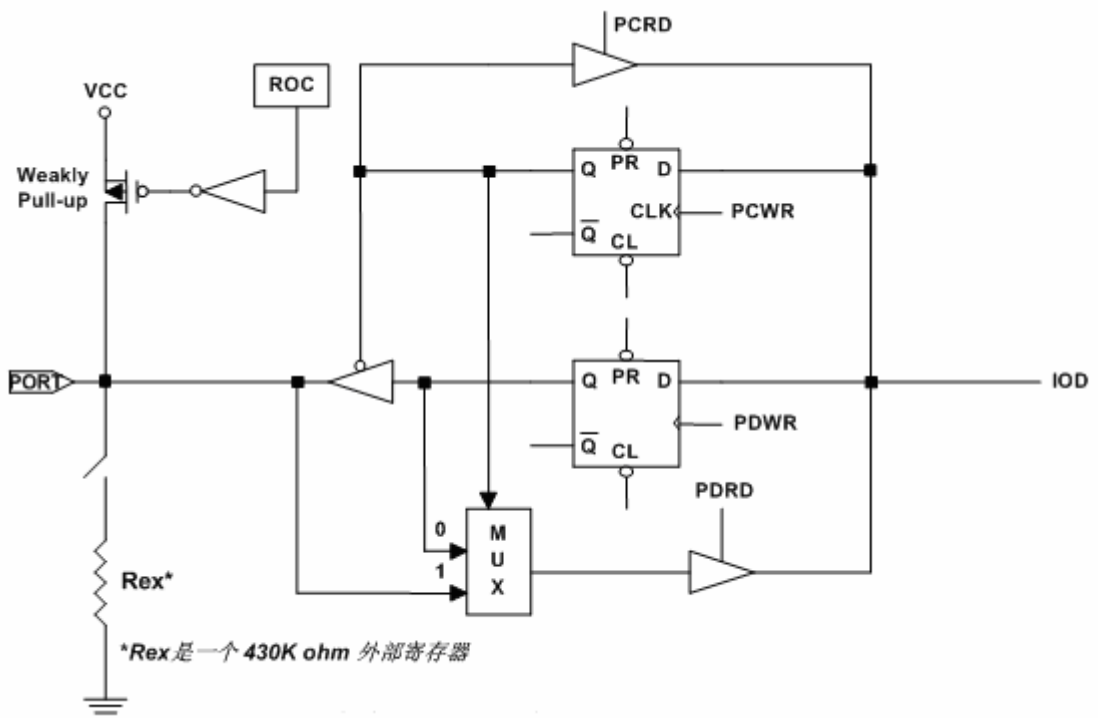


图 6-9 R-Option (P50, P51) I/O 端口电路

表 6-1 Port6 端口输入状态改变唤醒 /中断功能的用法

Port 6 端口输入状态改变唤醒 /中断功能的用法	
<p>(I) 从 Port6 输入状态改变唤醒</p> <p>(a) 休眠前</p> <ol style="list-style-type: none"> <li>1. 禁止 WDT</li> <li>2. 读 I/O 口 (MOV R6,R6)</li> <li>3. 执行 "ENI" 或 "DISI"</li> <li>4. 使能唤醒位 (设置 IOCF 的第 1 位为 1)</li> <li>5. 执行 "SLEP" 指令</li> </ol> <p>(b) 唤醒后</p> <ol style="list-style-type: none"> <li>1. 如果 "ENI" → 中断向量 (008H)</li> <li>2. 如果 "DISI" → 下一条指令</li> </ol>	<p>(II) Port6 输入状态改变中断</p> <ol style="list-style-type: none"> <li>1. 读 I/O 口 (MOV R6,R6)</li> <li>2. 执行 "ENI"</li> <li>3. 使能中断(设置 IOCF 的第 1 位为 1)</li> <li>4. 如果 Port6 状态 改变 (中断) → 中断向量 (008H)</li> </ol>

## 6.5 复位和唤醒

### 6.5.1 复位

下列事件之一可产生复位:

- 1) 上电复位
- 2) /RESET 引脚输入 "低"
- 3) WDT 时间溢出(如果使能)
- 4) 低电压复位

在检测到复位之后，器件将保持在复位状态约 18ms 或者 150 μs (一个振荡起振的时间. 事件 1 和 4 接近 18 ms ，事件 2 和 3 接近 150 μs). 一旦发生复位, 会执行以下功能.

- 振荡起振，或重新起振.
- 程序计数器 (R2)清 "0".
- 所有 I/O 口为输入状态 (高阻抗状态).
- 看门狗定时器和预分频器清零.
- 当上电时，R3的高3位清零.
- 寄存器中除了Bit 6 (INT flag)外，都设置为"1".
- IOCA 寄存器每一位都设置为"1."
- IOCB 寄存器每一位都设置为"1."
- IOCC 寄存器清零.
- IOCD 寄存器每一位都设置为 "1."
- IOCE 寄存器的Bit 7设为"1," Bit 4 和 Bit 6 清零.
- RF 寄存器的Bit 0 ~ 2 和 IOCF 寄存器的Bit 0 ~ 2 清零.

执行“SLEP”指令进入休眠(掉电)模式.当进入休眠模式, WDT (如果使能)被清零但保持运行. 唤醒后, 在 IRC 模式下 (IRC 4 MHz / 5V) 唤醒时间为 1.5  $\mu$ s, 在晶振模式 (4 MHz / 5V) 下的唤醒时间为 1.5 ms.

控制器可以被以下情况唤醒:

- 1) 外部在/RESET 引脚输入复位信号
- 2) WDT 溢出 (如果使能)
- 3) Port6 输入状态改变 (如果使能)

前两种情况将会引起 EM78P156K 复位. R3 的 T 和 P 标志位表示复位(唤醒)源. 最后一种情况将综合考虑后续程序的执行和全局中断(执行"ENI"或 "DISI")决定控制器唤醒后是否进入中断. 如果在执行 SLEP 指令前执行了 ENI, 那么在唤醒后程序将从向量地址 008H 开始执行. 如果在执行 SLEP 指令前执行了 DISI, 唤醒后将会从 SLEP 的下一条指令开始执行。

唤醒后, 在 IRC 模式下 (IRC 4 MHz / 5V) 唤醒时间为 1.5  $\mu$ s, 在晶振模式 (4 MHz / 5V) 下的唤醒时间为 1.5 ms.

进入休眠模式之前, 情况 2 和 3 中仅一个可以被使能。也就是,

**[a]** 如果 Port6 输入状态改变中断在 SLEP 前使能, WDT 必须通过软件禁止. 所以, EM78P156K 仅能通过情况 1 或情况 3 唤醒.

**[b]** 如果WDT在SLEP前使能,Port6 输入状态改变中断必须禁止. 所以, EM78P156K 仅能通过情况1或情况2唤醒. 详情见 6.6节 中断.

如果 Port6 输入状态改变中断用来唤醒 EM78P156K (如上面的情况 [a]), 则以下指令在执行 SLEP 前必须执行:

```
MOV A, @xxxx1110b      ; 选择 WDT 预分频器, 它必须设置为1:1以上

CONTW
WDTC                    ; 清零 WDT 和 预分频比
MOV A, @0xxxxxxxxb     ; 禁止 WDT
IOW RE
MOV R6, R6              ; 读 Port6
MOV A, @00000x1xb      ; 使能 Port6 输入状态改变中断
IOW RF
ENI (or DISI)           ; 使能 (或禁止) 全局中断
SLEP                    ; 休眠
```

**注意**

从休眠模式唤醒后, WDT 自动使能. 从休眠模式唤醒后, 应该在程序中适当的执行WDT 使能/禁止操作.

### 6.5.2 寄存器初始值概述

地址	名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0x00	R0 (IAR)	位名	-	-	-	-	-	-	-	-
		上电	U	U	U	U	U	U	U	U
		/RESET 和 WDT	P	P	P	P	P	P	P	P
		从引脚变化唤醒	P	P	P	P	P	P	P	P
0x01	R1 (TCC)	位名	-	-	-	-	-	-	-	-
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从引脚变化唤醒	P	P	P	P	P	P	P	P
0x02	R2 (PC)	位名	-	-	-	-	-	-	-	-
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		从引脚变化唤醒	跳转到地址0x08 或者继续执行下一条指令							
0x03	R3 (SR)	位名	GP2	GP1	GP0	T	P	Z	DC	C
		上电	0	0	0	1	1	U	U	U
		/RESET 和 WDT	0	0	0	*	*	P	P	P
		唤醒	P	P	P	*	*	P	P	P
0x04	R4 (RSR)	位名	-	-	-	-	-	-	-	-
		上电	1	1	1	1	1	1	1	1
		/RESET 和 WDT	1	1	P	P	P	P	P	P
		唤醒	1	1	P	P	P	P	P	P
0x05	P5	位名	×	×	×	×	P53	P52	P51	P50
		上电	1	1	1	1	1	1	1	1
		/RESET 和 WDT	P	P	P	P	P	P	P	P
		从引脚变化唤醒	P	P	P	P	P	P	P	P
0x06	P6	位名	P67	P66	P65	P64	P63	P62	P61	P60
		上电	1	1	1	1	1	1	1	1
		/RESET 和 WDT	P	P	P	P	P	P	P	P
		从引脚变化唤醒	P	P	P	P	P	P	P	P
0x0F	RF (ISR)	位名	×	×	×	×	×	EXIF	ICIF	TCIF
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		从引脚变化唤醒	0	0	0	0	0	P	P	P

(接上页)

地址	名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
N/A	CONT	位名	GP	/INT	TS	TE	PAB	PSR2	PSR1	PSR0
		上电	1	0	1	1	1	1	1	1
		/RESET 和 WDT	1	0	1	1	1	1	1	1
		从引脚变化唤醒	P	P	P	P	P	P	P	P
N/A	IOC5	位名	×	×	×	×	C53	C52	C51	C50
		上电	0	0	0	0	1	1	1	1
		/RESET 和 WDT	0	0	0	0	1	1	1	1
		从引脚变化唤醒	0	0	0	0	P	P	P	P
N/A	IOC6	位名	C67	C66	C65	C64	C63	C62	C61	C60
		上电	1	1	1	1	1	1	1	1
		/RESET 和 WDT	1	1	1	1	1	1	1	1
		从引脚变化唤醒	P	P	P	P	P	P	P	P
0x0B	IOCB	位名	/PD63	/PD62	/PD61	/PD60	-	/PD52	/PD51	/PD50
		上电	1	1	1	1	1	1	1	1
		/RESET 和 WDT	1	1	1	1	1	1	1	1
		唤醒	P	P	P	P	1	P	P	P
0x0C	IOCC	位名	OD67	OD66	OD65	OD64	OD63	OD62	OD61	OD60
		上电	0	0	0	0	0	0	0	0
		/RESET 和 WDT	0	0	0	0	0	0	0	0
		唤醒	P	P	P	P	P	P	P	P
0x0D	IOCD	位名	/PH67	/PH66	/PH65	/PH64	/PH63	/PH62	/PH61	/PH60
		上电	1	1	1	1	1	1	1	1
		/RESET 和 WDT	1	1	1	1	1	1	1	1
		唤醒	P	P	P	P	P	P	P	P
0x0E	IOCE	位名	WDTE	EIS	-	ROC	-	-	-	-
		上电	1	0	1	1	1	1	1	1
		/RESET 和 WDT	1	0	1	1	1	1	1	1
		唤醒	1	P	1	P	1	1	1	1
0x0F	IOCF	位名	×	×	×	×	×	EXIE	ICIE	TCIE
		上电	1	1	1	1	1	0	0	0
		/RESET 和 WDT	1	1	1	1	1	0	0	0
		唤醒	1	1	1	1	1	P	P	P
0x10~ 0x3F	R10~R3F	位名	-	-	-	-	-	-	-	-
		上电	U	U	U	U	U	U	U	U
		/RESET 和 WDT	P	P	P	P	P	P	P	P
		唤醒	P	P	P	P	P	P	P	P

**Legend:** **x:** 未使用 **U:** 未知 **P:** 复位前的值

\* 参考下一届提供的数据表(6.5.3节).

### 6.5.3 状态寄存器的RST, T, 和 P 的状态

下列事件之一可触发复位

- 1) 上电复位
- 2) 在/RESET 引脚上输入 高-低-高 脉冲
- 3) WDT 溢出

下表中列出的 T 和 P 的值用来检查处理器是怎么唤醒的.

表 6-2 复位后 RST, T 和 P 的值

复位类型	RST	T	P
上电	0	1	1
工作模式下/RESET 引脚	0	*P	*P
/RESET 引脚在休眠模式下唤醒	0	1	0
工作模式下 WDT	0	0	*P
在休眠模式下 WDT 唤醒	0	0	0
引脚状态改变从休眠模式唤醒	1	1	0

\* P: 复位前的值

下表列出了可能影响 T 和 P 值的事件.

表 6-3 影响 T 和 P 的事件

事件	RST	T	P
上电	0	1	1
WDTC 指令	*P	1	1
WDT 溢出	0	0	*P
SLEP 指令	*P	1	0
引脚状态改变从休眠模式唤醒	1	1	0

\* P: 复位前的值



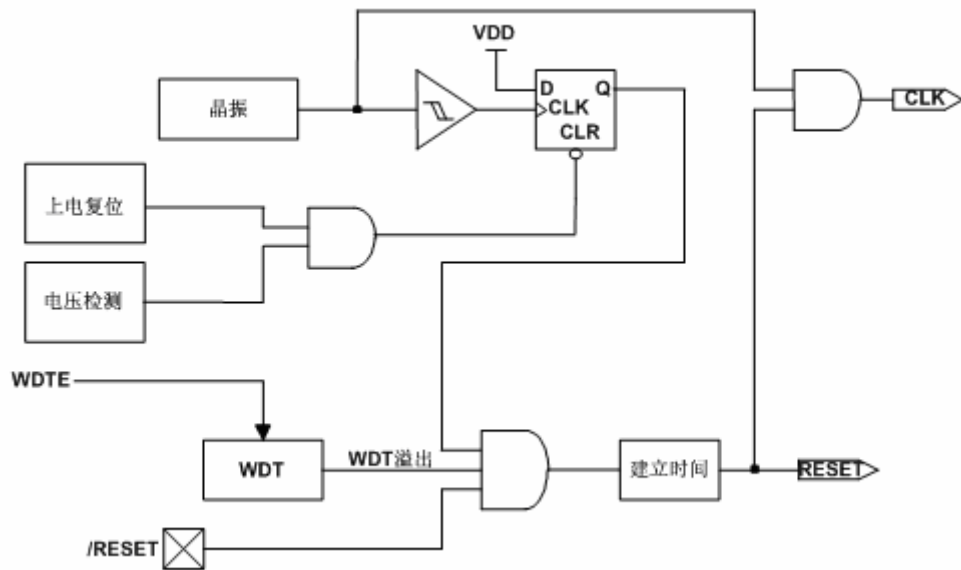


图 6-10 复位控制电路结构图

## 6.6 中断

EM78P156K 有三个中断列表如下：

- 1) TCC 溢出中断
- 2) Port6 输入状态改变中断
- 3) 外部中断 [(P60, /INT)引脚]

在使能 Port 6 输入状态改变中断前,读 Port6 是必要的 (例如"MOV R6, R6"). 如果其状态改变, Port6 的每一个引脚都会有这个特性. 任何设置为输出口的引脚或用作/INT 功能的 P60 都没有这个功能. 在 MCU 进入休眠前使能 Port 6, 则 Port 6 的输入状态改变中断能将 EM78P156K 从休眠模式中唤醒. 当 IC 唤醒后, 如果全局中断禁止控制器继续执行下一条程序. 如果全局中断使能, 程序将会跳转到中断向量 008H 执行.

RF 是在相关标志位中记录中断请求的中断状态寄存器. IOCF 是中断屏蔽寄存器. 全局中断通过 ENI 指令使能, 通过 DISI 禁止. 当一个中断产生(使能), 下一条指令会跳转到地址 008H 执行. 在中断服务程序中,可以通过读取 RF 的标志位来确定中断源. 中断标志位必须在程序离开中断服务程序前清零, 避免中断嵌套.

在中断状态寄存器(RF)中的标志(ICIF 位除外), 可以忽略其屏蔽位的状态及 ENI 是否执行而置位. 注意读 RF 的内容是 RF 和 IOCF 逻辑与的结果(参照 图 6-11 中断输入电路). RETI 指令结束中断子程序并使能全局中断(ENI 的执行).

当由 INT 指令产生一个中断(使能), 下一条指令将会跳转到地址 001H.

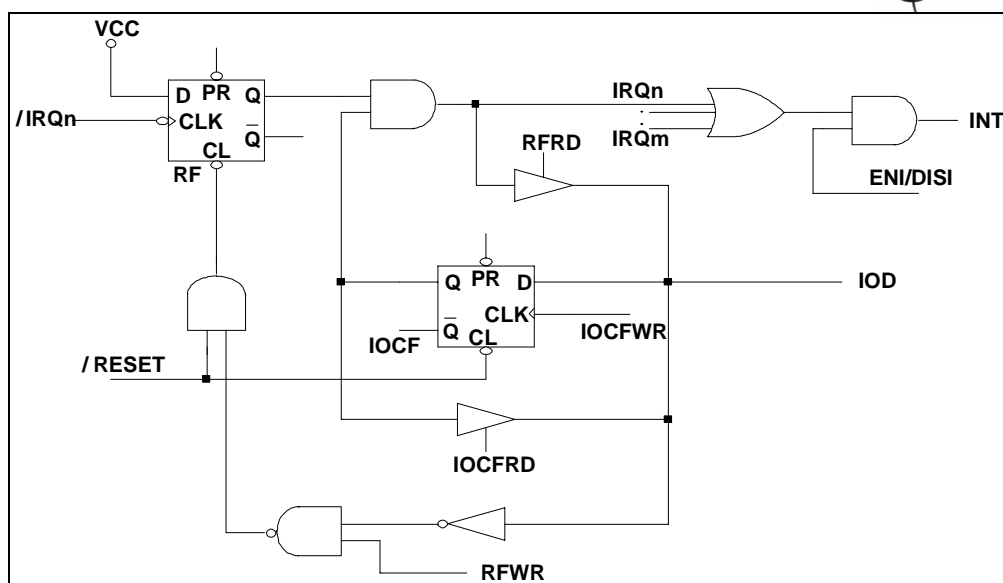


图 6-11 中断输入电路图

## 6.7 振荡器

### 6.7.1 振荡模式

EM78P156K 能够在四种振荡模式下工作, 例如 外部 RC 振荡模式 (ERC), 内部 RC 振荡模式 (IRC), 高频晶振震荡模式 (XT, HXT1/2), 和低频晶振震荡模式 (LXT1/2). 可以通过对代码选择寄存器中的 OSC3 ~ OSC0 编程来选择其中一种模式. 表 6-4 显示这四种振荡模式的定义.

表 6-4 OSC 定义的振荡模式

振荡模式	OSC3	OSC2	OSC1	OSC0
ERC <sup>1</sup> (外部 RC 振荡模式); RCOUT 无效	0	0	0	0
ERC <sup>1</sup> (外部 RC 振荡模式); RCOUT 有效	0	0	0	1
IRC <sup>2</sup> (内部 RC 振荡模式); RCOUT 无效	0	0	1	0
IRC <sup>2</sup> (内部 RC 振荡模式); RCOUT 有效	0	0	1	1
LXT1 <sup>3</sup> (LXT1 模式频率范围为 1MHz ~ 100kHz)	0	1	0	0
HXT1 <sup>3</sup> (HXT1 模式频率范围为 20 MHz ~ 12 MHz)	0	1	0	1
LXT2 <sup>3</sup> (LXT2 模式频率范围为 32.768kHz)	0	1	1	0
HXT2 <sup>3</sup> (HXT2 模式频率范围为 12 MHz ~ 6 MHz)	0	1	1	1
XT (XT 模式频率范围为 6 MHz ~ 1 MHz) (默认)	1	1	1	1

<sup>1</sup> 在 ERC 模式, ERCin 用作振荡引脚. 代码选择字 Word 1 的 Bit 4 ~ Bit 1 定义 RCOUT.

<sup>2</sup> 在 IRC 模式, 代码选择字 Word 1 的 Bit 4 ~ Bit 1 定义 RCOUT.

<sup>3</sup> 在 LXT1, LXT2, HXT1, HXT2 和 XT 模式; OSC1 和 OSC0 用作针对引脚. 这些引脚不能也不应定义为普通 I/O 引脚.

不同 VDD 下晶振/陶振的最大工作频率如下表.

**表 6-5 最大运行速率概述**

条件	VDD	最大频率(MHz)
指令周期为 2 个时钟周期	2.1	4.0
	3.0	8.0
	5.0	20.0

### 6.7.2 晶体振荡器 / 陶瓷振荡器 (晶振)

EM78P156K 通过 OSCI 引脚的外部时钟信号驱动，如下图所示。

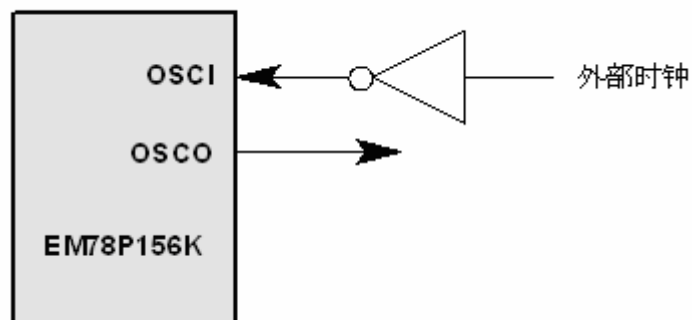


图 6-12 外部时钟输入电路

在大多数应用中, OSCI 引脚和 OSCO 引脚可以连接晶振或陶振来产生振荡. 图 6-13 描绘了这样的电路. 不论是 HXT 和 LXT 模式都适用.

图 6-14 中,当连接在 OSCI 和 OSCO 上的共振器应用时,需要并接 1 MΩ R1..

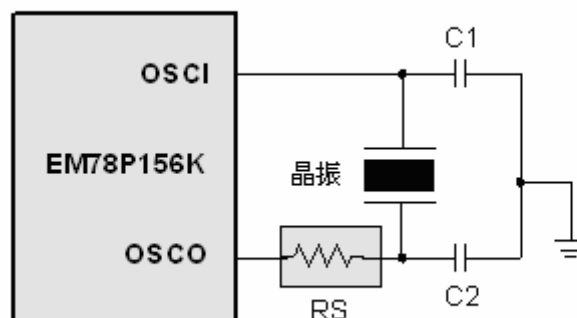


图 6-13 晶振 / 陶振电路

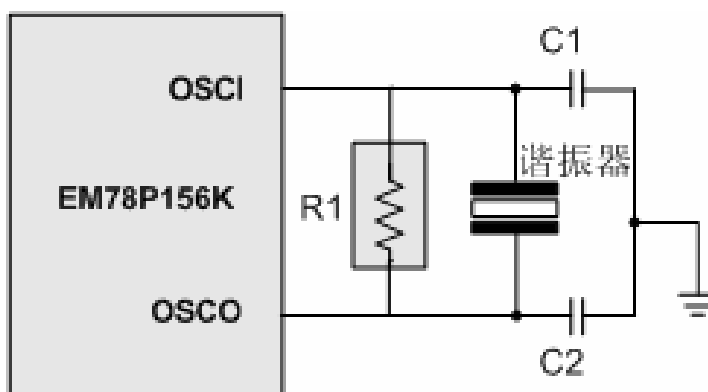


图 6-14 晶振 / 陶振电路

下表提供了 C1 和 C2 的推荐值. 因为各个振荡器有各自的特性, 用户应参考其规格来选择适当的 C1 和 C2 的值. 对于 AT strip cut 晶体需串联一个电阻 RS.

表 6-6 晶体/陶瓷振荡器中的电容选择

振荡类型	频率模式	频率	C1 (pF)	C2 (pF)
陶振	LXT1 (100k ~ 1 MHz)	100 kHz	60pF	60pF
		200 kHz	60pF	60pF
		455 kHz	40pF	40pF
		1 MHz	30pF	30pF
	XT (1M~6 MHz)	1.0 MHz	30pF	30pF
		2.0 MHz	30pF	30pF
晶振	LXT2 (32.768kHz)	32.768 kHz	40pF	40pF
	LXT1 (100k ~ 1 MHz)	100 kHz	60pF	60pF
		200 kHz	60pF	60pF
		455 kHz	40pF	40pF
		1 MHz	30pF	30pF
	XT (1 ~ 6 MHz)	455 kHz	30pF	30pF
		1.0 MHz	30pF	30pF
		2.0 MHz	30pF	30pF
		4.0 MHz	20pF	20pF
		6.0 MHz	30pF	30pF
	HXT2 (6 ~ 12 MHz)	6.0 MHz	30pF	30pF
		8.0 MHz	20pF	20pF
		10.0 MHz	30pF	30pF
		12.0 MHz	30pF	30pF
	HXT1 (12 ~ 20 MHz)	12.0 MHz	30pF	30pF
16.0 MHz		20pF	20pF	
20.0 MHz		15pF	15pF	

### 6.7.3 外部RC振荡模式

对于不需要精确计时的应用，使用 RC 振荡器可以节省一些费用。但是，需要注意的是 RC 振荡器的频率会受到供电电压,电阻值(REXT), 电容(CEXT), 甚至环境温度的影响。此外，由于制造工艺的不同，不同芯片的频率也会有微小的差异。

为了获得稳定的系统频率，电容值需不小于 20pF, 电阻值需不大于 1 MΩ.如果它们不能保持在这个范围，频率就很容易受噪声，湿度，漏电流的影响。

RC 振荡器的电阻值 REXT 越小，频率越高。另一方面，对于很小的电阻值，如 1 kΩ, 由于 NMOS 不能恰当的将电容放电，振荡器将变得不稳定。

因此，须注意地是电源电压，环境温度，RC 振荡器器件，封装形式及 PCB 布线方式均会影响系统频率。

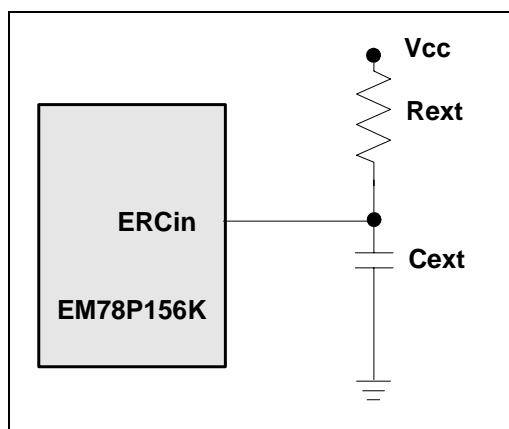


图 6-15 外部 RC 振荡模式电路

表 6-7 RC 振荡器频率

电容	电阻	平均频率 5V, 25°C	平均频率 3V, 25°C
20pF	3.3k	2.064 MHz	1.901 MHz
	5.1k	1.403 MHz	1.316 MHz
	10k	750 kHz	719.7 kHz
	100k	81.45 kHz	81.33 kHz
100pF	3.3k	647.3 kHz	615.1 MHz
	5.1k	430.8 kHz	414.3 kHz
	10k	225.8 kHz	219.8 kHz
	100k	23.88 kHz	23.96 kHz
300pF	3.3k	256.6 kHz	245.3 kHz
	5.1k	169.5 kHz	163.0 kHz
	10k	88.53 kHz	86.14 kHz
	100k	9.283 kHz	9.255 kHz

- 注意: 1: 在DIP 封装下测量.  
 2. 数值仅供设计参考.  
 3. 频率漂移率为 ± 30%.

### 6.7.4 内部 RC 振荡模式

EM78P156K 提供丰富的内部 RC 振荡模式，4 MHz 为默认频率。通过设置代码选择字 (Word 1) 中的 RCM1 和 RCM0，内部 RC 振荡模式还有其他频率 (1 MHz, 8 MHz, 和 16 MHz)。这四个主频可以通过对 C0 ~ C4 编程来校准。下表列出了 EM78P156K 内部 RC 基于不同电压，温度和制程的漂移率。

表 6-8 内部 RC 漂移率 ( $T_A = 25^\circ\text{C}$ ,  $V_{DD} = 5\text{V}$ ,  $V_{SS} = 0\text{V}$ )

内部 RC	漂移率			
	温度 ( $-40^\circ\text{C} \sim 85^\circ\text{C}$ )	电压 ( $2.1\text{V} \sim 5.5\text{V}$ )	制程	总计
4 MHz	$\pm 1\%$	$\pm 3\%$ @ 2.1~5.5V	$\pm 2\%$	$\pm 6\%$
16 MHz	$\pm 1\%$	$\pm 1\%$ @ 4.0~5.5V	$\pm 2\%$	$\pm 4\%$
8 MHz	$\pm 1\%$	$\pm 2\%$ @ 3.0~5.5V	$\pm 2\%$	$\pm 5\%$
1 MHz	$\pm 1\%$	$\pm 3\%$ @ 2.1~5.5V	$\pm 2\%$	$\pm 6\%$

注意: 这些理论值仅供设计参考. 实际值会因实际制程而不同.

## 6.8 代码选项寄存器

EM78P156K 有不属于常规程序存储器的代码选择字。在程序执行期间，这些寄存器无法被操作。

### ■ 代码选项寄存器和用户ID寄存器 排列分布:

Word 0	Word 1	Word 2
Bit 12 ~ Bit 0	Bit 12 ~ Bit 0	Bit 12 ~ Bit 0

### 6.8.1 代码选项寄存器 (Word 0)

Word 0											
Bit	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bits 2-0
助记符	-	ENWDT	CLKS	LVR1	LVR0	-	-	-	-	-	保护
1	-	禁止	4 clocks	高	高	-	-	-	-	-	禁止
0	-	使能	2 clocks	低	低	-	-	-	-	-	使能

Bit 12: 未使用. 一直为“1”.

Bit 11 (ENWDT): WDT使能位

0: 使能

1: 禁止

Bit 10 (CLKS): 指令周期选择位.

0: 二个振荡周期

1: 四个振荡周期

参照指令集.

**Bits 9 ~ 8 (LVR1 ~ LVR0):** 低电压复位控制位

LVR1, LVR0	VDD 复位等级	VDD Release 等级
11	NA (上电复位) (默认)	
10	2.7V	2.9V
01	3.5V	3.7V
00	4.0V	4.0V

**Bits 7 ~ 3:** 未使用. 一直为“1”.

**Bits 2 ~ 0 (保护):** 保护位. 每个保护状态如下:

保护位	保护
0	使能
1	禁止 (默认)

### 6.8.2 代码选项寄存器 (Word 1)

Word 1													
Bit	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
助记符	HLP	C4	C3	C2	C1	C0	RCM1	RCM0	OSC3	OSC2	OSC1	OSC0	-
1	高	高	高	高	高	高	高	高	高	高	高	高	-
0	低	低	低	低	低	低	低	低	低	低	低	低	-

**Bit 12 (HLP):** 功耗模式

0: 低功耗模式, 应用在 400kHz 或低于 400kHz 的工作频率

1: 高功耗模式, 应用在 400kHz 以上频率 (默认)

**Bits 11 ~ 7 (C4 ~ C0):** 内部 RC 模式 校准位. 这些位必须一直为“1” (自动校准)

**Bits 6 ~ 5 (RCM1 ~ RCM0):** RC 模式选择位

RCM 1	RCM 0	*频率 (MHz)
1	1	4
1	0	16
0	1	8
0	0	1

\* 理论值, 仅供参考

**Bits 4 ~ 1 (OSC3, ~ OSC0):** 振荡模式选择位

振荡模式	OSC3	OSC2	OSC1	OSC0
ERC <sup>1</sup> (外部 RC 振荡模式); RCOUT 无效	0	0	0	0
ERC <sup>1</sup> (外部 RC 振荡模式); RCOUT 有效	0	0	0	1
IRC <sup>2</sup> (内部 RC 振荡模式); RCOUT 无效	0	0	1	0
IRC <sup>2</sup> (内部 RC 振荡模式); RCOUT 有效	0	0	1	1
LXT1 <sup>3</sup> (LXT1 模式频率范围为 1MHz ~ 100kHz)	0	1	0	0
HXT1 <sup>3</sup> (HXT1 模式频率范围为 20 MHz ~ 12 MHz)	0	1	0	1

振荡模式	OSC3	OSC2	OSC1	OSC0
LXT2 <sup>3</sup> (LXT2 模式频率范围为 32.768kHz)	0	1	1	0
HXT2 <sup>3</sup> (HXT2 模式频率范围为 12 MHz ~ 6 MHz)	0	1	1	1
XT (XT 模式频率范围为 6 MHz ~ 1 MHz) (默认)	1	1	1	1

<sup>1</sup> 在 ERC 模式, ERCin 用作振荡引脚. 代码选择字 Word 1 的 Bit 4 ~ Bit 1 定义 RCOUT.

<sup>2</sup> 在 IRC 模式, 代码选择字 Word 1 的 Bit 4 ~ Bit 1 定义 RCOUT.

<sup>3</sup> 在 LXT1, LXT2, HXT1, HXT2 和 XT 模式; OSC1 和 OSC0 用作振荡引脚. 这些引脚不能也不应定义为普通 I/O 引脚.

Bit 0: 未使用. 一直为“1”.

### 6.8.3 用户ID寄存器 (Word 2)

Word 2													
Bit	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
助记符	ID12	ID11	ID10	ID9	ID8	ID7	ID6	ID5	ID4	ID3	ID2	ID1	ID0
1	高	高	高	高	高	高	高	高	高	高	高	高	高
0	低	低	低	低	低	低	低	低	低	低	低	低	低

Bits 12 ~ 0: 用户 ID 代码

## 6.9 上电探讨

在供电电压未达到稳定状态前, 任何微控制器都不能保证正常工作.

EM78P156K POR 电压范围在 1.7V ~ 1.9V. 在用户应用中, 当电源关闭, VDD 必须掉到 1.8V 以下并在再次上电前保持 10 $\mu$ s. 这样, EM78P156K 将复位并正常运行. 如果 VDD 能以很快速度上升 (50 ms 或更少), 外部复位电路将可靠工作. 然而, 在很多要求严格的应用中, 还是需要附加外部电路来帮助解决上电问题.

## 6.10 外部上电复位电路

图中的电路使用外部 RC 产生复位脉冲. 脉冲宽度(时间常数) 应保持足够长时间以使电源达到最低工作电压. 该电路应用在电源电压上升比较慢的情况下.

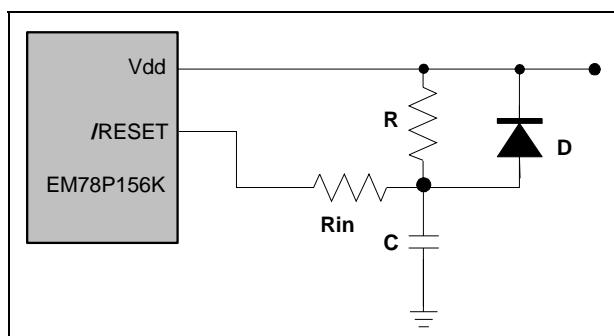


图 6-16 外部上电复位电路

因为 /RESET 引脚的漏电大约为  $\pm 5 \mu$ A, 所以建议 R 不能大于 40k. 这样, /RESET 引脚的电压将控制在 0.2V 以下. 二极管 (D) 在掉电时作为短路回路, 电容 C 将快速充分放电, 限流电阻 Rin 用来避免过大的电流或 ESD(静电放电)流入 /RESET 引脚.



## 6.11 残存电压保护

当更换电池时, 单片机的电源 (VDD) 被断开, 但残余电压仍然存在. 残余电压可能低于最小工作电压, 但又不为 0. 这种情况可能引起复位不良. 下图指出二种推荐方法建立 EM78P156K 的残留电压保护电路.

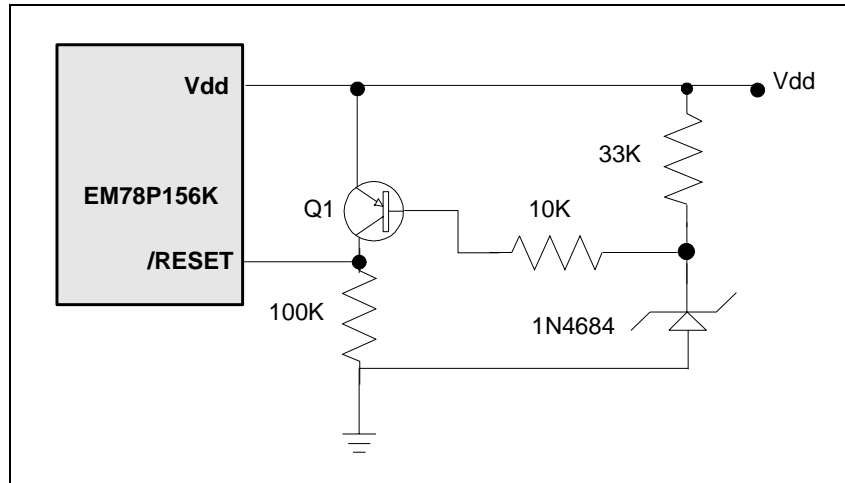


图 6-17 残存电压保护电路 1

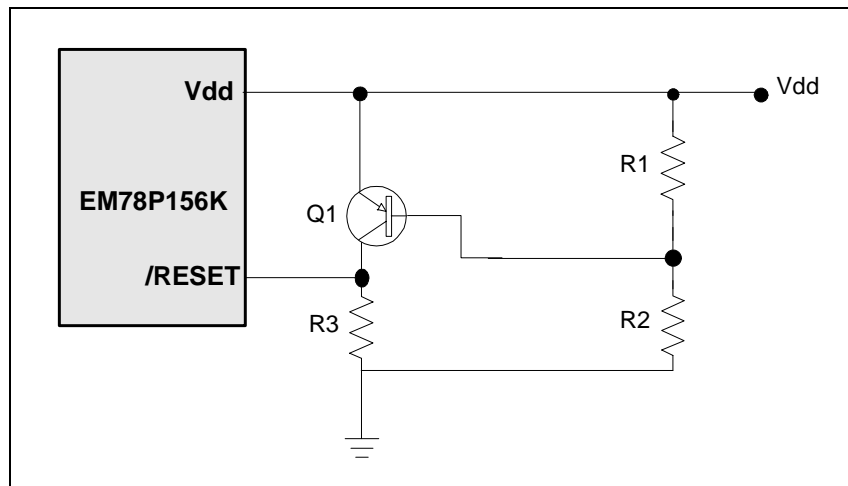


图 6-18 残存电压保护电路 2

### 注意

图 6-17 和 图 6-18 应该设计来确保 /RESET 引脚的电压比最低工作电压大

## 6.12 指令集

指令集的每条指令是 13 位宽, 由一个操作码和一个或多个操作数组成. 正常情况下, 所有的指令只需一个指令周期 (一个指令周期由两个振荡周期组成), 但改变程序计数器 R2 的指令如 "MOV R2, A", "ADD R2, A", 或对 R2 进行算术或逻辑运算的指令 (如, "SUB R2, A", "BS(C) R2, 6", "CLR R2", 等) 除外. 这种情况下, 执行这些指令需要两个指令周期.

由于某些原因, 指令周期规格不适合一些具体应用, 试着做如下修改:

- A) 将一个指令周期修改为有 4 个振荡周期组成.

B) 执行以下命令需要一个指令周期: "JMP", "CALL", "RET", "RETL", "RETI" 或者条件跳转 ("JBS", "JBC", "JZ", "JZA", "DJZ", "DJZA") 指令. 另外, 写程序计数器指令的执行也需一个指令周期.

范例 (A) 由 代码选择位选择, 名称为 CLK. 如果CLK为低, 那么一个指令周期由两个振荡时钟组成; 如果CLK为高则由四个振荡时钟组成.

注意一旦像范例(A)这样选择一个指令周期包含4个振荡周期, TCC的内部时钟源将改成  $CLK = F_{osc} / 4$ , 代替  $F_{osc} / 2$ .

此外, 指令级还有以下特征:

- 1) 任何寄存器的每一位均可直接置 1, 清零或测试.
- 2) I/O 寄存器可看作一般的寄存器. 即相同的指令可用于 I/O 寄存器.

下列符号将用于指令集表中:

惯例:

**R** = 表示寄存器(包括特殊功能寄存器和通用寄存器)中的某一个指定的被程序使用的寄存器.

**b** = 表示当前寄存器R的某一指定位, 并影响操作.

**k** = 8 或 10-位 常数或立即数

助记符	操作	影响标志位
NOP	空操作	无
DAA	A寄存器的十进制调整	C
CONTW	A → CONT	无
SLEP	0 → WDT, 停止振荡	T, P
WDTC	0 → WDT	T, P
IOW R	A → IOCR	无 <sup>1</sup>
ENI	使能中断	无
DISI	禁止中断	无
RET	[栈顶] → PC	无
RETI	[栈顶] → PC, 使能中断	无
CONTR	CONT → A	无
IOR R	IOCR → A	无 <sup>1</sup>
MOV R, A	A → R	无
CLRA	0 → A	Z
CLR R	0 → R	Z
SUB A, R	R - A → A	Z, C, DC
SUB R, A	R - A → R	Z, C, DC
DECAR	R - 1 → A	Z
DEC R	R - 1 → R	Z
OR A, R	A ∨ R → A	Z
OR R, A	A ∨ R → R	Z
AND A, R	A & R → A	Z
AND R, A	A & R → R	Z

(接上页)

助记符	操作	影响标志位
XOR A, R	$A \oplus R \rightarrow A$	Z
XOR R, A	$A \oplus R \rightarrow R$	Z
ADD A, R	$A + R \rightarrow A$	Z, C, DC
ADD R, A	$A + R \rightarrow R$	Z, C, DC
MOV A, R	$R \rightarrow A$	Z
MOV R, R	$R \rightarrow R$	Z
COMAR	$/R \rightarrow A$	Z
COM R	$/R \rightarrow R$	Z
INCA R	$R + 1 \rightarrow A$	Z
INC R	$R + 1 \rightarrow R$	Z
DJZA R	$R - 1 \rightarrow A$ , 结果为0则跳过	无
DJZ R	$R - 1 \rightarrow R$ , 结果为0则跳过	无
RRCAR	$R(n) \rightarrow A(n - 1)$ , $R(0) \rightarrow C$ , $C \rightarrow A(7)$	C
RRC R	$R(n) \rightarrow R(n - 1)$ , $R(0) \rightarrow C$ , $C \rightarrow R(7)$	C
RLCAR	$R(n) \rightarrow A(n + 1)$ , $R(7) \rightarrow C$ , $C \rightarrow A(0)$	C
RLC R	$R(n) \rightarrow R(n + 1)$ , $R(7) \rightarrow C$ , $C \rightarrow R(0)$	C
SWAPAR	$R(0-3) \rightarrow A(4 - 7)$ , $R(4-7) \rightarrow A(0 - 3)$	无
SWAPR	$R(0-3) \leftrightarrow R(4 - 7)$	无
JZA R	$R + 1 \rightarrow A$ , 结果为0则跳过	无
JZ R	$R + 1 \rightarrow R$ , 结果为0则跳过	无
BC R, b	$0 \rightarrow R(b)$	无 2
BS R, b	$1 \rightarrow R(b)$	无 3
JBC R, b	if $R(b) = 0$ , 跳过	无
JBS R, b	if $R(b) = 1$ , 跳过	无
CALL k	$PC + 1 \rightarrow [SP]$ , $(Page, k) \rightarrow PC$	无
JMP k	$(Page, k) \rightarrow PC$	无
MOV A, k	$k \rightarrow A$	无
OR A, k	$A \vee k \rightarrow A$	Z
AND A, k	$A \& k \rightarrow A$	Z
XOR A, k	$A \oplus k \rightarrow A$	Z

(接上页)

助记符	操作	影响标志位
RETL k	k → A, [栈顶] → PC	无
SUB A, k	K - A → A	Z, C, DC
INT	PC + 1 @ [SP], 001H @ PC	无
ADD A, k	K + A → A	Z, C, DC

注意: <sup>1</sup> 该指令仅用于操作 IO C5 ~ IO C6, IO CA ~ IO CF.

<sup>2</sup> 该指令不推荐用于操作中断状态寄存器.

<sup>3</sup> 在中断状态寄存器下该指令不能运行.

## 7 绝对最大值范围

项目	范围		
工作温度	-40°C	到	85°C
存储温度	-65°C	到	150°C
输入电压	V <sub>SS</sub> -0.3V	到	V <sub>DD</sub> +0.5V
输出电压	V <sub>SS</sub> -0.3V	到	V <sub>DD</sub> +0.5V
工作电压	2.1V	到	5.5V
工作频率	DC	到	20 MHz

注意: \* 理论值未经测试.

## 8 电气特性

### 8.1 直流电气特性

T<sub>A</sub> = 25°C, V<sub>DD</sub> = 5V, V<sub>SS</sub> = 0V

符号	参数	条件	最小值	典型值	最大值	单位
FXT	晶振: VDD to 2.1V	指令周期为2个时钟周期	DC	—	4.0	MHz
	晶振: VDD to 3V	指令周期为2个时钟周期	DC	—	8.0	MHz
	晶振: VDD to 5V	指令周期为2个时钟周期	DC	—	20.0	MHz
ERC	ERC: VDD to 5V	R: 5kΩ, C: 39pF	F±30%	1500	F±30%	kHz
IIL	输入引脚漏电流	V <sub>IN</sub> = V <sub>DD</sub> , V <sub>SS</sub>	—	—	±1	μA
VIH1	输入高电压 (VDD=5V)	端口 5, 6	2.0	—	—	V
VIL1	输入低电压 (VDD=5V)	端口 5, 6	—	—	0.8	V
VIHT1	输入高临界电压(VDD=5V)	/RESET, TCC (施密特触发器)	2.0	—	—	V
VILT1	输入低临界电压 (VDD=5V)	/RESET, TCC (施密特触发器)	—	—	0.8	V

(接上页)

符号	参数	条件	最小值	典型值	最大值	单位
VIHX1	时钟输入高电压(VDD=5V)	OSCI	2.5	-	V <sub>dd</sub> +0.3	V
VILX1	时钟输入低电压 (VDD=5V)	OSCI	-	-	1.0	V
VIH2	输入高电压 (VDD=3V)	Port5, 6	1.5	-	-	V
VIL2	输入低电压 (VDD=3V)	Port 5, 6	-	-	0.4	V
VIHT2	输入高临界电压 (VDD=3V)	/RESET, TCC (施密特触发器)	1.5	-	-	V
VILT2	输入低临界电压 (VDD=3V)	/RESET, TCC (施密特触发器)	-	-	0.4	V
VIHX2	输入高电压 (VDD=3V)	OSCI	1.5	-	-	V
VILX2	输入低电压 (VDD=3V)	OSCI	-	-	0.6	V
VOH1	输入高电压 (Ports 5, Port6)	IOH = -12mA	2.4	-	-	V
VOL1	输入低电压 (P50 ~ 53 和 Port 6) (施密特触发器)	IOL = 12mA	-	-	0.4	V
IPH	上拉电流	激活上拉,输入引脚接 VSS	60	75	90	μA
IPD	下拉电流	激活上拉,输入引脚接 VDD	20	35	50	μA
ISB1	掉电电流	所有的输入引脚和I/O 引脚接 VDD, 输出引脚悬空 WDT禁止	-	-	1	μA
ISB2	掉电电流	所有的输入引脚和I/O 引脚接 VDD, 输出引脚悬空 WDT使能	-	-	10	μA
ICC1	工作电流 2个时钟周期 (VDD=3V)	/RESET = '高', F <sub>OSC</sub> =32kHz (晶振类型, CLKS="0"), 输出引脚悬空, WDT 禁止	-	15	20	μA
ICC2	工作电流 2个时钟周期 (VDD=3V)	/RESET = '高', F <sub>OSC</sub> =32kHz (晶振类型, CLKS="0"), 输出引脚悬空, WDT 使能	-	15	25	μA
ICC3	工作电流 2个时钟周期 (VDD=5.0V)	/RESET = '高', F <sub>OSC</sub> =4 MHz (晶振类型, CLKS="0"), 输出引脚悬空	-	-	1.5	mA
ICC4	工作电流 2个时钟周期 (VDD=5.0V)	/RESET = '高', F <sub>OSC</sub> = 10 MHz (晶振类型, CLKS="0"), 输出引脚悬空	-	-	2.8	mA

注意: \* 理论值未经测试.

■ 内部 RC 电气特性 ( $T_A = 25^\circ\text{C}$ ,  $V_{DD} = 5\text{V}$ ,  $V_{SS} = 0\text{V}$ )

内部 RC 可选频段	范围				
	温度	工作电压	最小值	典型值	最大值
4 MHz	25°C	5V	3.92 MHz	4 MHz	4.08 MHz
16 MHz	25°C	5V	15.68 MHz	16 MHz	16.32 MHz
8 MHz	25°C	5V	7.84 MHz	8 MHz	8.16 MHz
1 MHz	25°C	5V	0.98 MHz	1 MHz	1.02 MHz

■ 内部 RC 电气特性 (制程, 电压 和温度漂移率)

内部 RC 可选频段	漂移率 (制程 & 工作电压 和温度变化)				
	温度	工作电压	最小值	典型值	最大值
4 MHz	-40 ~ 85°C	2.1V ~ 5.5V	3.76 MHz	4 MHz	4.24 MHz
16 MHz	-40 ~ 85°C	4.0V ~ 5.5V	15.36 MHz	16 MHz	16.64 MHz
8 MHz	-40 ~ 85°C	3.0V ~ 5.5V	7.60 MHz	8 MHz	8.40 MHz
1 MHz	-40 ~ 85°C	2.1V ~ 5.5V	0.94 MHz	1 MHz	1.06 MHz

## 8.2 交流电气特性

$T_A=25^\circ\text{C}$ ,  $V_{DD}=5\text{V}$ ,  $V_{SS}=0\text{V}$

符号	参数	条件	最小值	典型值	最大值	单位
Dclk	输入时钟占空比	-	45	50	55	%
Tins	指令周期时间 (CLKS="0")	晶振类型	100	-	DC	ns
		RC 类型	500	-	DC	ns
Ttcc	TCC输入周期	-	(Tins + 20)/N*	-	-	ns
Tdrh	器件复位保持时间	XTAL	16.8 - 30%	16.8	16.8 + 30%	ms
Trst	/RESET 脉冲宽度	-	2000	-	-	ns
Twdt	WDT周期	-	16.8 - 30%	16.8	16.8 + 30%	ms
Tset	输入引脚建立时间	-	-	0	-	ns
Thold	输入引脚保持时间	-	-	20	-	ns
Tdelay	输出引脚延迟时间	$C_{LOAD} = 20\text{pF}$	-	50	-	ns

注意: 理论值未经测试.

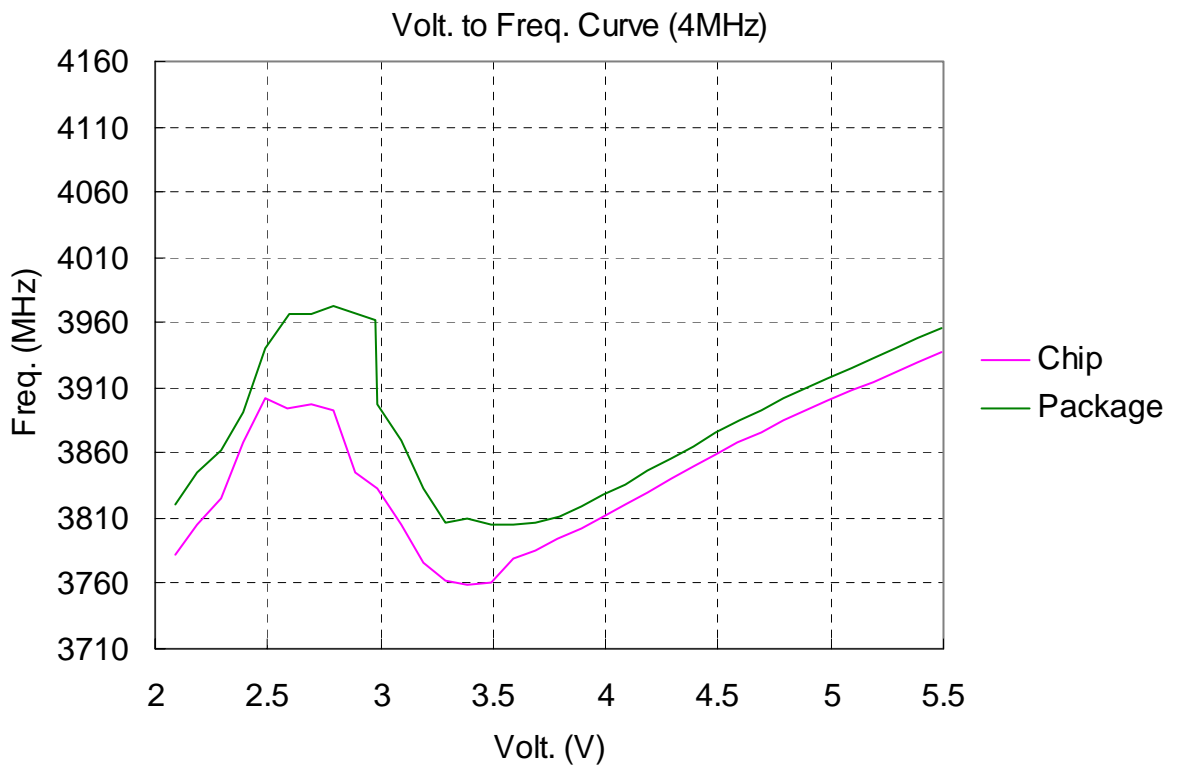
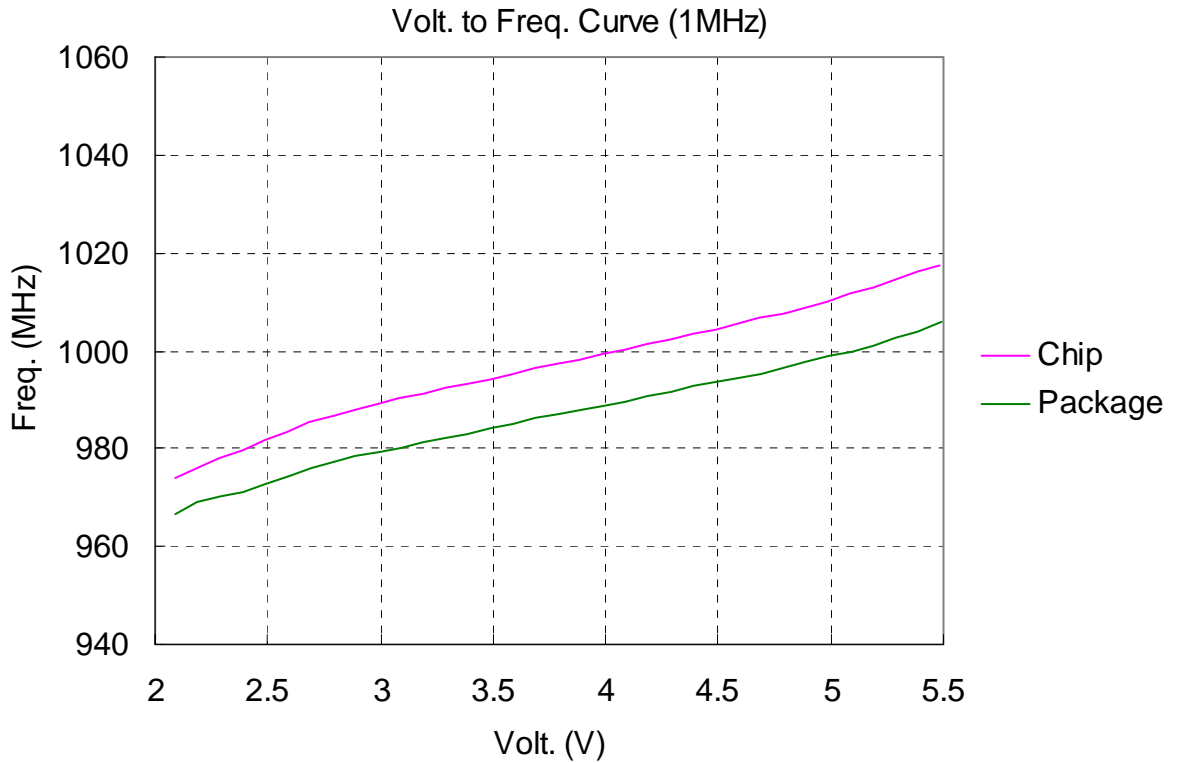
看门狗定时器持续时间由代码选择项的(Bit 6, Bit 5)决定

\*N = 可选预分频比

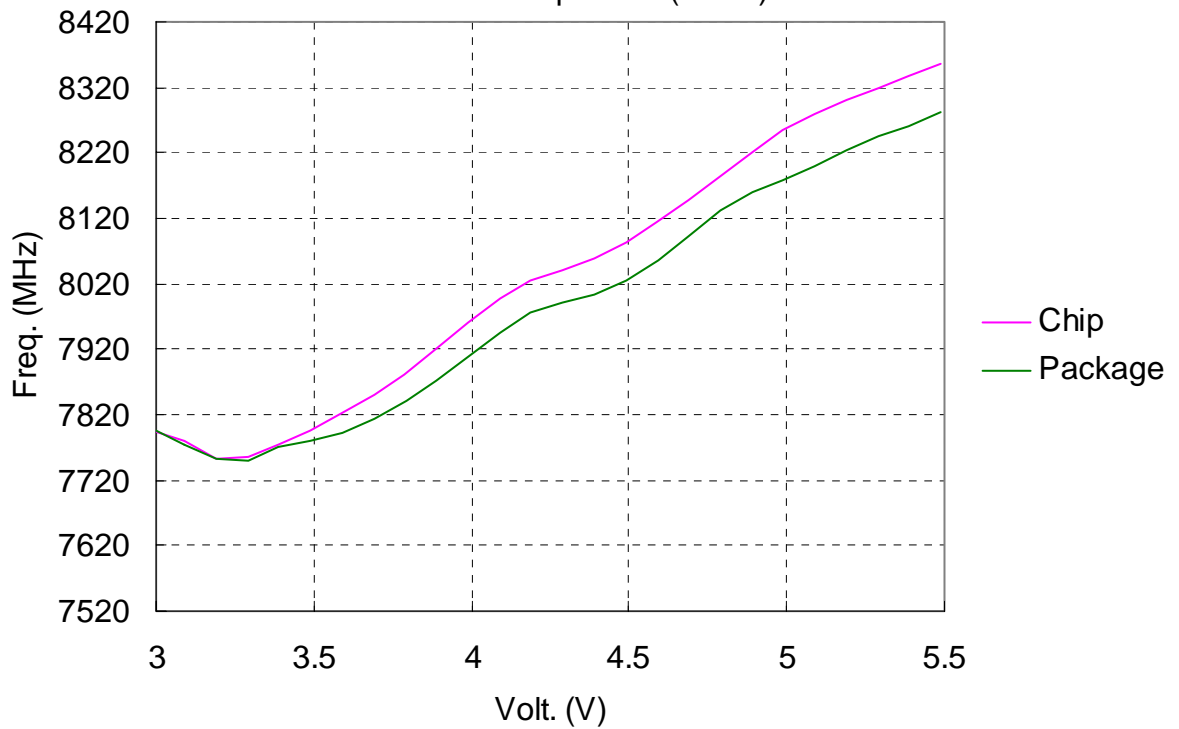
\*Twdt: 晶振模式下WDT溢出时间跟建立时间一样 (18 ms).

### 8.3 器件特性

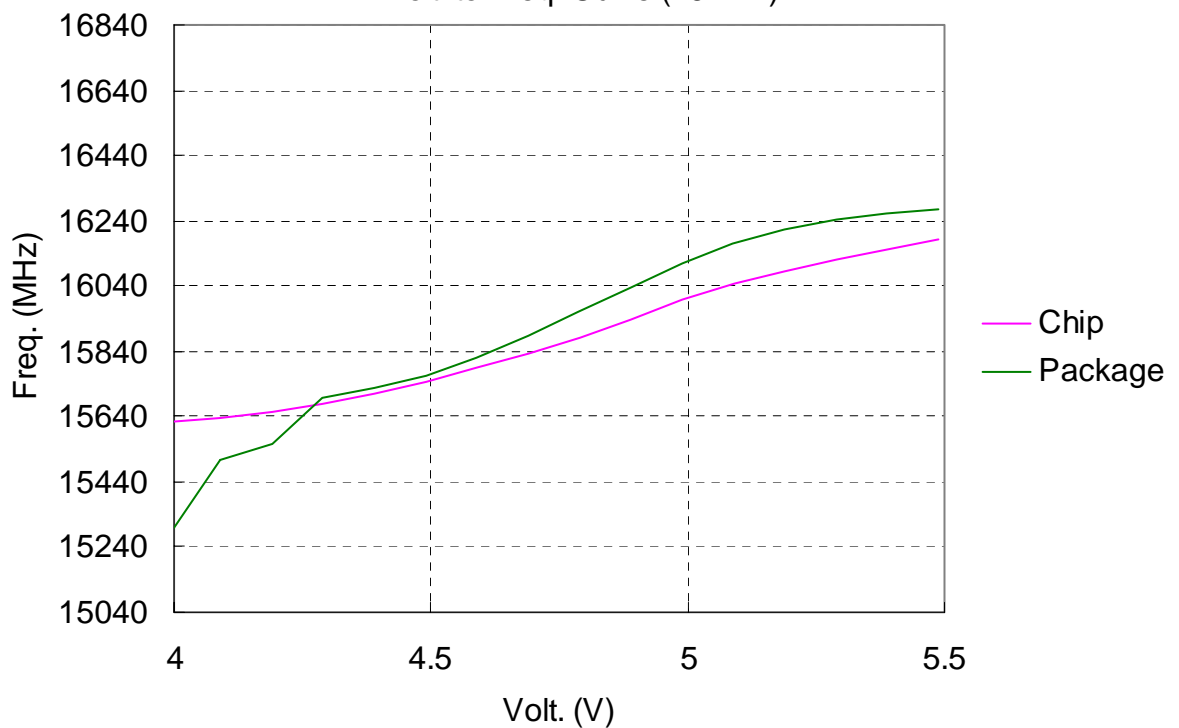
下面提供的曲线图由有限数目样品的测试得到，仅提供参考.器件特性的不保证准确性.部分曲线图中的数据可能超过规范给出的范围.



Volt. to Freq. Curve (8MHz)



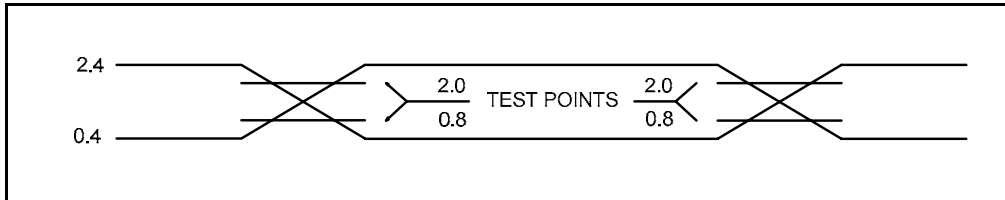
Volt. to Freq. Curve (16MHz)





## 9 时序图

### AC 测试输入 / 输出 波形



注意: AC 测试: 在 2.4V 输入为逻辑“1”, 0.4V 为逻辑“0”  
时序图测量在 2.0V 为逻辑“1”, 0.8V 为逻辑“0”

图 9-1a AC 测试输入/输出波形时序图

### 复位时序 (CLK = "0")

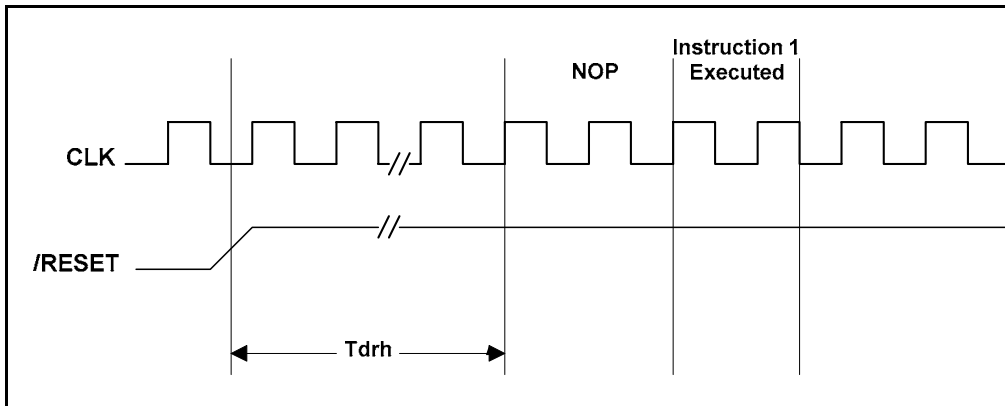


图 9-1b 复位时序图

### TCC 输入时序 (CLKS = "0")

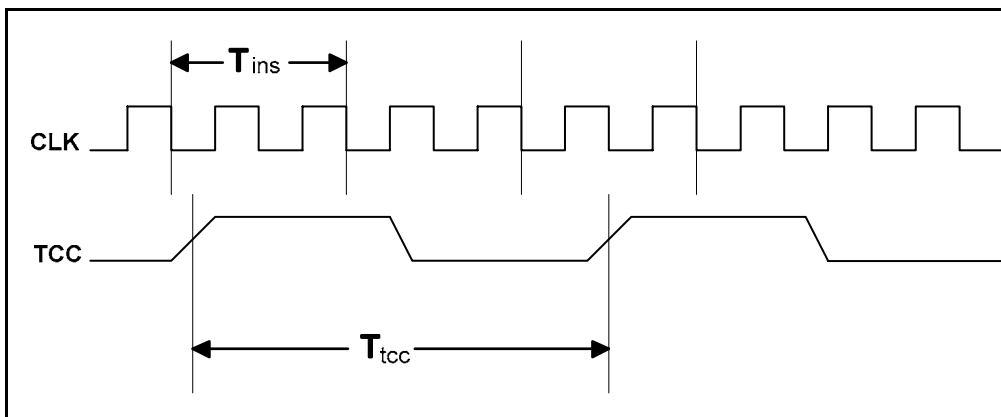
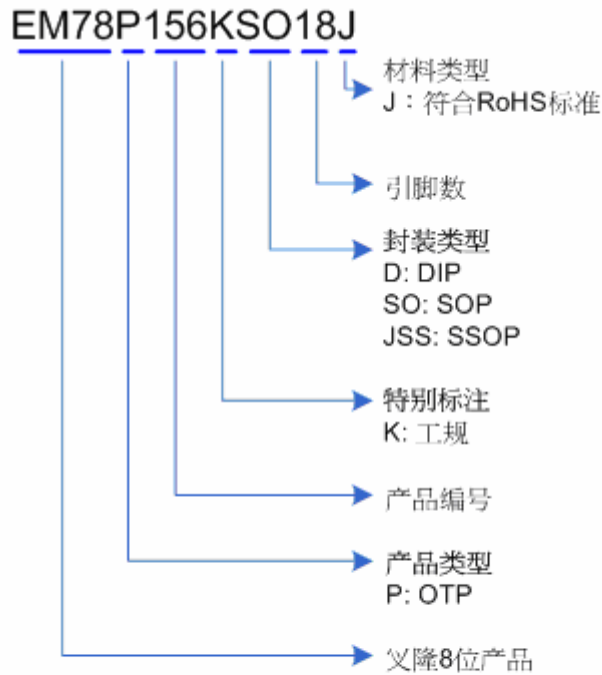


图 9-1c TCC 输入时序图

## 附录

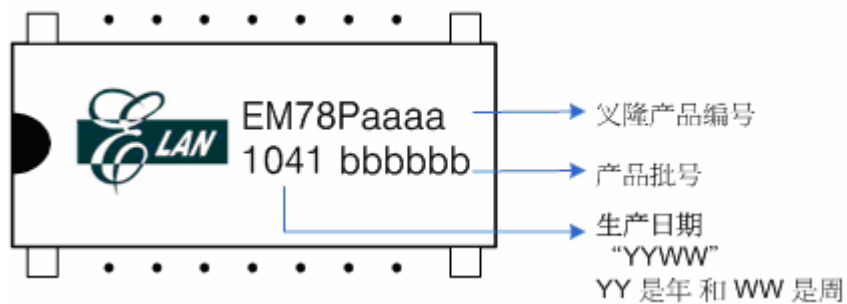
### A 分类及产品信息



例如:

**EM78P156KD18J**

EM78P156K 是 OTP 程序存储器, 符合RoHS标准的 SOP 300mil 封装  
18引脚工规产品



## B 封装类型

OTP MCU	封装类型	Pin 脚数	封装尺寸
EM78P156KD18J	DIP	18	300 mil
EM78P156KSO18J	SOP	18	300 mil
EM78P156KJSS20J	SSOP	20	209 mil

产品编码 "J".

绿色产品不含有害物质

Part No.	EM78P156K
电镀类型	纯锡
成份(%)	Sn: 100%
熔点 (°C)	232°C
电阻率( $\mu\Omega$ -cm)	11.4
硬度 (hv)	8 ~ 10
伸长(%)	> 50%

## C 封装信息

### ■ 20-Lead 收缩小外形封装 (SSOP) — 209 mil

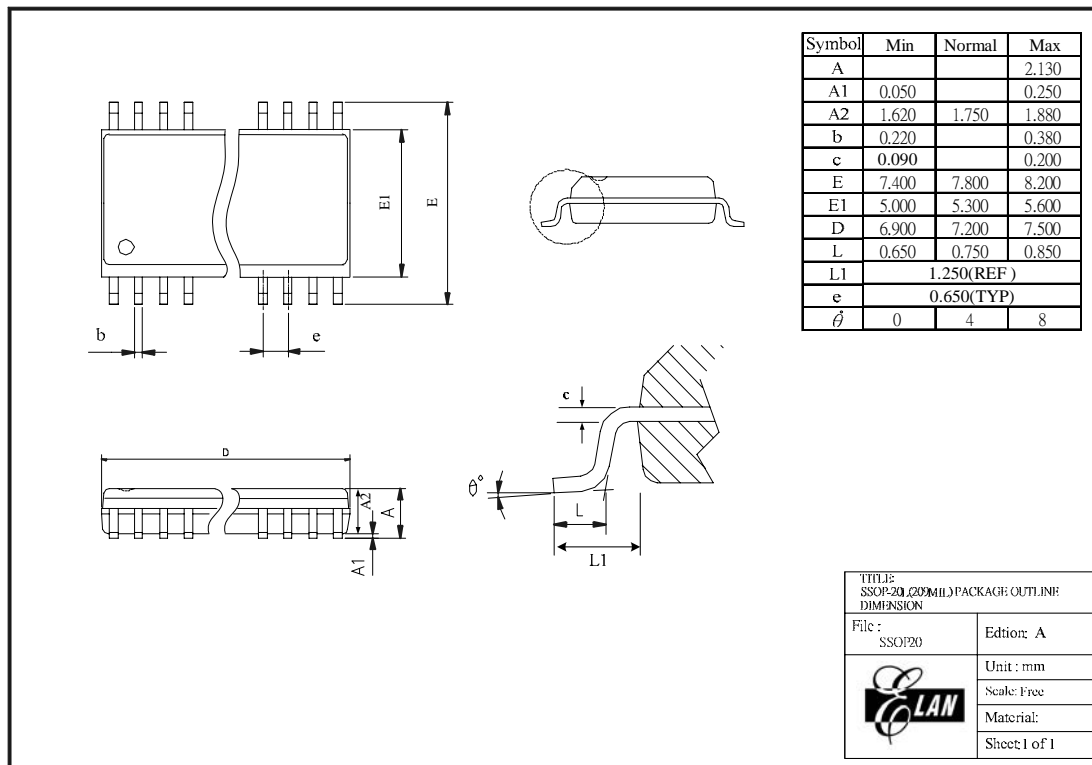


图 C-1a EM78P156K 20-Lead SSOP 封装类型

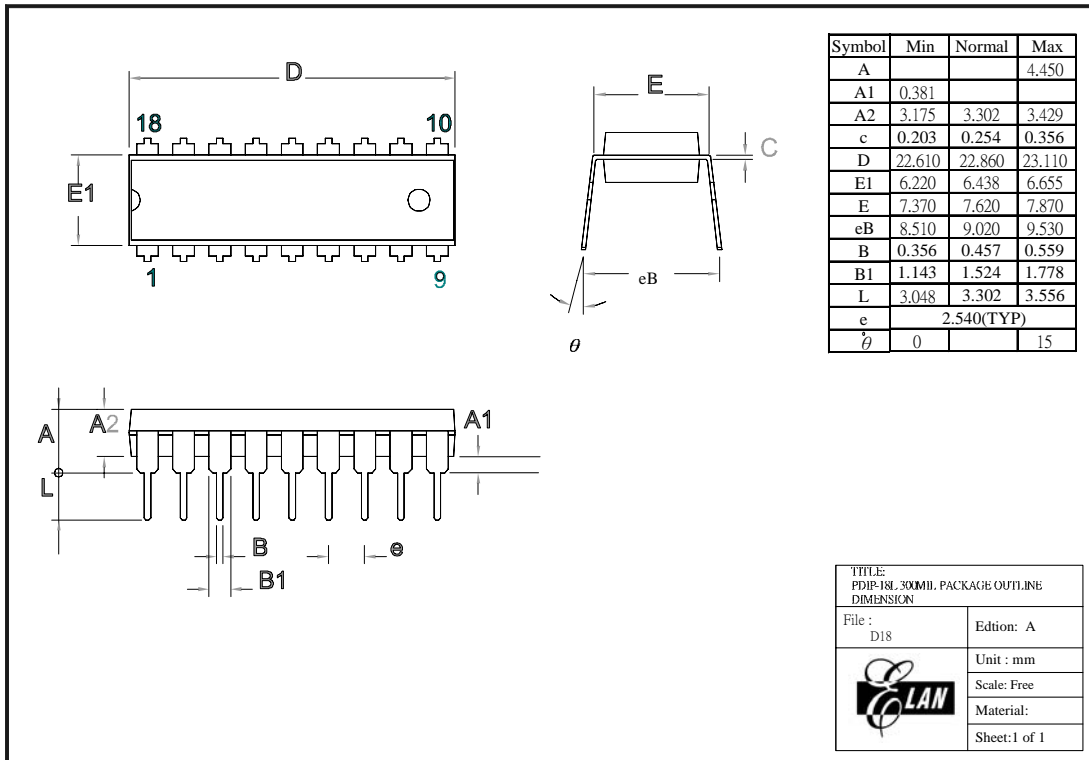
**■ 18-Lead 双列直插封装 (DIP) — 300 mil**


图 C-1c EM78P156K 18-Lead DIP 封装类型

■ 18-Lead 小外形封装 (SOP) — 300 mil

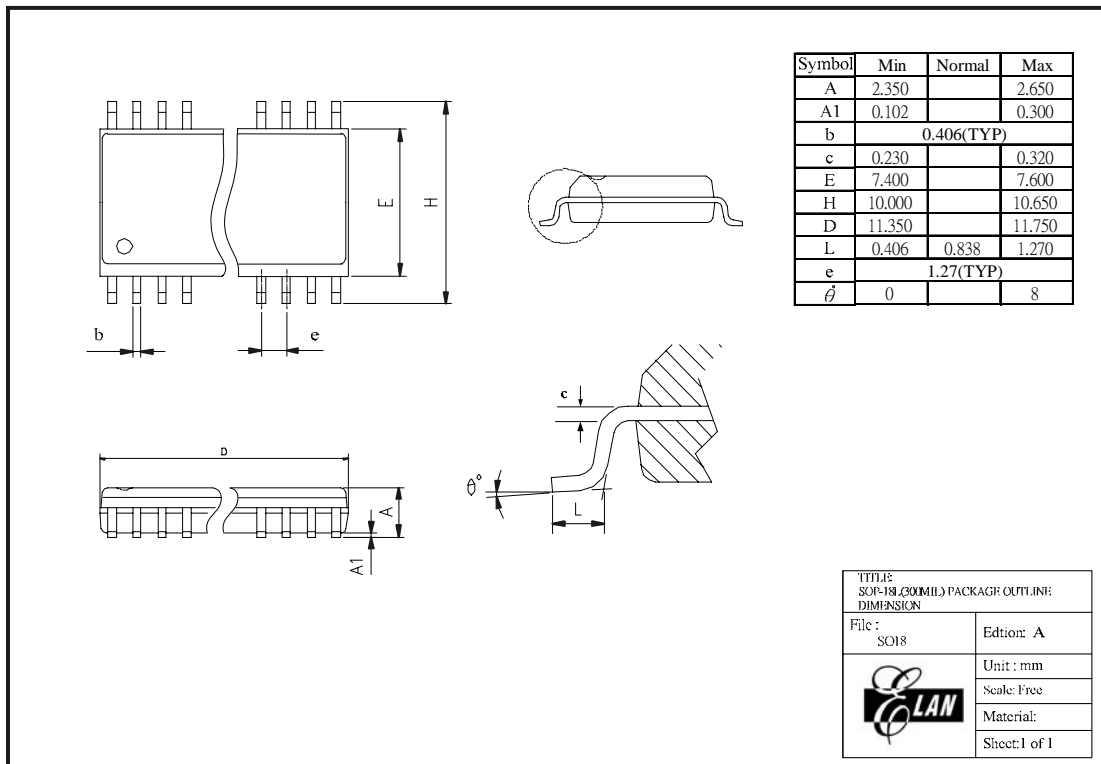


图 C-1d EM78P156K 18-Lead SOP 封装类型

## D 品质保证及可靠性

测试分类	测试条件	注意
软焊性	焊料温度=245 ± 5°C, 使用松香在上面停留 5 秒	-
前提条件	步骤 1: TCT, 65°C (15分钟)~150°C (15分钟), 10 次	For SMD IC (例如 SOP, QFP, SOJ, etc)
	步骤 2: 在125°C烤, TD (持久性)=24 小时	
	步骤 3: 储存在 30°C/60%, D (持久性)=192 小时	
	步骤 4: IR 变化 3 次 (Pkg 厚度: 2.5mm 或 Pkg 体积 ≥ 350mm <sup>3</sup> ----225 ± 5°C) (Pkg 厚度 ≤ 2.5mm 或 Pkg 体积 ≤ 350mm <sup>3</sup> ----240 ± 5°C)	
温度循环测试	-65°C (15 分钟) ~ 150°C (15 分钟), 200 次	-
高压锅测试	T <sub>A</sub> = 121°C, RH = 100%, 压力 = 2 atm, TD (承受时间) = 96 hrs	-
高温 /高湿度测试	T <sub>A</sub> = 85°C, RH = 85%, TD (承受时间) = 168, 500 hrs	-
高温存储寿命	T <sub>A</sub> = 150°C, TD (承受时间) = 500, 1000 hrs	-
高温运行寿命	T <sub>A</sub> = 125°C, VCC = 最大工作电压, TD (承受时间) = 168, 500, 1000 hrs	-
Latch-up	T <sub>A</sub> = 25°C, VCC = 最大工作电压, 800mA / 40V	-
ESD (HBM)	T <sub>A</sub> = 25°C, ≥   ± 4kV	IP_ND,OP_ND,IO_ND IP_NS,OP_NS,IO_NS IP_PD,OP_PD,IO_PD, IP_PS,OP_PS,IO_PS, VDD-VSS(+),VDD_VSS (-) 模式
ESD (MM)	T <sub>A</sub> = 25°C, ≥   ± 400V	

### D.1 地址陷阱检测

地址缺陷检测是 MCU 嵌入式自动防止故障危害功能的一种，检测 MCU 由噪声或类似造成的功能故障。无论何时 MCU 试图从 ROM 区获取一条指令，内部恢复电路将自动开始。如果检测到噪声引起地址错误，MCU 重复执行程序直到噪声消除。MCU 将继续执行下一条指令。